



PMICRO
Powerlink Microelectronics

PL51T203

低功耗高性能
ADC 型/电容触摸型
Flash 8051 MCU

芯片概述:

PL51T203 系列是单芯片实现触摸按键、ADC 功能的微控制器，内置高性能单周期 ET8051 内核。该系列芯片具有多达 30 个双向通用 I/O，支持 20 个中断源（包括 2 个外部中断），具有 4 个中断优先级。

PL51T203 系列内部完全集成了触摸按键功能，应用时无需增加外接元件。芯片内部集成高达 30 个触摸按键功能。在触摸按键产品应用开发方面，为用户提供简单、可靠并易于实现的方法。该芯片采用特殊的算法减少触摸动作的误判，提高触摸按键在恶劣环境下应用的可靠性。支持自动校准配置，触摸按键可以工作在更宽的动态电容范围，同时降低功耗、提高识别的灵敏度。

芯片共有 4 个 16 位定时器，其中 2 个 16 位定时器/计数器 T0&T1，1 个 16 位高级控制型定时器 TIM21，1 个 16 位通用型定时器 TIM5，和 1 个 8 位基础型定时器 TIM6。

为了提高可靠性和降低成本，芯片内置可靠的看门狗定时器（WDT）、低电压检测（LPD）、低电压复位（LVR）功能模块。优秀的抗干扰和 ESD 保护，确保单片机能够在恶劣的电磁干扰环境下可靠地运行。

芯片内部集成高频、低频振荡器，具有在不同工作模式之间动态切换的能力，从而优化微控制器的操作并且减少功耗。为了减少功耗，芯片可以工作在三种低功耗模式下：绿色 IDLE 模式、停止 STOP 模式和睡眠 SLEEP 模式；在低功耗模式下，支持键盘快速唤醒。

芯片内建完整的 UART0、UART1、SPI 及 I2C 接口，为设计者提供一个与外部硬件通信的接口。

芯片集成内部软件 RTC 和软件 LCD 功能。

在存储器方面，除了 16K 字节的 Flash 程序存储器，还包含一个 256 字节的 RAM 数据存储器、1K 字节的 XRAM 数据存储器和 256 字节的 EEPROM 存储器。可配置程序区、数据区读出控制权限，同时程序区代码加密扰码存储，高安全级别地保护用户程序及数据。

支持在芯片编程 ICP 功能，用户可在应用板上直接升级程序区和数据区代码。支持在芯片调试 ICD 功能，用户可在应用板上直接调试程序。

为了方便用户使用，聚元微提供在线调试烧写器和脱机批量烧录器。

Key Features:

- 1T增强型ET8051内核
- 内置16K字节Flash
- 内置256字节真EEPROM
- 工作频率@工作电压：
~12MHz@2.4~5.5V
- 工作温度：-40℃~+125℃
- 支持晶振、内部32KHz RC振荡、可配置动态自Trim的内部高精度RC振荡（4/6/8/12MHz，±1%@25℃）、外部时钟输入
- 可编程系统时钟
- 最多30个双向通用I/O口
- 20个中断源，4级中断
- 8个键盘Keyboard中断
- 2个外部中断
- 支持上电复位POR/低电压复位LVR/低电压检测LPD
- 2个16位定时器/计数器T0&T1
- 1个16位高级控制型定时器TIM21
- 1个16位通用型定时器TIM5
- 1个8位基础型定时器TIM6
- 内置可预分频的看门狗WDT
- 支持UART0&1/SPI/I2C接口
- 集成模拟比较器ACMP
- 集成最多30通道12位ADC
- 多种工作模式：正常Normal模式、绿色IDLE模式、停止STOP模式和睡眠SLEEP模式
- 支持在线编程ICP&在线调试ICD
- 封装形式: LQFP32/QFN32/SOP28/SSOP24/TSSOP20管脚
- 高安全级别的存储器权限控制
- Flash程序区：40年，10万次
- EEPROM数据区：40年，50万次

Applications:

- 智能家居，智能LED调光调色
- 鼠标、键盘和游戏控制器
- 遥控装置
- 电磁炉、微波炉、洗衣机、洗碗机、冰箱、空调、玩具等



产品选型

产品型号	封装	程序 Flash	数据 EEPROM	RAM	Timer	Freq @Voltage	I/O	接口 UART/SPI/I2C			ACMP	T.S.	Touch Key	ADC
PL51T203L32	LQFP32	16K	256	256+1K	5	~12M@2.4~5.5V	30	2	1	1	1	1	30	30
PL51T203N32	QFN32													
PL51T203S28	SOP28	16K	256	256+1K	5	~12M@2.4~5.5V	26	2	1	1	1	1	26	26
PL51T203B24	SSOP24	16K	256	256+1K	5	~12M@2.4~5.5V	22	2	1	1	1	1	22	22
PL51T203T20	TSSOP20	16K	256	256+1K	5	~12M@2.4~5.5V	18	2	1	1	1	1	18	18

注: *1: 电容触摸按键检测功能和 ADC 功能不能同时使用, 但可以分时使用;

*2: 数据区为真 EEPROM;

目录

KEY FEATURES:	1
芯片概述:.....	1
APPLICATIONS:	1
产品选型	2
目录.....	3
1 概述	11
2 特性	12
3 快速参考数据	13
4 引脚配置	14
4.1 引脚图 (32 脚)	14
4.2 引脚图 (28 脚)	15
4.3 引脚图 (24 脚)	15
4.4 引脚图 (20 脚)	15
4.5 引脚说明	16
4.6 PPS 映射	17
4.7 术语和符号	18
5 模块框图	19
6 存储单元	20
6.1 程序存储器	20
6.2 外部数据存储	20
6.3 数据指针寄存器	20
6.4 内部数据存储	21
7 特殊功能寄存器	22
7.1 特殊功能寄存器的位置	22
7.2 特殊功能寄存器复位值	24
7.3 特殊功能寄存器的定义	29
7.3.1 累加器-ACC	29
7.3.2 乘除法寄存器-B	29
7.3.3 程序状态寄存器-PSW	29
7.3.4 堆栈-SP	30
7.3.5 数据指针-DPH, DPL	30
7.3.6 时钟控制-CKCON	31
7.3.7 定时访问-TA	31
7.3.8 软复位-SRST	32
8 增强型 CPU	33
9 系统时钟	34
9.1 概述	34
9.2 时钟定义	34
9.3 晶振和陶瓷振荡器	35
9.3.1 软件 RTC 晶振 (32.768KHz)	36
9.4 内部 4/6/8/12MHz RC 振荡器	36

9.5	外部时钟	36
9.6	内部 32KHz 时钟	36
9.7	系统时钟输出	36
9.8	寄存器定义	36
9.8.1	系统时钟预分频-SCKCON	36
9.8.2	T21/T5/T6 时钟源选择寄存器-TCSCON	37
10	复位	39
10.1	概述	39
10.2	上电复位 POR	39
10.3	低电压复位 LVR	40
10.4	低电压检测 LPD	40
10.5	外部复位 RSTB	40
10.6	硬件看门狗复位	40
10.7	寄存器定义	41
10.7.1	复位控制-RSTCON	41
11	省电模式	42
11.1	概述	42
11.2	空闲模式	42
11.3	停止模式	42
11.4	睡眠模式	43
11.5	寄存器定义	43
11.5.1	电源控制-PCON	43
12	中断	45
12.1	概述	45
12.2	中断源	45
12.3	中断优先级	47
12.4	中断响应时间	49
12.5	中断输入	49
12.6	寄存器定义	50
12.6.1	中断允许寄存器 0-IE0	50
12.6.2	中断允许寄存器 1-IE1	51
12.6.3	中断请求控制寄存器-IRCON	52
12.6.4	中断优先级寄存器 0-IP0L	52
12.6.5	高中断优先级寄存器 0-IP0H	53
12.6.6	中断优先级寄存器 1-IP1L	53
12.6.7	高中断优先级寄存器 1-IP1H	53
12.6.8	中断优先级寄存器 2-IP2L	54
12.6.9	高中断优先级寄存器 2-IP2H	54
13	外部中断	55
13.1.1	外部中断触发控制寄存器-EINTCON	55
14	键盘接口	57
14.1	寄存器定义	57
14.1.1	键盘中断控制寄存器-KBCON	57
14.1.2	键盘中断识别标志寄存器-KBMIF	57
14.1.3	键盘中断模式选择寄存器-KBMSEL0	58
14.1.4	键盘中断边沿模式选择寄存器-KBMSEL1	58
14.1.5	键盘中断边沿模式选择寄存器-KBMSEL2	58
14.1.6	键盘中断 FILTER 使能寄存器-KBMFLTR	58
15	I/O 端口	60

15.1	概述	60
15.2	端口配置	60
15.3	模拟功能端口	61
15.4	端口读-改-写	61
15.5	寄存器定义	62
15.5.1	P0 数据寄存器-P0	62
15.5.2	P0 控制寄存器-P0M0/P0M1	62
15.5.3	P0 控制寄存器-P0M2	62
15.5.4	P1 数据寄存器-P1	62
15.5.5	P1 控制寄存器-P1M0/P1M1	63
15.5.6	P1 控制寄存器-P1M2	63
15.5.7	P2 数据寄存器-P2	63
15.5.8	P2 控制寄存器-P2M0/P2M1	63
15.5.9	P2 控制寄存器-P2M2	63
15.5.10	P3 数据寄存器-P3	64
15.5.11	P3 控制寄存器-P3M0/P3M1	64
15.5.12	P3 控制寄存器-P3M2	64
15.5.13	PPS 锁定寄存器-PPSLK	64
15.5.14	模拟端口移位寄存器 0-PSFT0	64
15.5.15	PORT 外设引脚选择寄存器-xyzPPS	65
16	定时器 0 和定时器 1	67
16.1	概述	67
16.2	模式 0 和模式 1	67
16.3	模式 2	67
16.4	模式 3	68
16.5	寄存器定义	68
16.5.1	定时器/计数器控制寄存器-TCON	68
16.5.2	定时器/计数器模式寄存器-TMOD	69
16.5.3	定时器时钟预分频寄存器-TCKCON	70
16.5.4	定时器 0 数据寄存器-TH0/TL0	71
16.5.5	定时器 1 数据寄存器-TH1/TL1	71
17	定时器 TIM21	72
17.1	概述	72
17.2	主要特性	72
17.3	时基单元	73
17.3.1	读写 16 位计数器	74
17.3.2	16 位 T21_ARR 寄存器的写操作	75
17.3.3	预分频器	75
17.3.4	向上计数模式	75
17.3.5	向下计数模式	78
17.3.6	中央对齐模式(向上/向下计数)	79
17.3.7	重复计数器	81
17.4	时钟/触发控制器	82
17.4.1	预分频时钟(CK_PSC)	83
17.4.2	内部时钟源(fMASTER)	83
17.4.3	外部时钟源模式 1	84
17.4.4	外部时钟源模式 2	85
17.4.5	触发同步	86
17.4.6	与 T5/T6 定时器的同步	89
17.5	捕获/比较通道	94
17.5.1	16 位 T21_CCRi 寄存器的写流程	95
17.5.2	输入模块	95

17.5.3	输入捕获模式.....	96
17.5.4	输出模块.....	98
17.5.5	强制输出模式.....	99
17.5.6	输出比较模式.....	99
17.5.7	PWM 模式.....	100
17.5.8	使用刹车功能.....	107
17.5.9	在外部事件发生时清除 OCiREF 信号.....	109
17.5.10	编码器接口模式.....	110
17.6	中断.....	112
17.7	T21 寄存器描述.....	113
17.7.1	控制寄存器 1(T21_CR1).....	113
17.7.2	控制寄存器 2(T21_CR2).....	114
17.7.3	从模式控制寄存器(T21_SMCR).....	115
17.7.4	外部触发寄存器 2(T21_ETR).....	116
17.7.5	中断使能寄存器(T21_IER).....	117
17.7.6	状态寄存器 1(T21_SR1).....	118
17.7.7	状态寄存器 2(T21_SR2).....	120
17.7.8	事件产生寄存器 (T21_EGR).....	120
17.7.9	捕获/比较模式寄存器 1(T21_CCMR1).....	121
17.7.10	捕获/比较模式寄存器 2(T21_CCMR2).....	124
17.7.11	捕获/比较模式寄存器 3(T21_CCMR3).....	125
17.7.12	捕获/比较模式寄存器 4(T21_CCMR4).....	126
17.7.13	捕获/比较使能寄存器 1(T21_CCER1).....	127
17.7.14	捕获/比较使能寄存器 2(T21_CCER2).....	129
17.7.15	计数器高 8 位(T21_CNTRH).....	130
17.7.16	计数器低 8 位(T21_CNTRL).....	130
17.7.17	预分频器高 8 位(T21_PSCRH).....	130
17.7.18	预分频器低 8 位(T21_PSCRL).....	131
17.7.19	自动重载寄存器高 8 位(T21_ARRH).....	131
17.7.20	自动重载寄存器低 8 位(T21_ARRL).....	131
17.7.21	重复计数寄存器(T21_RCR).....	132
17.7.22	捕获/比较寄存器 1 高 8 位(T21_CCR1H).....	132
17.7.23	捕获/比较寄存器 1 低 8 位(T21_CCR1L).....	132
17.7.24	捕获/比较寄存器 2 高 8 位(T21_CCR2H).....	133
17.7.25	捕获/比较寄存器 2 低 8 位(T21_CCR2L).....	133
17.7.26	捕获/比较寄存器 3 高 8 位(T21_CCR3H).....	133
17.7.27	捕获/比较寄存器 3 低 8 位(T21_CCR3L).....	134
17.7.28	捕获/比较寄存器 4 高 8 位(T21_CCR4H).....	134
17.7.29	捕获/比较寄存器 4 低 8 位(T21_CCR4L).....	134
17.7.30	刹车寄存器(T21_BKR).....	135
17.7.31	死区寄存器 (T21_DTR).....	136
17.7.32	输出空闲状态寄存器 1(T21_OISR).....	137
18	定时器 TIM5.....	138
18.1	概述.....	138
18.2	主要特性.....	138
18.3	T5 功能概述.....	138
18.3.1	时基单元.....	139
18.3.2	时钟/触发控制器.....	140
18.3.3	捕获/比较通道.....	140
18.4	中断.....	141
18.5	寄存器.....	142
18.5.1	控制寄存器 1(T5_CR1).....	142
18.5.2	控制寄存器 2(T5_CR2).....	143

18.5.3	从模式控制寄存器(T5_SMCR).....	143
18.5.4	中断使能寄存器(T5_IER).....	144
18.5.5	状态寄存器 1(T5_SR1).....	145
18.5.6	状态寄存器 2(T5_SR2).....	146
18.5.7	事件产生寄存器 (T5_EGR).....	146
18.5.8	捕获/比较模式寄存器 1(T5_CCMR1).....	147
18.5.9	捕获/比较模式寄存器 2(T5_CCMR2).....	149
18.5.10	捕获/比较模式寄存器 3(T5_CCMR3).....	150
18.5.11	捕获/比较使能寄存器 1(T5_CCER1).....	151
18.5.12	捕获/比较使能寄存器 2(T5_CCER2).....	152
18.5.13	计数器高 8 位(T5_CNTRH).....	152
18.5.14	计数器低 8 位(T5_CNTRL).....	152
18.5.15	预分频器(T5_PSCR).....	153
18.5.16	自动重载寄存器高 8 位(T5_ARRH).....	153
18.5.17	自动重载寄存器低 8 位(T5_ARRL).....	153
18.5.18	捕获/比较寄存器 1 高 8 位(T5_CCR1H).....	153
18.5.19	捕获/比较寄存器 1 低 8 位(T5_CCR1L).....	154
18.5.20	捕获/比较寄存器 2 高 8 位(T5_CCR2H).....	154
18.5.21	捕获/比较寄存器 2 低 8 位(T5_CCR2L).....	155
18.5.22	捕获/比较寄存器 3 高 8 位(T5_CCR3H).....	155
18.5.23	捕获/比较寄存器 3 低 8 位(T5_CCR3L).....	155
19	定时器 TIM6.....	156
19.1	概述.....	156
19.2	特性.....	156
19.3	T6 中断.....	156
19.4	T6 时钟选择.....	157
19.5	寄存器.....	157
19.5.1	控制寄存器 1(T6_CR1).....	157
19.5.2	控制寄存器 2(T6_CR2).....	158
19.5.3	从模式控制寄存器(T6_SMCR).....	158
19.5.4	中断使能寄存器(T6_IER).....	159
19.5.5	状态寄存器(T6_SR).....	160
19.5.6	事件产生寄存器 (T6_EGR).....	160
19.5.7	计数器 (T6_CNTR).....	161
19.5.8	预分频器 (T6_PSCR).....	161
19.5.9	自动重载寄存器 (T6_ARR).....	161
20	看门狗定时器 WDT.....	162
20.1	寄存器定义.....	162
20.1.1	WDT 控制寄存器-WDTCON.....	162
21	蜂鸣器 BEEPER.....	164
21.1	概述.....	164
21.2	寄存器定义.....	164
21.2.1	蜂鸣器控制寄存器-BEEPER.....	164
22	UART0.....	165
22.1	模式 0.....	165
22.2	模式 1.....	165
22.3	模式 2.....	165
22.4	模式 3.....	165
22.5	波特率.....	166
22.6	串口 0 多机通讯.....	166

22.7	寄存器定义.....	166
22.7.1	串口0 控制寄存器-S0CON.....	166
22.7.2	串口0 数据缓存-S0BUF.....	167
22.7.3	串口0 波特率寄存器-S0BDH/S0BDL.....	167
22.7.4	串口0 波特率寄存器-S0BDS.....	168
23	UART1.....	169
23.1	模式1.....	169
23.2	模式2.....	169
23.3	波特率.....	169
23.4	串口1 多机通讯.....	170
23.5	寄存器定义.....	170
23.5.1	串口1 控制寄存器-S1CON.....	170
23.5.2	串口1 数据缓存-S1BUF.....	171
23.5.3	串口1 波特率寄存器-S1BDH/S1BDL.....	171
24	SPI.....	172
24.1	SPI 接口.....	172
24.2	SPI 传输.....	172
24.3	寄存器定义.....	174
24.3.1	SPI 状态寄存器-SPISTA.....	174
24.3.2	SPI 控制器寄存器-SPICON.....	175
24.3.3	SPI 数据寄存器-SPIDAT.....	176
25	I2C.....	177
25.1	I2C 接口.....	177
25.2	I2C 总线通信.....	177
25.3	寄存器定义.....	178
25.3.1	I2C 状态寄存器-I2CSTA.....	178
25.3.2	I2C 控制寄存器-I2CCON.....	178
25.3.3	I2C 地址寄存器-I2CADR.....	179
25.3.4	I2C 数据寄存器-I2CDAT.....	180
26	ADC&TSC.....	181
26.1	概述.....	181
26.1.1	模拟通道输入选择.....	181
26.1.2	转换速率选择.....	182
26.1.3	ADC 中断.....	182
26.1.4	ADC 工作模式选择.....	182
26.2	寄存器定义.....	183
26.2.1	ADC/触摸按键寄存器地址映射表.....	183
26.2.2	ADC/触摸按键数据寄存器-TKDATL.....	184
26.2.3	ADC/触摸按键数据寄存器-TKDATAH.....	184
26.2.4	ADC/触摸按键数据直接输出-TKOUTL.....	184
26.2.5	ADC/触摸按键数据直接输出-TKOUTH.....	185
26.2.6	ADC/触摸按键选择寄存器-P0TKS.....	185
26.2.7	ADC/触摸按键选择寄存器-P1TKS.....	185
26.2.8	ADC/触摸按键选择寄存器-P2TKS.....	185
26.2.9	ADC/触摸按键选择寄存器-P3TKS.....	186
26.2.10	ADC/触摸按键控制寄存器-TKCON0.....	186
26.2.11	ADC/触摸按键控制寄存器-TKCON1.....	187
26.2.12	ADC/触摸按键控制寄存器-TKCON2.....	188
26.2.13	ADC/触摸按键状态寄存器-TKADCF.....	188
26.2.14	触摸按键状态寄存器-TKCSOF.....	189

27	TKC	191
27.1	概述	191
27.1.1	触摸按键操作	192
27.1.2	触摸按键中断	192
27.1.3	触摸按键工作模式	192
27.2	寄存器定义	194
27.2.1	触摸按键状态寄存器-TKCSCF	194
27.2.2	触摸按键充电模式及保护环控制寄存器-TKGRD	195
27.2.3	触摸按键唤醒阈值寄存器-TKWKL0	195
27.2.4	触摸按键唤醒阈值寄存器-TKWKH0	195
27.2.5	触摸按键唤醒阈值寄存器-TKWKL1	196
27.2.6	触摸按键唤醒阈值寄存器-TKWKH1	196
28	AUX 控制寄存器	197
28.1	概述	197
28.2	寄存器定义	197
28.2.1	AUX 控制寄存器-AUXCON	197
29	模拟比较器	198
29.1	概述	198
29.2	寄存器定义	198
29.2.1	比较器控制寄存器 0-CMPCON0	198
29.2.2	比较器控制寄存器 1-CMPCON1	199
30	软件 LCD	201
30.1.1	LCD 控制寄存器 0-LCDCON	202
31	软件 RTC	203
31.1.1	RTC 控制寄存器 0-RTCCON	203
31.1.2	RTC 定时器数据寄存器-RTCH/RTCL	203
32	FLASH & EEPROM	205
32.1	存储器加密	205
32.2	寄存器定义	205
32.2.1	EEPROM 控制寄存器-EECON	205
33	在线烧录 ICP	207
33.1	概述	207
34	在线调试 ICD	208
34.1	概述	208
35	配置选项	209
36	电气特性	211
36.1	极限参数	211
36.2	直流电气特性	211
36.3	交流电气特性	212
36.3.1	外部时钟特性	212
36.3.2	内部 RC 振荡特性	212
36.3.3	晶体振荡器/陶瓷振荡器特性	212
36.4	比较器电气特性	212
37	典型应用	213
37.1	智能照明应用	213

37.2	智能家电应用	213
38	封装尺寸	214
38.1	LQFP32 封装	214
38.2	QFN32 封装	215
38.3	SOP28 封装	216
38.4	SSOP24 封装	217
38.5	TSSOP20 封装	218
39	订购信息	219
40	文档修改记录	220
41	注意事项	220

1 概述

PL51T203 系列是单芯片实现触摸按键、ADC 功能的微控制器，内置高性能单周期 ET8051 内核。该系列芯片具有多达 30 个双向通用 I/O，支持 20 个中断源（包括 2 个外部中断），具有 4 个中断优先级。

PL51T203 系列内部完全集成了触摸按键功能，应用时无需增加外接元件。芯片内部集成高达 30 个触摸按键功能。在触摸按键产品应用开发方面，为用户提供简单、可靠并易于实现的方法。该芯片采用特殊的算法减少触摸动作的误判，提高触摸按键在恶劣环境下应用的可靠性。支持自动校准配置，触摸按键可以工作在更宽的动态电容范围，同时降低功耗、提高识别的灵敏度。

芯片共有 4 个 16 位定时器，其中 2 个 16 位定时器/计数器 T0&T1，1 个 16 位高级控制型定时器 TIM21，1 个 16 位通用型定时器 TIM5，和 1 个 8 位基础型定时器 TIM6。

为了提高可靠性和降低成本，芯片内置可靠的看门狗定时器（WDT）、低电压检测（LPD）、低电压复位（LVR）功能模块。优秀的抗干扰和 ESD 保护，确保单片机能够在恶劣的电磁干扰环

境下可靠地运行。

芯片内部集成高频、低频振荡器，具有在不同工作模式之间动态切换的能力，从而优化微控制器的操作并且减少功耗。为了减少功耗，芯片可以工作在三种低功耗模式下：绿色 IDLE 模式、停止 STOP 模式和睡眠 SLEEP 模式；在低功耗模式下，支持键盘快速唤醒。

芯片内建完整的 UART0、UART1、SPI 及 I2C 接口，为设计者提供一个与外部硬件通信的接口。

芯片集成内部软件 RTC 和软件 LCD 功能。

在存储器方面，除了 16K 字节的 Flash 程序存储器，还包含一个 256 字节的 RAM 数据存储器、1K 字节的 XRAM 数据存储器和 256 字节的 EEPROM 存储器。可配置程序区、数据区读出控制权限，同时程序区代码加密扰码存储，高安全级别地保护用户程序及数据。

支持在芯片编程 ICP 功能，用户可在应用板上直接升级程序区和数据区代码。支持在芯片调试 ICD 功能，用户可在应用板上直接调试程序。

为了方便用户使用，聚元微提供在线调试烧写器和脱机批量烧录器。

2 特性

基本特征

- ◇ 单周期 8 位 ET8051 CPU 内核
- ◇ 工作频率@工作电压：
 - ✓ ~12MHz@2.4~5.5V
- ◇ 振荡器类型
 - ✓ 外部晶振：400KHz to 12MHz
 - ✓ 内部 RC 振荡器：4/6/8/12MHz (±1%@25°C) 和 32KHz
- ◇ 外部时钟：400KHz to 12MHz
- ◇ 多达 30 个双向通用 I/O 口
 - ✓ 作为输入时，可配置上拉/下拉电阻
 - ✓ 推挽输出驱动能力：20mA (@5V, 总电流<100mA)
- ◇ 工作温度：-40°C to +125°C

周边特性

- ◇ 20 个中断源具有 4 个中断优先级
 - ✓ 2 个外部中断：INT0B 和 INT1B（高低电平、边沿唤醒）
 - ✓ T0&T1 溢出中断
 - ✓ 高级控制型定时器 TIM21 更新/上溢出/下溢出/触发/刹车/COM 中断
 - ✓ UART0、UART1 收发中断
 - ✓ EEPROM 写结束中断
 - ✓ 模拟比较器中断
 - ✓ 键盘中断
 - ✓ 触摸按键中断
 - ✓ SPI 中断
 - ✓ I2C 中断
 - ✓ ADC 转换结束中断
 - ✓ LPD 中断
 - ✓ 高级控制型定时器 TIM21 捕获/比较中断
 - ✓ 通用型定时器 TIM5 更新/上溢出/触发中断
 - ✓ 通用型定时器 TIM5 捕获/比较中断
 - ✓ 基础型定时器 TIM6 更新/上溢出/触发中断
 - ✓ RTC 溢出中断
- ◇ 支持上电复位 POR、低电压复位 LVR、低电压检测 LPD
- ◇ 8 个可配置的低电压复位阈值电平
 - ✓ 1.2/1.5/1.8/2.1/2.4/2.7/3.7/4.3V
- ◇ 8 个可配置的低电压检测阈值电平
 - ✓ 1.2/1.5/1.8/2.1/2.4/2.7/3.7/4.3V
- ◇ 寄存器定时访问 (TA) 保护
- ◇ 可编程系统时钟
- ◇ 多种工作模式：正常 Normal、空闲 Idle、停止 Stop、睡眠 Sleep
- ◇ 高级控制型定时器 Timer21，具有比较捕获单元
 - ✓ 16 位向上、向下、向上/向下自动装载计数器
 - ✓ 允许在指定数目的计数器周期之后更新定时器寄存器的重复计数器
 - ✓ 16 位可编程（可以实时修改）预分频器，计数器时钟频率的分频系数为 1~65535 之间的任意数值
- ◇ 4 个独立通道可以配置成：
 - 输入捕获
 - 输出比较
 - PWM 生成（边缘或中间对齐模式）
 - 单脉冲模式输出
- ✓ 3 路支持互补输出，死区时间可配置
- ✓ 上升沿、下降沿死区控制

- ✓ 多个信号源选择
- ✧ 通用型定时器 Timer5，具有比较捕获单元
- ✓ 16 位向上计数和自动装载计数器
- ✓ 4 位可编程预分频器，计数器时钟频率的分频系数为值为 1~32768 之间的 2 的幂
- ✓ 3 个独立通道具有输入捕获、输出比较、PWM 生成、单脉冲模式输出
- ✧ 基础型定时器 Timer6，8 位向上计数自动加载功能
- ✧ BEEPER: 1/2/4 KHz
- ✧ 看门狗定时器 WDT: 具有可配置预分频系数
- ✧ UART0/UART1/SPI/I2C 接口
- ✧ ADC
- ✓ 12 位
- ✓ 高达 30 通道
- ✓ 支持 2 种模式: 扫描和连续转换
- ✓ 支持外部输入参考电压
- ✧ 模拟比较器 (ACMP)
- ✧ 软件 RTC
- ✧ 软件 LCD
- ✧ 支持在线编程 (ICP)
- ✧ 支持在线调试 (ICD)
- ✧ ESD: >4KV(HBM)
- ✧ EFT: >4KV
- ✧ 封装类型
 - ✓ LQFP32/QFN32
 - ✓ SOP28/SSOP24/TSSOP20

存储器

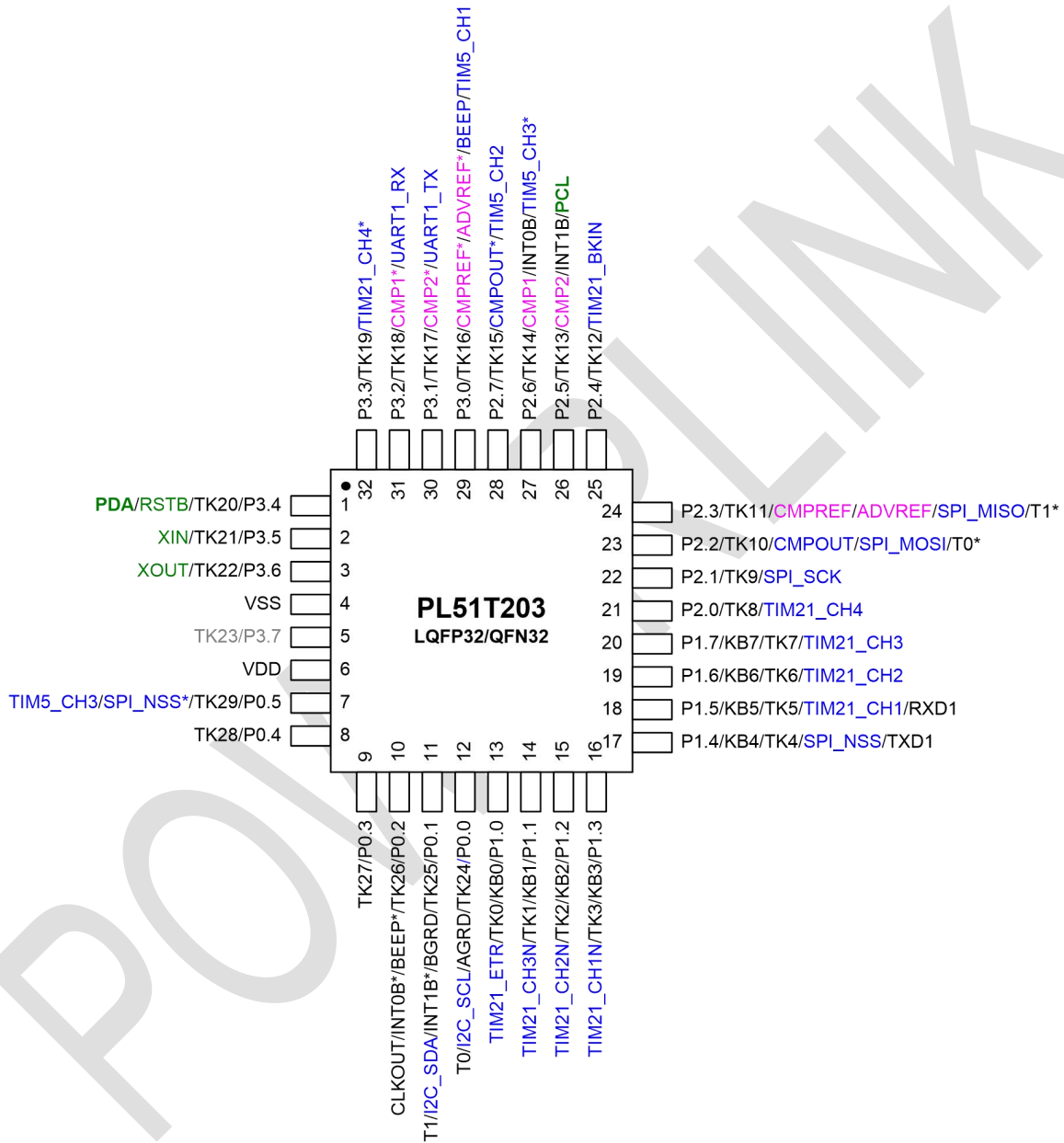
- ✧ 16K 字节 Flash 程序区
- ✧ 256 字节 EEPROM 数据区 (支持字节/页操作, 64 字节/页)
- ✧ 256 字节内置 IRAM
- ✧ 1K 字节内置 XRAM
- ✧ 存储器编程权限控制
- ✧ 数据可擦写次数: 在 25°C 的条件下, Flash 可以重复擦写 10 万次, EEPROM 可以重复擦写 50 万次
- ✧ 数据可保存时间: 在 25°C 的条件下, 数据可以保存 40 年

3 快速参考数据

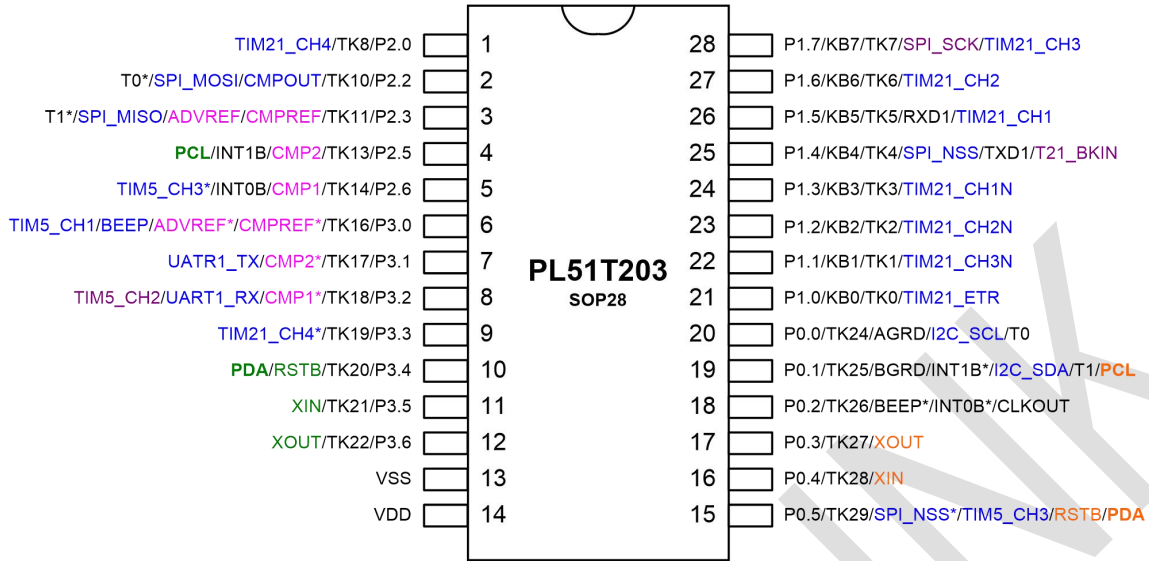
参数	值	单位
最小工作电压	2.4	V
工作温度范围	-40 to +125	°C
内部 RC 振荡器频率	4/6/8/12	MHz
内部 RC 振荡器精度 @ 25°C	±1	%
推挽输出驱动能力 @ 5V	20	mA
推挽输出驱动能力 @ 3.3V	10	mA
全芯片推挽输出驱动最大能力	<100	mA
静态电流 @ Sleep 模式(Typ.)	5	uA

4 引脚配置

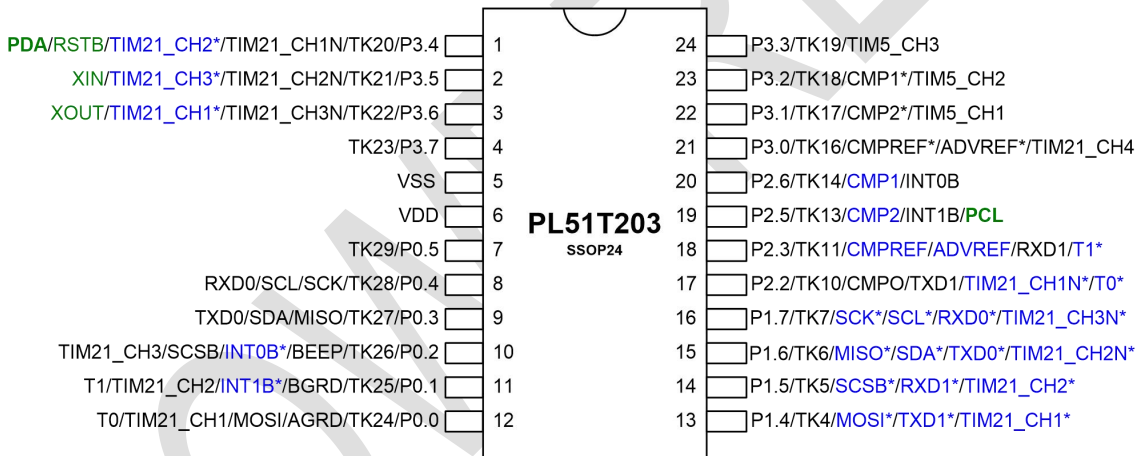
4.1 引脚图 (32 脚)



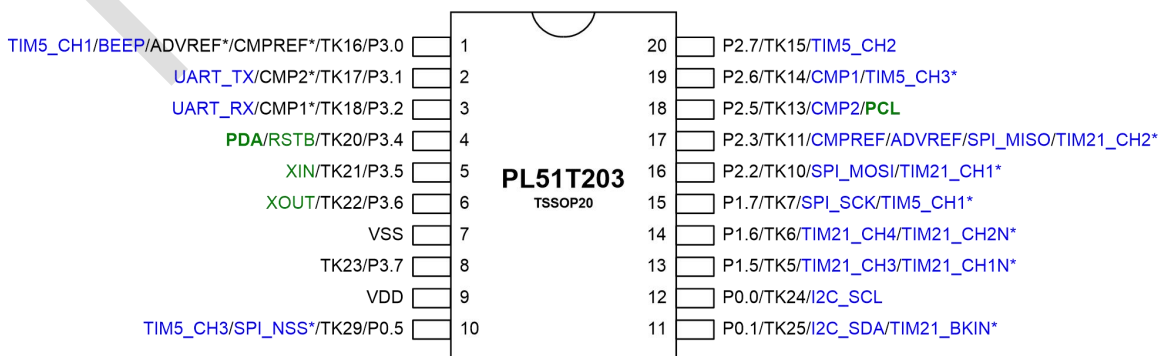
4.2 引脚图 (28 脚)



4.3 引脚图 (24 脚)



4.4 引脚图 (20 脚)



注:

- 1) 引脚外侧的功能优先级高，引脚内侧的功能优先级低。如果某个引脚的高优先级的功能使能，那么该引脚低优先级的功能即使使能也无效。
- 2) 对于未使用或未引出的管脚，建议配置为输入上拉，或配置为输出固定电平。
- 3) 本引脚图为典型参考配置示意图，具体配置参见 PPS 映射。

4.5 引脚说明

符号	类型	描述
VDD	电源	电源 (2.4~5.5V)
VSS	电源	地 (0V)
RSTB	数字输入	复位输入，低电平有效
XIN	模拟输入	晶振输入
XOUT	模拟输出	晶振输出
CLKOUT	数字输出	内部时钟输出
SCL	数字输入输出	I2C时钟
SDA	数字输入输出	I2C数据I/O
SCSB	数字输入	SPI选择信号，低电平有效，作为从SPI的输入信号
SCK	数字输入输出	SPI时钟
MISO	数字输入输出	SPI主输入从输出
MOSI	数字输入输出	SPI主输出从输入
RXD0/1	RXD0/1	数字输入
TXD0/1	TXD0/1	数字输出
T0	数字输入	定时器0输入
T1	数字输入	定时器1输入
T21_CH1	数字输入输出	定时器TIM21通道1输入输出
T21_CH2	数字输入输出	定时器TIM21通道2输入输出
T21_CH3	数字输入输出	定时器TIM21通道3输入输出
T21_CH4	数字输入输出	定时器TIM21通道4输入输出
T21_CH1N	数字输出	定时器TIM21通道1互补输出
T21_CH2N	数字输出	定时器TIM21通道2互补输出
T21_CH3N	数字输出	定时器TIM21通道3互补输出
T21_BKIN	数字输入	定时器TIM21刹车信号输入
T21_ETR	数字输入	定时器TIM21外部时钟输入
T5_CH1	数字输入输出	定时器TIM5通道1输入输出
T5_CH2	数字输入输出	定时器TIM5通道2输入输出
T5_CH3	数字输入输出	定时器TIM5通道3输入输出
INT0B	数字输入	外部中断0
INT1B	数字输入	外部中断1
CMP1	模拟输入	比较器通道1的输入
CMP2	模拟输入	比较器通道2的输入
CMPVREF	模拟输入	比较器参考输入
CMPOUT	数字输出	比较器的输出

符号	类型	描述
KB0~7	模拟输入	8通道键盘输入
ADVREF	模拟输入	ADC参考电压输入
AD0~AD29	模拟输入	30通道ADC模拟输入
BEEPER	数字输出	BEEPER输出
P0.0~P0.5	数字输入输出	通用I/O P0端口
P1.0~P1.7	数字输入输出	通用I/O P1端口
P2.0~P2.7	数字输入输出	通用I/O P2端口
P3.0~P3.7	数字输入输出	通用I/O P3端口
PCL	数字输入	在线烧录/调试模式下输入的时钟
PDA	数字输入输出	在线烧录/调试模式下输入输出的数据

4.6 PPS 映射

表 4-2 PPS 引脚选择描述

功能符号	描述	功能可映射有效引脚	功能优先级
T0	定时器 0 输入	P0.0/P2.2	1 (高)
T1	定时器 1 输入	P0.1/P2.3	2
T21_CH1	定时器 T21 通道 1 输入输出	P0.0/P1.4/P1.5/P2.2/P3.0/P3.6	3
T21_CH2	定时器 T21 通道 2 输入输出	P0.1/P1.5/P1.6/P2.3/P3.1/P3.4	4
T21_CH3	定时器 T21 通道 3 输入输出	P0.2/P1.5/P1.7/P3.2/P3.5	5
T21_CH4	定时器 T21 通道 4 输入输出	P0.3/P1.5/P1.6/P2.0/P2.7/P3.0/P3.3	6
T21_CH1N	定时器 T21 通道 1 互补输出	P1.3/P1.5/P2.2/P2.5/P3.4/P3.6	7
T21_CH2N	定时器 T21 通道 2 互补输出	P1.2/P1.6/P2.3/P3.4/P3.5	8
T21_CH3N	定时器 T21 通道 3 互补输出	P1.1/P1.7/P2.2/P3.5/P3.6	9
T21_BKIN	定时器 T21 刹车信号输入	P0.1/P1.4/P2.4/P3.1	10
T21_ETR	定时器 T21 外部时钟输入	P0.4/P1.0/P2.1/P3.2	11
T5_CH1	定时器 T5 通道 1 输入输出	P0.0/P1.7/P3.0/P3.1	12
T5_CH2	定时器 T5 通道 2 输入输出	P0.1/P2.7/P3.2	13
T5_CH3	定时器 T5 通道 3 输入输出	P0.5/P1.5/P2.6/P3.3	14
RXD0	串口 0 接收端	P0.4/P1.7/P3.2	15
TXD0	串口 0 发送端	P0.3/P1.6/P3.1	16
SCL	I2C 时钟	P0.0/P0.4/P1.7	17
SDA	I2C 数据 I/O	P0.1/P0.3/P1.6	18
SCSB	SPI 选择信号	P0.2/P0.5/P1.4/P1.5/P2.3	19
SCK	SPI 时钟	P0.4/P1.7/P2.1/P2.2	20
MISO	SPI 主输入从输出	P0.3/P1.6/P2.0/P2.3	21
MOSI	SPI 主输出从输入	P0.0/P1.4/P2.1/P2.2	22
RXD1	串口 1 接收端	P2.3/P0.0~P3.7	23
TXD1	串口 1 发送端	P2.2/P0.0~P3.7	24
INT0B	外部中断 0 输入	P2.6/P0.0~P3.7 0/2/4/6 所有偶引脚	25
INT1B	外部中断 1 输入	P2.5/P0.0~P3.7 1/3/5/7 所有奇引脚	26
AGRD	触摸按键 A 保护环输出	P0.0/P0.4/P1.7	27
BGRD	触摸按键 B 保护环输出	P0.1/P0.3/P1.6	28
BEEPER	蜂鸣器输出	P0.2/P3.0	29
CMPOUT	比较器的输出	P2.2/P2.7	30 (低)

注:

1. 蓝色为系统默认设置引脚；系统默认功能相对应的 PPS 寄存器的复位值为蓝色引脚数值（例如 T0_PPS 寄存器默认值为 00H，T1_PPS 寄存器默认值为 01H，其他功能复位值见 5.2 特殊功能寄存器复位值）；系统默认未开启端口功能使能位，使用需要配置对应功能 PPS 寄存器 PPS[3]开启功能使能；
2. 建议使用 PPS 功能选择上表中的有效引脚，当选择上表没有的功能引脚，会出现写入寄存器的数值与读出数值不一致情况，此时以读出的 PPS 寄存器数值为准；
3. 当多个功能映射到同一个引脚时，功能优先级高的功能有效，其他低优先级功能即使使能也无效，功能优先级从高到低为 T0 到 CMPOUT。
4. 所有以上功能都需要通过相应的 PPS 寄存器选择对应引脚，PPS[5:4]选择端口 P0, P1, P2 和 P3, PPS[2:0]则选择对应端口的引脚，PPS[3]为端口功能使能位，必须使能功能才有效。例如

```
MOV DPTR, #T21_CH1_PPS //功能对应的 PPS 寄存器
MO A, #01DH //选择 P1.5 引脚
MOVX @DPTR, A
```

即使用 PPS 寄存器将功能映射到非有效引脚上，若映射当前端口存在有效引脚，系统会默认将其分配到有效引脚上，例如：T21_ETR 选择 P1 端口任意引脚都将映射至 P1.0 引脚；

若当前端口存在多个有效引脚，任意选择当前端口引脚则将其分配至有效引脚之一，例如 T21_CH1 在 P3 存在两个有效引脚 P3.0 和 P3.6，T21_CH1_PPS 选择 P3 的任意引脚，系统会将其映射到 P3.0 或者 P3.6 上，通过读 T21_CH1_PPS 寄存器可得到其映射的引脚；

选择若当前端口不存在有效引脚可能造成功能使能无效，需要重新将功能选择到有效引脚，例如 SCK 功能在 P3 端口无有效引脚，通过 SCK_PPS 选择 P3 端口的引脚则无效。

4.7 术语和符号

Symbol	Description	Symbol	Description	Symbol	Description
CPU	中央处理器	PFL	程序 FLASH	TA	定时访问
ALU	算术逻辑运算单元	DEE	数据 EEPROM	TW	在定时访问时间内被允许的写操作
MSB	最高位	NVR	NVR EEPROM	CCU	捕获比较单元
LSB	最低位	CEE	代码熔丝 EEPROM	PWM	脉冲宽度调制
SFR	特殊功能寄存器	TEE	修调熔丝 EEPROM	PPS	外设引脚选择
ISR	中断服务程序单元	ICP	在线烧录	ACMP	模拟比较器
POR	上电复位	ICD	在线调试	ADC	模拟数字转换器
LVR	低电压复位	ISP	在系统烧录	LCD	LCD 点阵驱动
LPD	低电压检测	SPI	串行外设接口总线	TKC	触摸电容传感器
PMU	功耗管理单元	I2C	2 线 I2C 总线	CAP	触摸电容传感器
WDT	看门狗定时器	UART	通用异步收发接口	TSC	温度检测传感器

5 模块框图

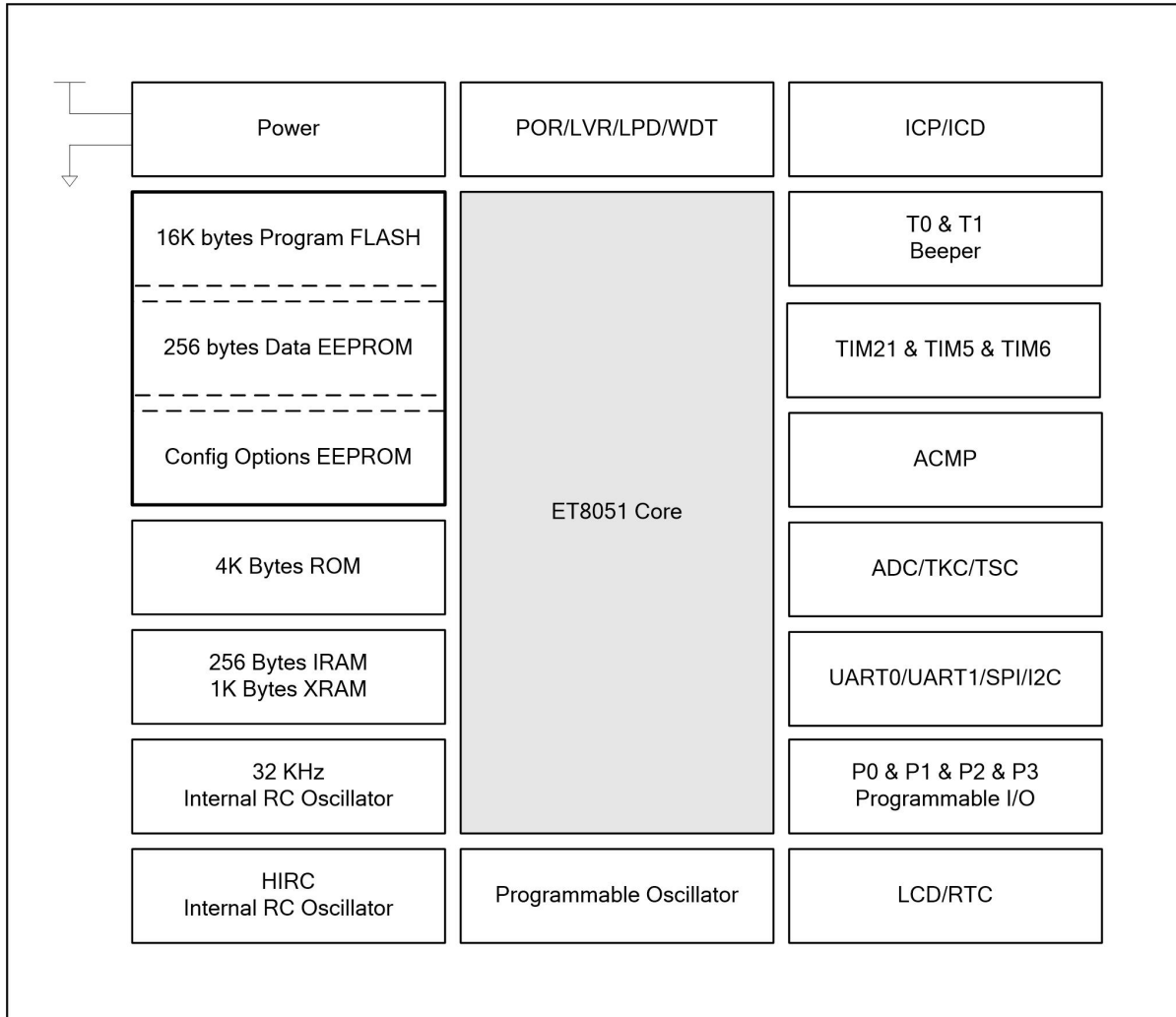


Figure 5-1 模块框图

6 存储单元

ET8051 是哈佛结构的微控制器内核，程序和数据分开存储。与标准 8051 类似，ET8051 的存储单元组成分为：程序存储器、外部数据存储器、内存。程序存储器包含：16K 字节 Flash；外部数据存储器包含 1K 字节 XRAM 和 256 字节数据 EEPROM；内存 IRAM 有 256 字节。

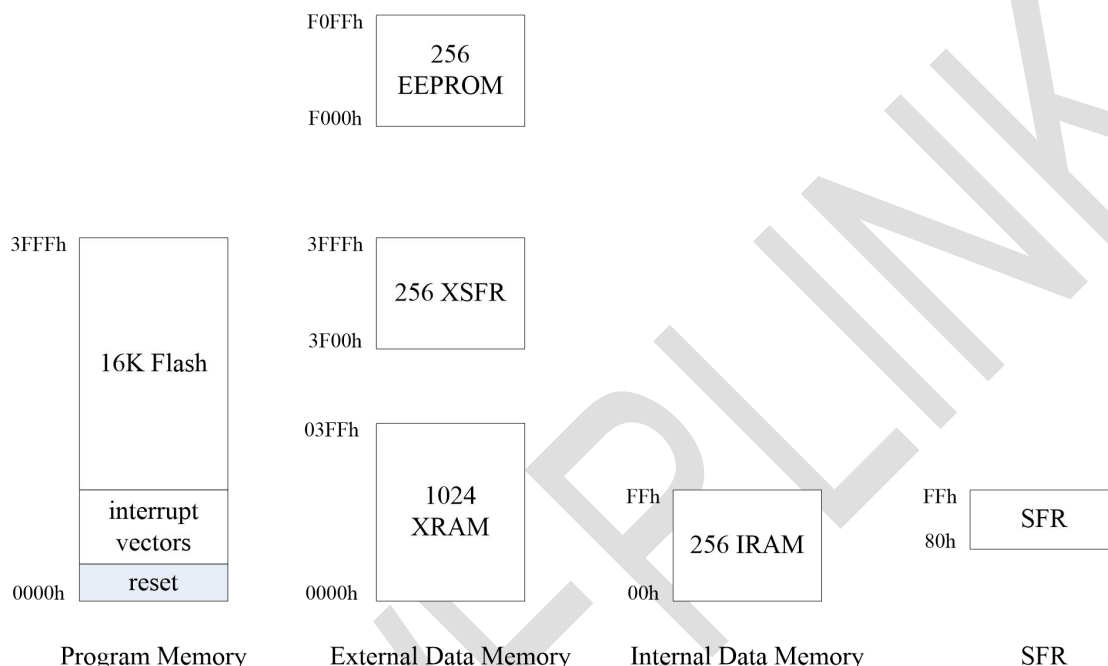


图 6-1 存储单元映射图

6.1 程序存储器

程序存储器用来存储程序代码，上电复位后，CPU 从 0000h 地址开始执行程序。复位和中断向量存储在程序存储器的低地址空间，两个相邻的中断向量之间有 8 个字节的间隔，复位向量位于 0000h，第一个中断向量从 0003h 地址开始。

6.2 外部数据存储器

外部数据存储器用来存储数据，256 字节的数字存储器被映射到 F000h~F0FFh 的地址空间。

外部数据存储器还包含 1024 字节 XRAM，通过 PCON.PGSEL<1:0>作为 XRAM 的页选择位，当使用 8 位 MOVX 寻址时，页选择位提供 16 位地址的高位，地址的最高 6 位总是 0，存储器以 256 字节为 1 页。

6.3 数据指针寄存器

ET8051 包含一个数据指针寄存器 DPTR，DPTR 具有 16 位的寄存器，用来指向外部存储

器或外设地址空间，同时也可以用来加速数据块的搬移。可以通过 SFR 中的寄存器 DPH、DPL 对 DPTR 进行访问。

6.4 内部数据存储器

内部数据存储器高达 256 字节，存储空间也适应于 128 字节的 SFR 的地址空间。间接寻址可以访问高 128 字节的内存地址空间（7Fh~FFh），直接寻址可以访问高于 7Fh 的 SFR 地址空间。

低 128 字节的地址空间包含：工作寄存器（00h~1Fh）和可以按位操作的寄存器（20h~2Fh），其中低 32 字节分为 4 组，每组 8 个寄存器（R0~R7），由程序状态寄存器 PSW 中的 2 位选择使用其中一组寄存器；（20h~2Fh）地址空间的寄存器可以通过 00h-7Fh 地址进行访问。

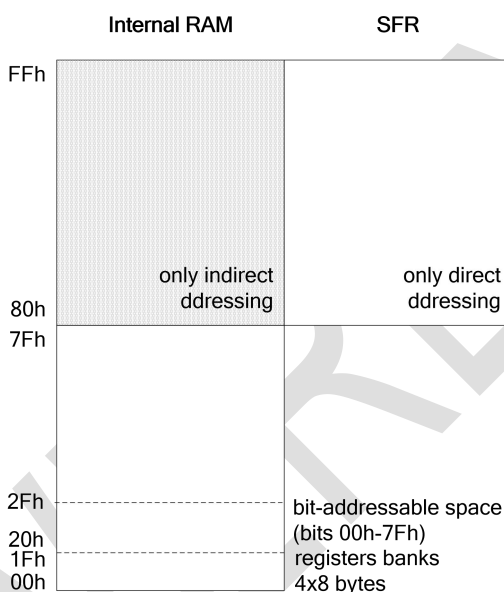


图 6-2 内部存储单元映射图

7 特殊功能寄存器

7.1 特殊功能寄存器的位置

特殊功能寄存器如下表所示，其中有些地址已经被占用，有些未使用，读写访问未使用的 SFR 地址空间将会转向外部 SFR 接口，标记为灰色的寄存器是可选的。

表 7-1 特殊功能寄存器 SFR 映射表

Hex/ Bin	X000	X001	X010	X011	X100	X101	X110	X111	Bin/ Hex
F8	RSTCON	T21_CR1	T21_CR2	T21_IER	T21_SR1	T21_SR2	T21_EGR	TA	FF
F0	B	T5_CR1	T5_CR2	T5_IER	T5_SR1	T5_SR2	T5_EGR	SRST	F7
E8		T6_CR1	T6_CR2	T6_IER	T6_SR	T6_SMCR	T6_EGR	T6_PSCR	EF
E0	ACC		T21_CNTRL	T21_CNTRH	T5_CNTRL	T5_CNTRH	T6_CNTR	T6_ARR	E7
D8		TKCON0	TKCON1	TKCON2	TKGRD	TKADCF	TKCSCF	TKCSOF	DF
D0	PSW	RTCCON	RTCL	RTCH	TKOUTL	TKOUTH	TKDATL	TKDATH	D7
C8									CF
C0	IRCON	IP2L	IP2H	KBMFLTR	KBMSEL0	KNMSEL1	KBMSEL2	KBMIF	C7
B8	IE1	IP1L	IP1H	S0BDS	AUXCON	LCDCON	CMPCON1	CMPCON0	BF
B0	P3	SPIDAT	SPISTA	SPICON	I2CADR	I2CDAT	I2CSTA	I2CCON	B7
A8	IE0	IP0L	IP0H	P3M0	P3M1			EINTCON	AF
A0	P2	P0M0	P0M1	P1M0	P1M1	P2M0	P2M1	KBCON	A7
98	S0CON	S0BUF	S0BDL	S0BDH	S1BUF	S1BDL	S1BDH	S1CON	9F
90	P1	BEEPER			PLLCON	SCSCON	SCKCON	EECON	97
88	TCON	TMOD	TL0	TL1	TH0	TH1	CKCON	TCKCON	8F
80	P0	SP	DPL	DPH	TREGC	TREGD	WDTCON	PCON	87

有 16 个地址的 SFR 是既可以按字节操作又可以按位操作的，其中可以按位操作的 SFR 地址的最低 3 位都是 0（如 80'h, 88'h, 90'h ... F8'h）。地址位于 20'h~2F'h 的 16 个寄存器（128 位）组成按位操作的空间。

表 7-2 特殊功能扩展寄存器 XSFR 映射表

Hex/ Bin	X000	X001	X010	X011	X100	X101	X110	X111	Bin/ Hex
3FF8	T21_SMCR	T21_ETR	T21_CCMR1	T21_CCMR2	T21_CCMR3	T21_CCMR4	T21_CCER1	T21_CCER2	3FFF
3FF0	T21_CCR1H	T21_CCR1L	T21_CCR2H	T21_CCR2L	T21_CCR3H	T21_CCR3L	T21_CCR4H	T21_CCR4L	3FF7
3FE8	T21_PSCRH	T21_PSCRL	T21_ARRH	T21_ARRL	T21_RCR	T21_BKR	T21_DTR	T21_OISR	3FEF
3FE0	T5_SMCR		T5_CCMR1	T5_CCMR2	T5_CCMR3		T5_CCER1	T5_CCER2	3FE7
3FD8	T5_CCR1H	T5_CCR1L	T5_CCR2H	T5_CCR2L	T5_CCR3H	T5_CCR3L			3FDF
3FD0	T5_PSCR		T5_ARRH	T5_ARRL					3FD7
3FC8									3FCF
3FC0									3FC7
3FB8									3FBF
3FB0									3FB7
3FA8									3FAF
3FA0									3FA7
3F98									3F9F

Hex/ Bin	X000	X001	X010	X011	X100	X101	X110	X111	Bin/ Hex
3F90									3F97
3F88									3F8F
3F80									3F87

注：此扩展 XSFR 位于 XRAM 区，0x3F80~0x3FFF。

表 7-3 特殊功能扩展寄存器 XSFR 映射表

Hex/ Bin	X000	X001	X010	X011	X100	X101	X110	X111	Bin/ Hex
3F78	ADWKH0	ADWKL0	ADWKH1	ADWKL1					3F7F
3F70									3F77
3F68									3F6F
3F60									3F67
3F58									3F5F
3F50	INT0B_PPS	INT1B_PPS	AGRD_PPS	BGRD_PPS	BEEP_PPS	CMPO_PPS			3F57
3F48	RXD1_PPS	TXD1_PPS							3F4F
3F40	RXD0_PPS	TXD0_PPS	SCL_PPS	SDA_PPS	SCSB_PPS	SCK_PPS	MISO_PPS	MOSI_PPS	3F47
3F38									3F3F
3F30	T21_CH1N_PPS	T21_CH2N_PPS	T21_CH3N_PPS	T21_BKIN_PPS	T21_ETR_PPS	T5_CH1_PPS	T5_CH2_PPS	T5_CH3_PPS	3F37
3F28	T0_PPS	T1_PPS			T21_CH1_PPS	T21_CH2_PPS	T21_CH3_PPS	T21_CH4_PPS	3F2F
3F20	PPSLK	PSFT0						TCSCON	3F27
3F18									3F1F
3F10									3F17
3F08									3F0F
3F00	P0M2	P0TKS	P1M2	P1TKS	P2M2	P2TKS	P3M2	P3TKS	3F07

注：此扩展 XSFR 位于 XRAM 区，0x3F00~0x3F7F。

表 7-4 位操作地址空间

Hex/ Bin	X000	X001	X010	X011	X100	X101	X110	X111	Bin/ Hex
SFR									
F8									FF
F0									F7
E8									EF
E0									E7
D8									DF
D0									D7
C8									CF
C0									C7
B8									BF
B0									B7
A8									AF
A0									A7
98									9F
90									97
88									8F
80									87
Hex/ Bin	X000	X001	X010	X011	X100	X101	X110	X111	Bin/ Hex
Internal RAM									
78	2Fh.0	2Fh.1	2Fh.2	2Fh.3	2Fh.4	2Fh.5	2Fh.6	2Fh.7	7F
70	2Eh.0	2Eh.1	2Eh.2	2Eh.3	2Eh.4	2Eh.5	2Eh.6	2Eh.7	77
68	2Dh.0							2Dh.7	6F
60	2Ch.0							2Ch.7	67
58	2Bh.0							2Bh.7	5F
50	2Ah.0							2Ah.7	57
48	29h.0							29h.7	4F
40	28h.0							28h.7	47
38	27h.0							27h.7	3F
30	26h.0							26h.7	37
28	25h.0							25h.7	2F
20	24h.0							24h.7	27
18	23h.0							23h.7	1F
10	22h.0							22h.7	17
08	21h.0	21h.1	21h.2	21h.3	21h.4	21h.5	21h.6	21h.7	0F
00	20h.0	20h.1	20h.2	20h.3	20h.4	20h.5	20h.6	20h.7	07

7.2 特殊功能寄存器复位值

表 7-5 特殊功能寄存器复位值

SFR	ADR	B7	B6	B5	B4	B3	B2	B1	B0	RST
CPU										
ACC	E0H	ACC.7	ACC.6	ACC.5	ACC.4	ACC.3	ACC.2	ACC.1	ACC.0	00H
B	F0H	B.7	B.6	B.5	B.4	B.3	B.2	B.1	B.0	00H
PSW	D0H	CY	AC	F0	RS1	RS0	OV	F1	P	00H
SP	81H	SP.7	SP.6	SP.5	SP.4	SP.3	SP.2	SP.1	SP.0	07H
DPH	83H	DPH.7	DPH.6	DPH.5	DPH.4	DPH.3	DPH.2	DPH.1	DPH.0	00H

SFR	ADR	B7	B6	B5	B4	B3	B2	B1	B0	RST
DPL	82H	DPL.7	DPL.6	DPL.5	DPL.4	DPL.3	DPL.2	DPL.1	DPL.0	00H
CKCON	8EH	CKCON.7	CKCON.6	CKCON.5	CKCON.4	CKCON.3	CKCON.2	CKCON.1	CKCON.0	88H
TA	FFH	TA.7	TA.6	TA.5	TA.4	TA.3	TA.2	TA.1	TA.0	FFH
Clock Control										
SCKCON	96H	D7	D6	D5	D4	D3	D2	D1	D0	00h
SCSCON	95H	SOSCSW	OSC2EN	SOSC.5	SOSC.4	SOSC.3	SOSC.2	SOSC.1	SOSC.0	00h
PLLCON	94H	PLLEN	PLLFR	-	PLLCON.4	PLLCON.3	PLLCON.2	PLLCON.1	PLLCON.0	40h
TCSCON	3F27H	-	-	T21CSH	T21CSL	T5CSH	T5CSL	T6CSH	T6CSL	00h
Reset Control										
RSTCON	F8H	-	-	FCHK	LPDF	PORF	LVRF	EXRF	WDRF	28h
SRST	F7H	-	-	-	-	-	-	-	D0	00h
Power Control										
PCON	87H	PGSEL1	PGSEL0	ISR_TM	PMW	P2SEL	SLEEP	STOP	IDLE	08h
Interrupt Control										
IE0	A8H	EA	ES1	-	ES0	ET1	EX1	ET0	EX0	00h
IE1	B8H	-	ELPD	ETK	EKB	-	ECMP	ESPI	EI2C	00h
IRCON	C0H	-	-	TKF	KBF	-	CMPF	-	-	00h
IP0	A9H	PEEL	PS1L	PT21L	PS0L	PT1L	PX1L	PT0L	PX0L	00h
IP0H	AAH	PEEH	PS1H	PT21H	PS0H	PT1H	PX1H	PT0H	PX0H	00h
IP1	B9H	PT2RL*	PLPDL	PTKL	PKBL	PT21CL	PCMPL	PSPIL	PI2CL	00h
IP1H	BAH	PT2RH*	PLPDH	PTKH	PKBH	PT21CH	PCMPH	PSPIH	PI2CH	00h
IP2	C1H	RTCL	-	-	-	-	PT5L	PT5CL	PT6L	00h
IP2H	C2H	RTCLH	-	-	-	-	PT5H	PT5CH	PT6H	00h
Keyboard Control										
KBCON	A7H	D7	D6	D5	D4	D3	D2	D1	D0	00h
KBMIF	C7H	D7	D6	D5	D4	D3	D2	D1	D0	00h
KBMSEL0	C4H	D7	D6	D5	D4	D3	D2	D1	D0	00h
KBMSEL1	C5H	D7	D6	D5	D4	D3	D2	D1	D0	00h
KBMSEL2	C6H	D7	D6	D5	D4	D3	D2	D1	D0	00h
KBMFLTR	C3H	D7	D6	D5	D4	D3	D2	D1	D0	00h
Port Control										
P0	80H	-	-	D5	D4	D3	D2	D1	D0	00h
P0M0	A1H	-	-	D5	D4	D3	D2	D1	D0	00h
P0M1	A2H	-	-	D5	D4	D3	D2	D1	D0	00h
P0M2	3F00H	-	-	D5	D4	D3	D2	D1	D0	00h
P1	90H	D7	D6	D5	D4	D3	D2	D1	D0	00h
P1M0	A3H	D7	D6	D5	D4	D3	D2	D1	D0	00h
P1M1	A4H	D7	D6	D5	D4	D3	D2	D1	D0	00h
P1M2	3F02H	D7	D6	D5	D4	D3	D2	D1	D0	00h
P2	A0H	D7	D6	D5	D4	D3	D2	D1	D0	00h
P2M0	A5H	D7	D6	D5	D4	D3	D2	D1	D0	00h
P2M1	A6H	D7	D6	D5	D4	D3	D2	D1	D0	00h
P2M2	3F04H	D7	D6	D5	D4	D3	D2	D1	D0	00h
P3	B0H	D7	D6	D5	D4	D3	D2	D1	D0	00h
P3M0	ABH	D7	D6	D5	D4	D3	D2	D1	D0	00h
P3M1	ACH	D7	D6	D5	D4	D3	D2	D1	D0	00h
P3M2	3F06H	D7	D6	D5	D4	D3	D2	D1	D0	00h
LCDCON	BDH	D7	D6	D5	D4	D3	D2	D1	D0	00h
PURES	3F20H	PPS	-	-	-	-	-	POR.1	POR.0	00h
PSFT0	3F21H	-	ADV	-	ACMP	KBH4.1	KBH4.0	KBL4.1	KBL4.0	4Fh
xyzPPS	-	-	-	PPS.5	PPS.4	PPS.3	PPS.2	PPS.1	PPS.0	00H
T0_PPS	3F28H	-	-	PPS.5	PPS.4	PPS.3	PPS.2	PPS.1	PPS.0	00H
T1_PPS	3F29H	-	-	PPS.5	PPS.4	PPS.3	PPS.2	PPS.1	PPS.0	01H

SFR	ADR	B7	B6	B5	B4	B3	B2	B1	B0	RST
T21_CH1_PPS	3F2CH	-	-	PPS.5	PPS.4	PPS.3	PPS.2	PPS.1	PPS.0	15H
T21_CH2_PPS	3F2DH	-	-	PPS.5	PPS.4	PPS.3	PPS.2	PPS.1	PPS.0	16H
T21_CH3_PPS	3F2EH	-	-	PPS.5	PPS.4	PPS.3	PPS.2	PPS.1	PPS.0	17H
T21_CH4_PPS	3F2FH	-	-	PPS.5	PPS.4	PPS.3	PPS.2	PPS.1	PPS.0	20H
T21_CH1N_PPS	3F30H	-	-	PPS.5	PPS.4	PPS.3	PPS.2	PPS.1	PPS.0	13H
T21_CH2N_PPS	3F31H	-	-	PPS.5	PPS.4	PPS.3	PPS.2	PPS.1	PPS.0	12H
T21_CH3N_PPS	3F32H	-	-	PPS.5	PPS.4	PPS.3	PPS.2	PPS.1	PPS.0	11H
T21_BK1N_PPS	3F33H	-	-	PPS.5	PPS.4	PPS.3	PPS.2	PPS.1	PPS.0	24H
T21_ETR_PPS	3F34H	-	-	PPS.5	PPS.4	PPS.3	PPS.2	PPS.1	PPS.0	10H
T5_CH1_PPS	3F35H	-	-	PPS.5	PPS.4	PPS.3	PPS.2	PPS.1	PPS.0	30H
T5_CH2_PPS	3F36H	-	-	PPS.5	PPS.4	PPS.3	PPS.2	PPS.1	PPS.0	27H
T5_CH3_PPS	3F37H	-	-	PPS.5	PPS.4	PPS.3	PPS.2	PPS.1	PPS.0	05H
RXD0_PPS	3F40H	-	-	PPS.5	PPS.4	PPS.3	PPS.2	PPS.1	PPS.0	32H
TXD0_PPS	3F41H	-	-	PPS.5	PPS.4	PPS.3	PPS.2	PPS.1	PPS.0	31H
SCL_PPS	3F42H	-	-	PPS.5	PPS.4	PPS.3	PPS.2	PPS.1	PPS.0	00H
SDA_PPS	3F43H	-	-	PPS.5	PPS.4	PPS.3	PPS.2	PPS.1	PPS.0	01H
SCSB_PPS	3F44H	-	-	PPS.5	PPS.4	PPS.3	PPS.2	PPS.1	PPS.0	14H
SCK_PPS	3F45H	-	-	PPS.5	PPS.4	PPS.3	PPS.2	PPS.1	PPS.0	21H
MISO_PPS	3F46H	-	-	PPS.5	PPS.4	PPS.3	PPS.2	PPS.1	PPS.0	23H
MOSI_PPS	3F47H	-	-	PPS.5	PPS.4	PPS.3	PPS.2	PPS.1	PPS.0	22H
RXD1_PPS	3F48H	-	-	PPS.5	PPS.4	PPS.3	PPS.2	PPS.1	PPS.0	23H
TXD1_PPS	3F49H	-	-	PPS.5	PPS.4	PPS.3	PPS.2	PPS.1	PPS.0	22H
INT0B_PPS	3F50H	-	-	PPS.5	PPS.4	PPS.3	PPS.2	PPS.1	PPS.0	26H
INT1B_PPS	3F51H	-	-	PPS.5	PPS.4	PPS.3	PPS.2	PPS.1	PPS.0	25H
AGRD_PPS	3F52H	-	-	PPS.5	PPS.4	PPS.3	PPS.2	PPS.1	PPS.0	00H
BGRD_PPS	3F53H	-	-	PPS.5	PPS.4	PPS.3	PPS.2	PPS.1	PPS.0	01H
BEEP_PPS	3F54H	-	-	PPS.5	PPS.4	PPS.3	PPS.2	PPS.1	PPS.0	30H
CMPO_PPS	3F55H	-	-	PPS.5	PPS.4	PPS.3	PPS.2	PPS.1	PPS.0	22H
EINTCON	AFH	it1_sel1	it1_sel0	it0_sel1	it0_sel0	eint_rtsel	-	it1_inv	it0_inv	00H
Timer0/1Control										
TCON	88H	TF1	TR1	TF0	TR0	IF1	IT1	IF0	IT0	00h
TMOD	89H	T1Gate	T1c/t	T1M1	T1M0	T0Gate	T0c/t	T0M1	T0M0	00h
TCKCON	8FH	-	-	-	-	T1PS1	T1PS0	T0PS1	T0PS0	0Fh
TH0	8CH	D7	D6	D5	D4	D3	D2	D1	D0	00h
TL0	8AH	D7	D6	D5	D4	D3	D2	D1	D0	00h
TH1	8DH	D7	D6	D5	D4	D3	D2	D1	D0	00h
TL1	8BH	D7	D6	D5	D4	D3	D2	D1	D0	00h
Timer21 Control										
T21_CR1	F9H	APRE	CMS.1	CMS.0	DIR	OPM	URS	UDIS	CEN	00h
T21_CR2	FAH	TIIS	MMS.2	MMS.1	MMS.0	-	COMS	-	CCPC	00h
T21_SMCR	3FF8H	MSM	TS.2	TS.1	TS.0	-	SMS.2	SMS.1	SMS.0	00h
T21_ETR	3FF9H	ETP	ECE	ETPS.1	ETPS.0	ETF.3	ETF.2	ETF.1	ETF.0	00h
T21_IER	FBH	BIE	TIE	COMIE	CC4IE	CC3IE	CC2IE	CC1IE	UIE	00h
T21_SR1	FCH	BIF	TIF	COMIF	CC4IF	CC3IF	CC2IF	CC1IF	UIF	00h
T21_SR2	FDH	-	-	-	CC4OF	CC3OF	CC2OF	CC1OF	-	00h
T21_EGR	FEH	BG	TG	COMG	CC4G	CC3G	CC2G	CC1G	UG	00h
T21_CCMR1	3FFAH	OC1CE/I C1F.3	OC1M.2/I C1F.2	OC1M.1/I C1F.1	OC1M.0/I C1F.0	OC1PE/I C1PSC.1	OC1FE/I C1PSC.0	CC1S.1	CC1S.0	00h
T21_CCMR2	3FFBH	OC2CE/I C2F.3	OC2M.2/I C2F.2	OC2M.1/I C2F.1	OC2M.0/I C2F.0	OC2PE/I C2PSC.1	OC2FE/I C2PSC.0	CC2S.1	CC2S.0	00h
T21_CCMR3	3FFCH	OC3CE/I C3F.3	OC3M.2/I C3F.2	OC3M.1/I C3F.1	OC3M.0/I C3F.0	OC3PE/I C3PSC.1	OC3FE/I C3PSC.0	CC3S.1	CC3S.0	00h

SFR	ADR	B7	B6	B5	B4	B3	B2	B1	B0	RST
T21_CCMR4	3FFDH	OC4CE/I C4F.3	OC4M.2/I C4F.2	OC4M.1/I C4F.1	OC4M.0/I C4F.0	OC4PE/I C4PSC.1	OC4FE/I C4PSC.0	CC4S.1	CC4S.0	00h
T21_CCER1	3FFEh	CC2NP	CC2NE	CC2P	CC2E	CC1NP	CC1NE	CC1P	CC1E	00h
T21_CCER2	3FFFh	-	-	CC4P	CC4E	CC3NP	CC3NE	CC3P	CC3E	00h
T21_CNTRH	E3H	CNT.15	CNT.14	CNT.13	CNT.12	CNT.11	CNT.10	CNT.9	CNT.8	00h
T21_CNTRL	E2H	CNT.7	CNT.6	CNT.5	CNT.4	CNT.3	CNT.2	CNT.1	CNT.0	00h
T21_PSCRH	3FE8H	PSC.15	PSC.14	PSC.13	PSC.12	PSC.11	PSC.10	PSC.9	PSC.8	00h
T21_PSCRL	3FE9H	PSC.7	PSC.6	PSC.5	PSC.4	PSC.3	PSC.2	PSC.1	PSC.0	00h
T21_ARRH	3FEAH	ARR.15	ARR.14	ARR.13	ARR.12	ARR.11	ARR.10	ARR.9	ARR.8	FFh
T21_ARRL	3FEBH	ARR.7	ARR.6	ARR.5	ARR.4	ARR.3	ARR.2	ARR.1	ARR.0	FFh
T21_RCR	3FECH	REP.7	REP.6	REP.5	REP.4	REP.3	REP.2	REP.1	REP.0	00h
T21_CCR1H	3FF0H	CCR1.15	CCR1.14	CCR1.13	CCR1.12	CCR1.11	CCR1.10	CCR1.9	CCR1.8	00h
T21_CCR1L	3FF1H	CCR1.7	CCR1.6	CCR1.5	CCR1.4	CCR1.3	CCR1.2	CCR1.1	CCR1.0	00h
T21_CCR2H	3FF2H	CCR2.15	CCR2.14	CCR2.13	CCR2.12	CCR2.11	CCR2.10	CCR2.9	CCR2.8	00h
T21_CCR2L	3FF3H	CCR2.7	CCR2.6	CCR2.5	CCR2.4	CCR2.3	CCR2.2	CCR2.1	CCR2.0	00h
T21_CCR3H	3FF4H	CCR3.15	CCR3.14	CCR3.13	CCR3.12	CCR3.11	CCR3.10	CCR3.9	CCR3.8	00h
T21_CCR3L	3FF5H	CCR3.7	CCR3.6	CCR3.5	CCR3.4	CCR3.3	CCR3.2	CCR3.1	CCR3.0	00h
T21_CCR4H	3FF6H	CCR4.15	CCR4.14	CCR4.13	CCR4.12	CCR4.11	CCR4.10	CCR4.9	CCR4.8	00h
T21_CCR4L	3FF7H	CCR4.7	CCR4.6	CCR4.5	CCR4.4	CCR4.3	CCR4.2	CCR4.1	CCR4.0	00h
T21_BKR	3FEDH	MOE	AOE	BKP	BKE	OSSR	OSSI	LOCK.1	LOCK.0	00h
T21_DTR	3FEEH	DTG.7	DTG.6	DTG.5	DTG.4	DTG.3	DTG.2	DTG.1	DTG.0	00h
T21_OISR	3FEFH	-	OIS4	OIS3N	OIS3	OIS2N	OIS2	OIS1N	OIS1	00h
Timer5 Control										
T5_CR1	F1H	APRE	-	-	-	OPM	URS	UDIS	CEN	00h
T5_CR2	F2H	TI1S	MMS.2	MMS.1	MMS.0	-	COMS	-	CCPC	00h
T5_SMCR	3FE0H	MSM	TS.2	TS.1	TS.0	-	SMS.2	SMS.1	SMS.0	00h
T5_IER	F3H	-	TIE	-	-	CC3IE	CC2IE	CC1IE	UIE	00h
T5_SR1	F4H	-	TIF	-	-	CC3IF	CC2IF	CC1IF	UIF	00h
T5_SR2	F5H	-	-	-	-	CC3OF	CC2OF	CC1OF	-	00h
T5_EGR	F6H	-	TG	-	-	CC3G	CC2G	CC1G	UG	00h
T5_CCMR1	3FE2H	-/IC1F.3	OC1M.2/I C1F.2	OC1M.1/I C1F.1	OC1M.0/I C1F.0	OC1PE/I C1PSC.1	-/IC1PSC. 0	CC1S.1	CC1S.0	00h
T5_CCMR2	3FE3H	-/IC2F.3	OC2M.2/I C2F.2	OC2M.1/I C2F.1	OC2M.0/I C2F.0	OC2PE/I C2PSC.1	-/IC2PSC. 0	CC2S.1	CC2S.0	00h
T5_CCMR3	3FE4H	-/IC3F.3	OC3M.2/I C3F.2	OC3M.1/I C3F.1	OC3M.0/I C3F.0	OC3PE/I C3PSC.1	-/IC3PSC. 0	CC3S.1	CC3S.0	00h
T5_CCER1	3FE6H	-	-	CC2P	CC2E	-	-	CC1P	CC1E	00h
T5_CCER2	3FE7H	-	-	-	-	-	-	CC3P	CC3E	00h
T5_CNTRH	E5H	CNT.15	CNT.14	CNT.13	CNT.12	CNT.11	CNT.10	CNT.9	CNT.8	00h
T5_CNTRL	E4H	CNT.7	CNT.6	CNT.5	CNT.4	CNT.3	CNT.2	CNT.1	CNT.0	00h
T5_PSCR	3FD0H	-	-	-	-	PSC.3	PSC.2	PSC.1	PSC.0	00h
T5_ARRH	3FD2H	ARR.15	ARR.14	ARR.13	ARR.12	ARR.11	ARR.10	ARR.9	ARR.8	FFh
T5_ARRL	3FD3H	ARR.7	ARR.6	ARR.5	ARR.4	ARR.3	ARR.2	ARR.1	ARR.0	FFh
T5_CCR1H	3FD8H	CCR1.15	CCR1.14	CCR1.13	CCR1.12	CCR1.11	CCR1.10	CCR1.9	CCR1.8	00h
T5_CCR1L	3FD9H	CCR1.7	CCR1.6	CCR1.5	CCR1.4	CCR1.3	CCR1.2	CCR1.1	CCR1.0	00h
T5_CCR2H	3FDAH	CCR2.15	CCR2.14	CCR2.13	CCR2.12	CCR2.11	CCR2.10	CCR2.9	CCR2.8	00h
T5_CCR2L	3FDBH	CCR2.7	CCR2.6	CCR2.5	CCR2.4	CCR2.3	CCR2.2	CCR2.1	CCR2.0	00h
T5_CCR3H	3FDCH	CCR3.15	CCR3.14	CCR3.13	CCR3.12	CCR3.11	CCR3.10	CCR3.9	CCR3.8	00h
T5_CCR3L	3FDDH	CCR3.7	CCR3.6	CCR3.5	CCR3.4	CCR3.3	CCR3.2	CCR3.1	CCR3.0	00h
Timer6 Control										
T6_CR1	E9H	APRE	-	-	-	OPM	URS	UDIS	CEN	00h
T6_CR2	EAH	-	MMS.2	MMS.1	MMS.0	-	-	-	-	00h
T6_SMCR	EDH	MSM	TS.2	TS.1	TS.0	-	SMS.2	SMS.1	SMS.0	00h
T6_IER	EBH	-	TIE	-	-	-	-	-	UIE	00h
T6_SR1	ECH	-	TIF	-	-	-	-	-	UIF	00h

SFR	ADR	B7	B6	B5	B4	B3	B2	B1	B0	RST
T6_EGR	EEH	-	TG	-	-	-	-	-	UG	00h
T6_CNTR	E6H	CNT.7	CNT.6	CNT.5	CNT.4	CNT.3	CNT.2	CNT.1	CNT.0	00h
T6_PSCR	EFH	-	-	-	-	-	PSC.2	PSC.1	PSC.0	00h
T6_ARR	E7H	ARR.7	ARR.6	ARR.5	ARR.4	ARR.3	ARR.2	ARR.1	ARR.0	FFh
WDT Control										
WDTCON	86H	WDTEN	-	WDTIEN	WDTIF	WDTPS3	WDTPS2	WDTPS1	WDTPS0	00h/80h
UART0 Control										
S0CON	98H	S0M0	S0M1	S0M2	REN0	TB80	RB80	TI0	RI0	00h
S0BUF	99H	D7	D6	D5	D4	D3	D2	D1	D0	00h
S0BDL	9AH	D7	D6	D5	D4	D3	D2	D1	D0	D9h
S0BDH	9BH	-	-	-	-	-	-	D1	D0	03h
S0BDS	BBH	S0BDS	S0BDD	LSMSR	-	-	-	-	-	00h
UART1 Control										
S1CON	9FH	S1M0	-	S1M2	REN1	TB81	RB81	TI1	RI1	00h
S1BUF	9CH	D7	D6	D5	D4	D3	D2	D1	D0	00h
S1BDL	9DH	D7	D6	D5	D4	D3	D2	D1	D0	00h
S1BDH	9EH	-	-	-	-	-	-	D1	D0	03h
SPI Control										
SPISTA	B2H	SPIF	WCOL	SSERR	MODF	-	-	-	-	00h
SPICON	B3H	SPR2	SPEN	SSDIS	MSTR	CPOL	CPHA	SPR1	SPR0	14h
SPIDAT	B1H	D7	D6	D5	D4	D3	D2	D1	D0	00h
I2C Control										
I2CSTA	B6H	D7	D6	D5	D4	D3	-	-	-	F8h
I2CCON	B7H	CR2	ENS1	STA	STO	SI	AA	CR1	CR0	00h
I2CDAT	B5H	D7	D6	D5	D4	D3	D2	D1	D0	00h
I2CADR	B4H	ADR.6	ADR.5	ADR.4	ADR.3	ADR.2	ADR.1	ADR.0	GC	00h
Touch Key Control										
TKWKL0	3F79H	D7	D6	D5	D4	D3	D2	D1	D0	00h
TKWKH0	3F78H	D7	D6	D5	D4	D3	D2	D1	D0	00h
TKWKL1	3F7BH	D7	D6	D5	D4	D3	D2	D1	D0	00h
TKWKH1	3F7AH	D7	D6	D5	D4	D3	D2	D1	D0	00h
TKDATL	D6H	D7	D6	D5	D4	D3	D2	D1	D0	00h
TKDATH	D7H	D7	D6	D5	D4	D3	D2	D1	D0	00h
P0TKS	3F01H	-	-	D5	D4	D3	D2	D1	D0	00h
P1TKS	3F03H	D7	D6	D5	D4	D3	D2	D1	D0	00h
P2TKS	3F05H	D7	D6	D5	D4	D3	D2	D1	D0	00h
P3TKS	3F07H	D7	D6	D5	D4	D3	D2	D1	D0	00h
TKCON0	D9H	TKC_EN	ADC_EN	TSC_EN	WAIT_T KRD_EN	FREQ_ SEL2	FREQ_ SEL1	FREQ_ SEL0	SCAN_ MODE	00h
TKCON1	DAH	START	ACCUM_ SEL2	ACCUM_ SEL1	ACCUM_ SEL0	AVG_DI S	TRIG_SE L	FUNC_ FLAG	ACCUM_ OVF	00h
TKCON2	DBH	LSLP_ MODE	SES_GA P2	SES_GA P1	SES_GA P0	IDLE_RU N_FLAG	WAIT_T KRD_FL AG	STA_GA P1	STA_GA P0	00h
TKADCF	DDH	INJECT	ADC_PU MP	IREF_AD J1	IREF_AD J0	ADC_CC M	ADC_VR EF2	ADC_VR EF1	ADC_VR EF0	00h
TKCSCF	DEH	PTAD_C HSEL_E N	C2V_PR EC_SEL2	C2V_PR EC_SEL1	C2V_PR EC_SEL0	C2V_RE S_EN	C2V_SA MP_SEL 2	C2V_SA MP_SEL 1	C2V_SA MP_SEL 0	00h
TKCSOF	DFH	ASUB_E N	CPOL	CH_SW1	CH_SW0	ESCAP_ OFST3	ESCAP_ OFST2	ESCAP_ OFST1	ESCAP_ OFST0	0Fh
TKGRD	DCH	AGRD_O EN	BGRD_O EN	GRDPOL	TXPOL	C2V_MO D1	C2V_MO D0	C2V_TI M1	C2V_TI M0	00h
TKOUTL	D4H	D7	D6	D5	D4	D3	D2	D1	D0	00h
TKOUTH	D5H	TKC_EN 2RUN	ADC_EN 2RUN	SLOPE_ CALEN	OFFSET_ SHIFT	D3	D2	D1	D0	00h

SFR	ADR	B7	B6	B5	B4	B3	B2	B1	B0	RST
Analog Comparator Control										
CMPCON0	BFH	CEN	CPS	CNS	OEN	CPO	DBT	SYN	HSY	00h
CMPCON1	BEH	TGS3	TGS2	TGS1	TGS0	VREF_EN	CDS2	CDS1	CDS0	00h
EEPROM Control										
EECON	97H	LOCK	FUSE	DENC	DSCR	EPGM	PGMF	CPF	PGM	00h
Test Register										
TREGC	84H	-	-	D5	D4	D3	D2	D1	D0	00h
TREGD	85H	D7	D6	D5	D4	D3	D2	D1	D0	C1h
BEEPER Register										
BEEPER	91H	BEEPEN	BEEPEL1	BEEPEL0	BEEPDIV4	BEEPDIV3	BEEPDIV2	BEEPDIV1	BEEPDIV0	1Fh
AUX Control										
AUXCON	BCH	EXTCAP_EN	EE_RDP_UMPEN	-	-	STM8_S_OPT	SPI_ORG	ADC_ORG	-	00h
RTC Control										
RTCCON	D1H	XT32K_EN	SRTC	ERTC	RTCF	PTCPS.3	PTCPS.2	PTCPS.1	PTCPS.0	00h
RTCL	D2H	D7	D6	D5	D4	D3	D2	D1	D0	00h
RTCH	D3H	D7	D6	D5	D4	D3	D2	D1	D0	00h

7.3 特殊功能寄存器的定义

7.3.1 累加器-ACC

表 7-6 ACC 寄存器 (E0h)

位	符号	功能描述	类型	复位值
acc.7~0	-	累加器	R/W	00h

多数 ET8051 指令的操作数和运算结果都会暂存在累加器中，指令中使用的累加器 ACC 都使用助记符 A 表示。

7.3.2 乘除法寄存器-B

表 7-7 B 寄存器 (F0h)

位	符号	功能描述	类型	复位值
b.7~0	-	B 用于乘除法指令	R/W	00h

B 寄存器用来和累加器一起完成乘法、除法运算，也可以用来暂存寄存器中的数据。

7.3.3 程序状态寄存器-PSW

程序状态寄存器包含反应 CPU 当前状态的信息位。

注意：奇偶校验位只能由硬件通过更新累加寄存器修改。

表 7-8 PSW 寄存器 (D0h)

位	符号	功能描述	类型	复位值
psw.7	cy	进位、借位标志 当发生进位、借位时 cs=1，否则 cs=0.	R/W	0
psw.6	ac	辅助进位、借位 当 D3 向 D4 有借位或进位时。AC=1，否则 ac=0.	R/W	0
psw.5	f0	通用标志位 用户标志位	R/W	0
psw.4	rs1	寄存器组选择控制位，用来选择工作寄存器组	R/W	0
psw.3	rs0	寄存器组选择控制位 用来选择工作寄存器组	R/W	0
psw.2	ov	溢出标志位 累加器有溢出 ov=1，否则 ov=0	R/W	0
psw.1	fl	通用标志位 1 用户标志位	R/W	0
psw.0	p	奇偶校验位 累加器中的运算结果有奇数个 1 时 p=1，否则 p=0	R	0

工作寄存器组由 rs1 和 rs0 选择控制，具体如下表所示：

表 7-9 寄存器组位置

rs1	rs0	Selected Register Bank	Location
0	0	Bank 0	(00H – 07H)
0	1	Bank 1	(08H – 0FH)
1	0	Bank 2	(10H – 17H)
1	1	Bank 3	(18H – 1FH)

7.3.4 堆栈-SP

表 7-10 SP 寄存器 (81h)

位	符号	功能描述	类型	复位值
sp.7~0	-	堆栈地址	R/W	07h

堆栈寄存器指向内存空间的堆栈顶端，在程序响应中断或子程序之前，用它来存储返回地址。在执行 PUSH 或 CALL 指令时 SP 增加，当执行 POP 或 RET(I) 命令时减小，它总是指向堆栈的顶部。

7.3.5 数据指针-DPH, DPL

表 7-11 DPL 寄存器 (82h)

位	符号	功能描述	类型	复位值
dpl.7~0	-	数据指针低地址	R/W	00h

表 7-12 DPH 寄存器 (83h)

位	符号	功能描述	类型	复位值
dph.7~0	-	数据指针高地址	R/W	00h

数据指针寄存器可以通过 DPL 和 DPH 进行访问，在 MOVX、MOVC、JMP 等命令模式下该寄存器可以保存间接寻址模式下的 16 位地址；间接寻址模式下它们可以复制 16 位寄存器或 2 个 8 位寄存器中的数据，DPH 保存地址的高字节、DPL 保存地址的低字节。

在外部数据存储区域，可以访问代码或数据，例如：MOVC A,@A+DPTR 或 MOV A,@DPTR。

7.3.6 时钟控制-CKCON

该寄存器定义在读写外部数据或程序存储器过程中内部等待状态对应的数字，同时也控制着不同存储器空间写操作的类型。

表 7-13 CKCON 寄存器 (8Eh)

位	符号	功能描述	类型	复位值
ckcon.7	-	-	R	1
ckcon.6	-	程序存储器等待状态控制	R/W	0
ckcon.5	-			0
ckcon.4	-			0
ckcon.3	-	-	R	1
ckcon.2	-	外部数据存储器的拉伸周期控制	R/W	0
ckcon.1	-			0
ckcon.0	-			0

7.3.7 定时访问 - TA

表 7-14 TA 寄存器 (FFh)

位	符号	功能描述	类型	复位值
TA.7~0	-	定时访问寄存器 定时访问控制寄存器控制着被保护位的访问。 要访问被保护的位，用户必须先往TA中写入AAH，接着马上将55H写入TA，这时打开3个机器周期的时间窗，在此期间用户可以修改这些被保护的位。	W	FFh

芯片具有定时访问的新特性，它与看门狗定时器类似对系统的正常操作至关重要。如果没有保护，任由代码改写看门狗的控制位将会导致错误操作和失控。为了防止类似问题的发生，该芯片有一个保护机制：通过定时访问来控制对关键位的写操作。

在这种方法中，被保护的位有一个写使能时间窗口，只有在时间窗口有效时才能写成功，否则写操作被丢弃。写使能时间窗口只有在满足条件时才打开 3 个机器周期。写使能时间窗口有效的条件是：对 TA 寄存器先写 AAh，再立即写 55h。

建议打开定时访问窗口的代码如下：

```

TA REG    0FFh    ;Define new register TA, located at 0ffh
MOV TA,    #0AAh
MOV TA,    #055h
    
```

改写定时访问控制位（WDTCON）代码示例如下：

```

MOV TA,    #0AAh
MOV TA,    #055h
MOV WDTCON, #00h
    
```

7.3.8 软复位-SRST

表 7-15 SRST 寄存器 (F7h)

位	符号	功能描述	类型	复位值
srst.7~1	-	保留位，读出的数值为 0	R/W	00h
srst.0	srst	连续两次设置 1，会引发一次软件复位动作，PC 指针将被复位到 0x0000，特殊功能寄存器 SFR 将恢复到它们的复位值。	R/W	0

8 增强型 CPU

ET8051 是具有高性能、操作码兼容标准 8051 微控制器的内核，采用 RISC 架构技术使其具有出色的运算能力和更小的内核。

它提供丰富的软件和硬件中断，串行通信接口，定时器的比较、捕获、重载，扩展的乘法单元，多用途 IO 端口，看门狗定时器，调试器接口等。

该架构消除了冗余的总线状态，并且并行执行获取和执行两项工作，大多数单字节指令可以在 1 个周期内运行。ET8051 每个周期使用 1 个时钟。

9 系统时钟

9.1 概述

该芯片通过 4 个可选的时钟产生一个系统时钟，4 个时钟源分别是：片上晶振、片上陶瓷振荡器、内部 4/6/8/12MHz 的 RC 振荡器、外部时钟源。时钟源可以通过代码配置字选择，所选择的时钟会影响上电复位、低压复位、STOP 之后的启动时间。

另外，在上电复位时看门狗和延迟超时使用内部 32 KHz RC 振荡器。热启动时间被配置为最大值以确保用户能够选择所有可能预期的时钟源。

9.2 时钟定义

符号	功能描述
clk_osc	主时钟 4 个时钟源：片上晶振、片上陶瓷振荡器、内部 4/6/8/12MHz 的 RC 振荡器、外部时钟源，时钟源可以通过代码配置字选择。
clk_32k	子时钟 内部 32KHz RC 振荡器，看门狗和延迟超时在上电复位时使用该时钟。
clk_sys	系统时钟 系统时钟由主时钟经过预分频产生。
clk_cpu	CPU 时钟 该时钟由系统时钟产生。
clk_per	外设时钟 该时钟由系统时钟产生。

时钟产生及控制系统如下图所示：

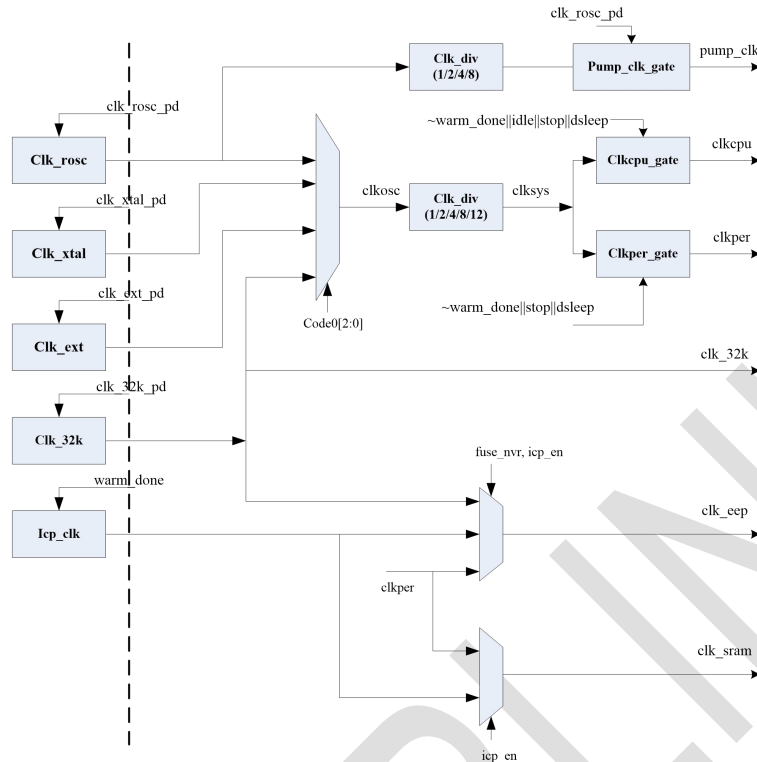


图 9-1 系统时钟

注:

1. 当系统进入 idle/stop/sleep 模式时，cpu 时钟被关停；
2. 当系统进入 stop/sleep 模式时，外设时钟 clkper 被关停；

9.3 晶振和陶瓷振荡器

当内置反向震荡放大器被使能时,它将被连接到外部石英晶体振荡器或陶瓷振荡器的 XIN 和 XOUT 端口。振荡器既可以工作在高速模式,又可以工作在低功耗模式。在晶振频率不大于 4MHz 时芯片的功耗比高速模式下的功耗要小很多,即低功耗模式。

在 XIN 和 XOUT 之间可以配置连接一个片上反馈电阻(芯片内部根据晶振配置字自动适配合适的片上反馈电阻值);另外,在 XIN/XOUT 和 GND 之间可以配置连接 2 个 15pF 的电容。这些电阻和电容能够改善振荡器的启动特性,特别是高频振荡器,并且这些电阻和电容是可配置的。

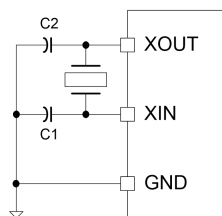


图 9-2 晶体振荡器和陶瓷振荡器

注: C1, C2 = 15pF

9.3.1 软件 RTC 晶振 (32.768KHz)

当 32.768KHz 晶振选择位 XT32K_SEL=1, XTAL 配置为 32.768KHz 晶振模式, 如果配置 FOSC<5:4>为'1x'时选择 32.768KHz 晶振作为主时钟, 此时主时钟的使能控制与原 XTAL/ECLK 相似, 但如果 XT32K_EN 使能, 在 STOP 和 SLEEP 模式下 RTC 定时时钟保持开启晶振不停振; 如果配置 FOSC<5:4>为'0x'时 XIN&XOUT 用于 32.768KHz 软件 RTC 晶振, 由寄存器控制位 XT32K_EN 设置使能或关闭, 注意使能后晶振起振需要时间。

注: 低频晶振需要禁用内部电容和反馈电阻, 根据所选外部晶振参数要求选择外置。

9.4 内部 4/6/8/12MHz RC 振荡器

芯片内置 4/6/8/12MHz 的高精度 RC 振荡器, 可以通过修调选项进行校准。在 EEPROM 烧录程序期间会使用内部 RC 振荡器产生的时钟。当进行烧录程序时芯片进入 STOP 模式后, 此时内部 RC 时钟会一直工作, 直到烧录结束。

9.5 外部时钟

外部时钟源可以通过配置选项进行选择, 并通过 XIN 输入, XOUT 作为其他功能引脚。

9.6 内部 32KHz 时钟

内置的 32KHz RC 振荡器用作看门狗定时器和延迟超时的时钟, 当 WDT 代码配置选择有效和 WDTCON.WDTEN 被置位, 即使系统进入 STOP 模式, 该振荡器仍然会工作。

9.7 系统时钟输出

当振荡器时钟输出使能时, 系统时钟能够通过 P0.2 端口输出, 在系统进入 STOP 模式时它会一直输出高电平。

9.8 寄存器定义

9.8.1 系统时钟预分频-SCKCON

表 9-1 SCKCON 寄存器 (96h)

位	符号	功能描述	类型	复位值
sckcon.7	-	TA保护窗口时中断屏蔽使能位	R/TW	0
sckcon.6	-	SOSCSW时钟源切换允许位 1 – 使能SCKCON[5:4]写操作 0 – 禁止SCKCON[5:4]写操作	R/TW	0
sckcon.5	-	TKC检测加速位 1 – 加快TKC检测速度 0 – 默认TKC检测速度	R/TW	0

位	符号	功能描述	类型	复位值
		注：只有SCKCON[6]为1时才可以修改SCKCON[5]		
sckcon.4	-	保留位 注：仅内部测试用，使用时保持为0	R/TW	0
sckcon.3	-	系统时钟预分频位	R/TW	0
sckcon.2	-			0
sckcon.1	-			0
sckcon.0	-			0

基础外设时钟与 CPU 时钟一样，都受预分频的影响。预分频寄存器有 3 位，它由 SCKCON 寄存器控制，预分频控制情况详见下表：

表 9-2 系统时钟预分频

sckcon.3	sckcon.2	sckcon.1	sckcon.0	Prescaler	sckcon.3	sckcon.2	sckcon.1	sckcon.0	Prescaler
0	0	0	0	1	1	0	0	0	24
0	0	0	1	2	1	0	0	1	32
0	0	1	0	3	1	0	1	0	48
0	0	1	1	4	1	0	1	1	64
0	1	0	0	6	1	1	0	0	96
0	1	0	1	8	1	1	0	1	128
0	1	1	0	12	1	1	1	0	256
0	1	1	1	16	1	1	1	1	512

9.8.2 T21/T5/T6 时钟源选择寄存器-TCSCON

表 9-6 TCSCON 寄存器 (3F27h)

位	符号	功能描述	类型	复位值
bit7~bit6	-	保留位	R	0
tcsccon.5	T21CSH	定时器TIM21时钟源选择位 00 – 时钟源选择clk_per 01 – 时钟源选择clk_hirc(STOP期间可以继续工作，SLEEP期间无效) 10 – clk_pll (48MHz/60MHz)，支持Normal、IDLE、STOP模式 11 – 不工作	R/W	0
tcsccon.4	T21CSL			
tcsccon.3	T5CSH	定时器TIM5时钟源选择位 00 – 时钟源选择clk_per 01 – 时钟源选择clk_hirc(STOP期间可以继续工作，SLEEP期间无效) 10 – clk_pll (48MHz/60MHz)，支持Normal、IDLE、STOP模式 11 – 不工作	R/W	0
tcsccon.2	T5CSL			0
tcsccon.1	T6CSH	定时器TIM6时钟源选择位 00 – 时钟源选择clk_per	R/W	0
tcsccon.0	T6CSL			0

位	符号	功能描述	类型	复位值
		01 – 时钟源选择clk_hirc(STOP期间可以继续工作, SLEEP期间无效) 10 – clk_pll (48MHz/60MHz), 支持Normal、IDLE、STOP 模式 11 – 不工作		

注:

当使用 TCSCON 选择 clk_pll 作为定时器 T21, T5 和 T6 高频 PWM 输出时钟源时, 建议设置 pllcon<3:0>分频比在 3~8 之间。

10 复位

10.1 概述

该芯片有 4 个复位源：上电复位、低电压复位、外部复位、硬件看门狗复位。

在复位期间，所有 I/O 寄存器都设置到它们的初始值，所有的端口都设置到它们的默认模式，程序从复位向量 0000H 地址开始执行。

10.2 上电复位 POR

上电复位 POR 是由芯片内部检测电路产生，上电复位 POR 释放时检测电平的典型值为 1.2V，带迟滞功能，当 VDD 的电压低于 0.8V 时，BOR 有效。POR 电路可以用来触发启动复位或检测主供电电源失效，它保证芯片能够在上电过程中复位。

当 VDD 达到上电复位的阈值电压时，由启动时间决定 POR 在 VDD 升起之后持续多长时间；一旦 VDD 电压低于上电复位的阈值电压，POR 立刻有效。上电复位（即冷复位）会设置 RSTCON 寄存器中的 PORF 标志位。可以通过 RST 引脚在芯片内部产生比上电复位更长时间的复位信号。

用户可以通过启动时间配置字配置启动延迟时间，它取决于用户选择的时钟源。启动时间也控制着在内部定时模式下从掉电到唤醒的时间，启动延迟应该选择能够提供给 VDD 足够建立时间的时钟。在芯片退出复位和开启正常工作之前，其工作环境（供电、频率、温度等）必须满足系统的最低要求。

表 10-1 超时延迟设置

Timeout Option (CODE1.TOUT)	Timeout Clock	Timeout Delay
		32K
00	64ms(1~16 重试)	64 ms
01	1 ≤ n ≤ 4: 16ms(1~4 重试) 4 ≤ n ≤ 7: 4ms*n(4~16 重试) 8 ≤ n ≤ 12: 4ms*8(8~12 重试)+16ms 12 ≤ n ≤ 16: 4ms*n(12~16 重试)	16 ms+
10	4ms*n(1~16 重试) + 4ms*(n%2)	8 ms+
11	4ms*n(1~16 重试) + 4(clk32k)	4 ms+

表 10-2 热启动时间设置

Clock Source	Warm-up Time (CODE1.WARM)			
	00	01	10	11
Crystal Oscillator/Ceramic Resonator	2048 Clocks	1024 Clocks	256 Clocks	64 Clocks
Internal RC Oscillator	1024 Clocks	256 Clocks	64 Clocks	8 Clocks

Clock Source	Warm-up Time (CODE1.WARM)			
	00	01	10	11
External Clock	64 Clocks	8 Clocks	0 Clocks	0 Clocks

启动时间延迟包含：超时延迟、芯片从复位开始启动的热启动时间，当芯片从 STOP 模式启动时，仅包含热启动时间。

RST 引脚可以保持有效直到满足以上条件为止。

10.3 低电压复位 LVR

该芯片内部集成了低电压复位 LVR 电路，在芯片工作时可以监控 VDD 电平并与固定的触发电平进行比较。

LVR 使用迟滞触发电平，以防止 LVR 出现毛刺：当 VDD 减小到低于 V_{LVT} 内部复位才有效，当 VDD 增加到高于 V_{HYST} 时，需要过了定义的定时时间超时之后，内部才能释放内部复位信号。

与 POR 不同，LVR 产生的复位脉冲不输出到引脚。另外，发生低电压复位时，会在 RSTCON 寄存器中设置 LVRF 标志位。

10.4 低电压检测 LPD

芯片内部集成了低压检测电路 LPD，可以实时监控 VDD 的电压并将其与一个固定的触发电平进行比较。LPD 所使用的触发电平可以通过配置选项进行选择。LPD 确保在 VDD 异常下降时，系统能够进入复位状态，并且不会有误操作导致错误。LPD 不产生复位信号，它仅在 RSTCON 寄存器中设置 LPDF 标志位。

10.5 外部复位 RSTB

RSTB 引脚可以作为低电平复位输入引脚，它可以对系统进行异步复位，同步释放。一旦 RSTB 输入引脚存在有效复位电平，立刻复位芯片。复位输入引脚内接抗干扰滤波器，它可抑制在复位输入引脚出现的小于 50ns 的干扰信号。

芯片内部包含：POR 和 LVR 电路确保芯片上电时完成复位。在很多情况下，不需要在 RSTB 引脚连接 RC 启动电路，可以节省开发成本；如果板级电路不提供复位，那么 RSTB 引脚可以不接。

外部发生复位时，会在 RSTCON 寄存器中设置 EXRF 标志位。

10.6 硬件看门狗复位

可以通过配置选项对看门狗使能，当看门狗定时器发生定时超时，它会产生一个持续 16 个时钟周期的复位脉冲信号。

看门狗定时器发生复位时，会在 RSTCON 寄存器中设置 WDRF 标志位。

10.7 寄存器定义

10.7.1 复位控制-RSTCON

表 10-3 RSTCON 寄存器 (F8h)

位	符号	功能描述	类型	复位值
rstcon.7	-	-	R	0
rstcon.6	-	-	R	0
rstcon.5	-	-	R	1
rstcon.4	LPDF	低电压检测标志位 当低电压检测模块工作时，由硬件将其置1；只能通过上电复位或软件将其清0。	R/W	0
rstcon.3	PORF	上电复位标志位 当发生上电复位时，由硬件将其置1；只能通过软件将其清0。	R/W	1
rstcon.2	LVRF	低电压复位标志位 在LVR工作时，当检测到低电压时，由硬件将其置1；只能通过上电复位或软件将其清0。	R/W	0
rstcon.1	EXRF	外部复位标志位 当发生外部复位时，由硬件将其置1；只能通过上电复位或软件将其清0。	R/W	0
rstcon.0	WDRF	看门狗复位标志位 当看门狗复位有效时，由硬件将其置1；只能通过上电复位或软件将其清0。 如果看门狗被允许工作，读取或写该位能清除硬件看门狗定时器。	R/W	0

注：在正常工作时，上电之后，rstcon.5 读出的数字必须为 1，否则系统不能工作。当 LVR/EXT_RST 通代码配置使能时，读取 rstcon.2 和 rstcon.1 数值如果为 1，表示发生了对应的复位；建议使用这些标志位之前，首先清除这些标志位。

11 省电模式

11.1 概述

该系列芯片支持 3 种不同的省电模式：空闲、停止、睡眠，这些模式可以通过 PCON 寄存器进行访问。

表 11-1 节能模式的类型

PSW types PSW blocks		IDLE		STOP		SLEEP	
		Clock	Power	Clock	Power	Clock*(1)	Power*(1)
Digital	CPU core	off	on	off	on	off	off
	Peripheral	on	on	off	on	off	off
Memory	EEPROM	on*(2)	on	off	on	off	off
	IRAM	off	on	off	on	off	off
Analog	Power supply	-	on	-	on	-	off
	HIRC(4~12MHz)	on	on	off	off	off	off
	LIRC(32KHz)	on	on	off	off	off	off
	Oscillator	on	on	off	off	off	off
	ACMP	-	cmpcon0[6]	-	cmpcon0[6]	-	cmpcon0[6]
	TKC	on	on	on	on	on	on

注:

1. 在睡眠模式下，供电电压在 1.5v (w/ 32K LIRC)或 1.2v (w/o 32K LIRC)，为了内存保持数据，SRAM 实际上不掉电；
2. 即使在 IDLE 模式下 cpuclock 被关掉，EEPROM 时钟仍然可以有效。

11.2 空闲模式

在 PCON 寄存器中设置空闲位，可以使系统进入空闲模式，这会使内部 CPU 时钟停止，CPU 完全保持当前的状态（包括：内存、堆栈指针、程序计数器、程序状态字、累加器等状态），各个引脚端口保持它们进入空闲模式之前的状态。

在空闲模式下，为了能够产生中断唤醒 CPU，片内外设功能继续工作，定时器和串口保持它们的功能继续工作。如果不需要这些功能，可以在 SFR 中清除它们对应的控制位。另外，在空闲模式下，低电压复位电路一直起作用。

任何被使能的中断源或复位都可以终止空闲模式，在发生中断的情况下，系统退出空闲模式之后，会立刻进入中断服务程序。在中断服务结束时，通过 RETI 指令返回空闲模式。

在空闲模式下，通过系统时钟预分频降低系统时钟，可以大幅缩减系统功耗。请注意，时钟分频会影响所有外设的功能，需要根据新的时钟进行适当调整。

11.3 停止模式

在 PCON 寄存器中设置停止位，可以使系统进入停止模式。为了减小停止模式的系统功耗，会停止振荡器、使 LVR 功能失效、对 Flash 存储器断电。在停止模式期间，供电电压可

以降低到 RAM 保持数据所需的电压，但 VDD 被缩减时，系统不保证 SFR 的内容。当发生外部中断、上电复位、低电压复位、看门狗复位或其他被使能的中断时，系统会退出停止模式。

有 7 种被使能的中断源可以直接唤醒停止模式：外部中断 INT0B 和 INT1B（仅支持电平有效）、键盘中断、模拟比较器中断、ADC 中断、看门狗中断、RTC 中断。在发生中断的情况下，系统退出停止模式之后，会立刻进入中断服务程序。在中断服务结束时，通过 RETI 指令返回停止模式。

注：

- 1) 如果同时设置停止位和空闲位，系统会进入停止模式，当系统从停止模式唤醒时，停止位和空闲位都会被硬件清 0。
- 2) 为了从停止模式唤醒，被使能的中断必须保持足够长的时间，以此满足启动时间延迟。
- 3) 为了从停止模式唤醒，RSTB 引脚的有效电平必须保持足够长的时间，以此满足启动时间延迟。

11.4 睡眠模式

在 PCON 寄存器中设置睡眠位，可以使系统进入睡眠模式。为了减小睡眠模式的系统功耗，供电电压会从 1.5V 降低到 1.2V 左右（w/o 32K LIRC），仍然保持内存中的数据，包括 Flash 存储器、振荡器、内部 HIRC 在内的所有的模拟电路都掉电，同时关闭 CPU 时钟和外设时钟。

当系统进入睡眠模式时，被使能的外部中断 INT0B 和 INT1B、键盘中断、ADC 中断、看门狗中断都能直接唤醒系统，并从中断点开始执行程序。在睡眠模式下，有 4 种类型的复位：上电复位、低电压复位、看门狗复位、外部复位可以对系统复位，复位后系统从 PC 起始值处开始运行程序。

11.5 寄存器定义

11.5.1 电源控制-PCON

表 11-2 PCON 寄存器 (87h)

位	符号	功能描述	类型	复位值
pcon.7	PGSEL1	XDATA 的 8 位寻址页选择位	R/TW	0
pcon.6	PGSEL0		R/TW	0
		00: 0x0000~0x00FF 01: 0x0100~0x01FF 10: 0x0200~0x02FF 11: 0x0300~0x03FF-		
pcon.5	ISR_TM	中断服务例程测试模式标志位 1: 中断向量分配给定时器 0&1、串口 0&1、SPI、I2C 接口，在此情况下只能从外部输入触发。	R/TW	0
pcon.4	PMW	可编程存储器写模式 1: 可编程存储器写模式使能	R/TW	0
pcon.3	P2SEL	高地址字节配置位 使用 MOVX @Ri operations 操作时，选择地址的高字节	R/TW	1

位	符号	功能描述	类型	复位值
		memaddr[15:8] 1: “memaddr[15:8]” = {6'b0, PGSEL[1:0]} 0: “memaddr[15:8]” = P2reg		
pcon.2	SLEEP	睡眠模式控制 1: 自动设置停止位(pcon.1) , 芯片进入睡眠模式。该位读出的数值总是为0。	R/TW	0
pcon.1	STOP	停止模式控制 1: 芯片进入停止模式。该位读出的数值总是为0。	R/W	0
pcon.0	IDLE	空闲模式控制 1: 芯片进入空闲模式。该位读出的数值总是为0。	R/W	0

12 中断

12.1 概述

该芯片采用 4 个中断优先级结构，为多中断源的处理提供了极大的灵活性。该芯片支持 20 个中断源，（每个中断源都有独立的优先级控制位、标志位、中断向量、中断使能位。另外，这些中断能够全局使能或禁止。）可通过对 IEN0 和 IEN1 中相应的位进行置位或清零，实现每个中断源的单独使能或禁止。IEN0 中还包含一个全局禁止位 EA，它可禁止所有的中断。

每个中断源都可被单独设置为四个中断优先级之一，分别通过清零或置位 IP0, IP0H, IP1, IP1H, IP2, IP2H 中相应位来实现。一个中断服务程序可被更高级的优先级中断，但不能被同优先级或更低级的优先级中断。最高级中断服务程序不响应其它任何中断。如果两个不同中断优先级的中断源在指令开始同时申请中断，则响应较高优先级的中断申请。

如果两个同优先级的中断源在指令开始同时申请中断，那么通过一个内部查询顺序序列确定首先响应哪一个中断请求，这叫做仲裁队列。注：仲裁队列只用来处理相同优先级级别的中断源，同时申请中断的情况。

12.2 中断源

通过清零或置位 TCON 寄存器中的 IT1 或 IT0，可将外部中断 INT0B 和 INT1B 设置为电平触发或边沿触发。在边沿触发模式下，如果对 INTx 脚连续采样过程中，出现一个周期为高电平而下一个周期为低电平，则置位 TCON 的中断请求标志 IEx，产生中断请求。由于外部中断每个机器周期被采样一次，所以他们必须至少保持一个机器周期的高电平或低电平。

CPU 响应中断后，则对应的外部中断请求标志位 IFx 会被自动清除。

在电平触发模式下，中断请求必须保持低电平直到被中断服务响应；CPU 响应中断后，硬件不清除外部中断请求标志位 IFx，如果中断服务处理程序执行完毕，而对应的中断仍然保持低电平，则处理器可以响应其他的中断请求。

定时器 0、定时器 1 的计数器溢出时，分别产生定时中断标志位 TF0、TF1；CPU 响应中断后，标志位 TF0、TF1 被硬件自动清 0。

RTC 定时器溢出时产生中断标志位 RTCF，CPU 响应中断后标志位 RTCF 被硬件自动清 0。

串口模块可以产生接收中断 RI0/1 或发送中断 TI0/1，它们保存在 S0CON/S1CON 寄存器中，CPU 响应中断后，标志位不会被硬件自动清 0。事实上，中断服务程序必须判断是接收中断还是发送中断，标志位必须由软件清 0。

定时器 TIM21 的计数器发生更新、上溢出、下溢出、触发和刹车事件时，T21_SR1 寄存器中分别产生对应的中断标志位 UIF，TIF 和 BIF；若使能相应中断，CPU 响应中断后，标志位需要由软件清 0。

定时器 TIM21 的计数器发生捕获或者比较事件时，T21_SR1 寄存器中产生对应的中断标志位 CCIIF；若使能相应中断，CPU 响应中断后，标志位需要由软件清 0。

定时器 TIM5 的计数器发生更新、溢出和触发事件时，T5_SR1 寄存器中分别产生对应的中断标志位 UIF 和 TIF；若使能相应中断，CPU 响应中断后，标志位需要由软件清 0。

定时器 TIM5 的计数器发生捕获或者比较事件时，T5_SR1 寄存器中产生对应的中断标志位 CCiIF；若使能相应中断，CPU 响应中断后，标志位需要由软件清 0。

定时器 TIM6 的计数器发生更新、溢出和触发事件时，T6_SR1 寄存器中分别产生对应的中断标志位 UIF 和 TIF；若使能相应中断，CPU 响应中断后，标志位需要由软件清 0。

所有的中断标志位都可以通过软件进行置位或复位，因此，软件发起的中断可以被生成。任何一个中断源均可通过对寄存器 IEN0 和 IEN1 中相应的为置位或清零，实现单独的使能或禁能，IEN0 寄存器中还包含了一个全局使能 EA，它可以使能所有的中断，一般在复位后，所有中断使能位 EA 设置为 0，所有中断被禁止。

在对 EEPROM 进行写操作时，能够产生一个写操作结束中断请求，该中断标志位 PGMF 包含在 EECON 寄存器中。当 CPU 响应 EEPROM 写操作结束中断请求时，中断标志位 PGMF 会被硬件自动清 0。

模拟比较器能够产生输出切换中断请求 ACMP，其中断标志位是 CMPF。当 CPU 响应 ACMP 中断请求时，中断标志位 CMPF 会被硬件自动清 0。

键盘按键被按下时产生按键中断，其中断标志位 KBF 会在按键释放时自动清 0。

当触摸电容传感器的输出变化时会产生触摸按键中断，硬件不会自动清除触摸按键中断标志位 TKF，用户必须通过软件对 TKF 清 0。

在 LPD 中断使能 ELPD 和 EA 位有效时，LPD 功能模块检测到低电压是产生中断，硬件不会自动清除中断标志位 LPDF，用户必须通过软件对 LPDF 清 0。

在 I2C 中断使能 EI2C 和 EA 位有效时，I2C 功能模块能够产生中断，由 I2C 内部状态产生中断标志位 SI，SI 只能通过软件清 0。

在 SPI 中断使能 ESPI 和 EA 位有效时，SPI 功能模块能够产生中断，当有 8 位新数据帧传输结束时由硬件产生中断标志位 spif，spif 只能通过软件清 0。

在 WDT 中断使能 WDTIEN 和 EA 位有效时，WDT 功能模块能够产生中断。在看门狗定时计数器发生溢出时，由硬件产生中断标志位 WDTIF。当 CPU 响应该中断时，硬件对 WDTIF 自动清 0。

中断标志在每个机器周期都会被采样获取，所有中断都在时钟的上升沿被采样。如果一个标志被置起，待 CPU 捕获到之后，中断系统调用一个长转移指令 LCALL 调用其中断服务程序，但由硬件产生的 LCALL 会被下列任何条件阻止：

1. 同级或更高的优先级中断在运行中；
2. 当前的周期不是执行指令的最后一个周期；换言之，正在执行的指令完成前，任何中断请求都得不到相应；
3. 正在执行的一条 RETI 或者访问专用寄存器 IE、EIE、IP0、IP0H、IP1、IPH1、IP2 或 IP2H。换言之，在 RETI 或者读写 IE、EIE、IP0、IP0H、IP1、IPH1、IP2 或 IP2H 之后，不会马上响应中断请求，至少在执行一条其它指令之后才会响应。

注意：因为更改优先级通常需要 2 条指令，在此期间，建议关闭相应的中断以避免在修

改优先级过程中产生中断。如果当模块状态改变而中断标志不再有效时，将不会响应此中断。每一个轮询周期，都查询有效的中断请求。

如果以上任一条件都不满足，则不产生 LCALL。如果一个中断标志位只有一个周期、当满足以上条件时，CPU 不响应该中断。即实际的中断不会被记住，每一个轮询周期的中断都是新的。

不同中断源的中断向量地址如下表所示：

表 12-1 中断向量表

中断	源	向量	序号	中断	源	向量	序号
System Reset	RST	0000H					
External Interrupt0	IF0	0003H	0	Timer0 Overflow	TF0	000BH	1
External Interrupt1	IF1	0013H	2	Timer1 Overflow	TF1	001BH	3
Serial0 Port Interrupt	RI0 or TI0	0023H	4	TIM21 update/overflow/underflow/trigger/break	TF21	002BH	5
I2C Interrupt	I2CF	0033H	6	Keyboard Interrupt	KBF	003BH	7
SPI Interrupt	SPIF	0043H	8	Touch Key Interrupt	TKF(ADC)	004BH	9
TIM21 capture/compare	T21CF	0053H	10	EE Write Finshed Interrupt	PGMF	005BH	11
Comparator Interrupt	CMPF	0063H	12	LPD interrupt	LPDF	006BH	13
Serial1 Port Interrupt	RI1 or TI1	0073H	14	WDT interrupt	WDTIF	007BH	15
TIM5 update/overflow	TF5	0083H	16	TIM5 capture/compare	T5CF	008BH	17
TIM6 update/overflow	TF6	0093H	18	RTC interrupt	RTCF	009BH	19

CPU 通过 LCALL 调用中断服务程序来响应有效的中断，由硬件产生的 LCALL 把程序计数器中的内容压入堆栈（但不保存 PSW），然后将相应的中断源的向量地址存入程序计数器。中断服务程序从指定的地址开始到 RETI 指令结束。RETI 指令通知 CPU 中断服务程序结束，然后把堆栈顶部两字节弹出，重新载入程序计数器中，执行完中断服务程序后程序返回到原来停止的地方。RET 指令也可以返回到原来的地址继续执行，但是中断优先级的控制系统仍然认为一个同一优先级的中断被响应，这种情况下，同一优先级或低优先级中断将不会被响应。

12.3 中断优先级

芯片采用 4 个中断优先级结构、有 20 个中断源，每个中断源都可以被单独设置为 4 个中断优先级之一，分别通过清 0 或置 1 寄存器 IPXH、IPX 中相应的位来实现。中断优先级如下表所示：

表 12-2 4级中断优先级

优先位		中断优先级
IPXH	IPX	
0	0	等级 0 (最低优先级)
0	1	等级 1
1	0	等级 2
1	1	等级 3 (最高优先级)

中断优先级服务程序描述如下：

响应一个中断服务程序时，可以响应更高优先级的中断，但不能响应同优先级或低优先级的另一个中断。

响应最高级中断服务程序时不响应其他任何中断。如果出现不同中断优先级的中断源，同时申请中断时，响应较高优先级中的中断申请。

如果同级优先级的中断源在指令周期开始时，同时申请中断，那么内部查询序列确定中断响应顺序。

中断源、中断标志位、中断向量地址、使能位、优先级位、仲裁等级以及能否从停止模式唤醒 CPU，汇总如下表所示：

表 12-3 中断向量汇总

中断源	标志	向量地址	中断允许位	中断优先级	清除标志位	仲裁等级	停止模式唤醒
System Reset	RST	0000H	/	/	软件	0 (高)	是
External Interrupt 0	IF0	0003H	EX0 (IE0.0)	IP0H.0,IP0.0	硬件	1	是
Timer0 Interrupt	TF0	000BH	ET0 (IE0.1)	IP0H.1,IP0.1	硬件,软件	2	否
External Interrupt 1	IF1	0013H	EX1 (IE0.2)	IP0H.2,IP0.2	硬件	3	是
Timer1 Interrupt	TF1	001BH	ET1 (IE0.3)	IP0H.3,IP0.3	硬件,软件	4	否
Serial0 Port Tx and Rx	TI0 & RI0	0023H	ES0 (IE0.4)	IP0H.4,IP0.4	软件	5	否
TIM21 update/overflow/underflow/trigger/break	TF21	002BH	-	IP0H.5,IP0.5	软件	6	否
I2C Interrupt	I2CF	0033H	EI2C (IE1.0)	IP1H.0,IP1.0	软件	7	否
Keyboard Interrupt	KBF	003BH	EKB (IE1.4)	IP1H.4,IP1.4	硬件,软件	8	是
SPI Interrupt	SPIF	0043H	ESPI (IE1.1)	IP1H.1,IP1.1	软件	9	否
Touch Key Interrupt	TKF	004BH	ETK (IE1.5)	IP1H.5,IP1.5	硬件,软件	10	是
TIM21 capture/compare	T21CF	0053H	-	IP1H.3,IP1.3	硬件,软件	11	否
EE Write Finished Interrupt	PGMF	005BH	EPGM (EECON.3)	IP0H.7,IP0.7	硬件	12	否

Comparator Interrupt	CMPF	0063H	ECMP (IE1.2)	IP1H.2,IP1.2	硬件,软件	13	是*
LPD interrupt	LPDF	006BH	ELPD (IE1.6)	IP1H.6,IP1.6	硬件,软件	14	是*
Serial1 Port Interrupt	RI1 or TI1	0073H	ES1 (IE0.6)	IP0H.6,IP0.6	软件	15	否
WDT Interrupt	WDTIF	007BH	EWDT (WDTCON.5)	IP1H.7,IP1.7	硬件,软件	16	是*
TIM5 update/overflow	TF5	0083H	-	IP2H.2,IP2.2	软件	17	否
TIM5 capture/compare	T5CF	008BH	-	IP2H.1,IP2.1	硬件,软件	18	否
TIM6 update/overflow	TF6	0093H	-	IP2H.0,IP2.0	软件	19	否
RTC Interrupt	RTCF	009BH	ERTC	IP2H.7,IP2.7	硬件,软件	20(低)	是

注: * 比较器只有电平中断才能从停止模式唤醒 CPU。

12.4 中断响应时间

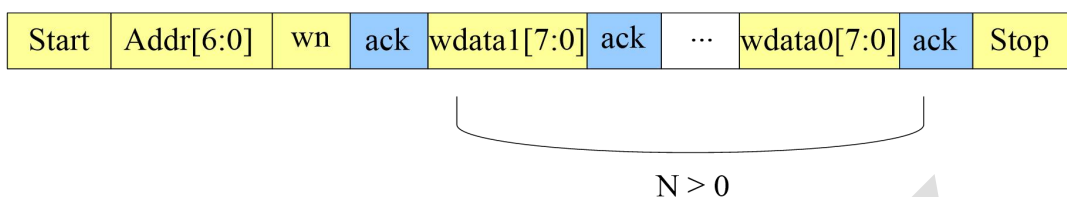
中断响应时间依赖于多个因素，如中断的性质和正在进行的指令。20 个中断源在每个系统时钟周期都被采样一次，它们产生的中断标志位，在接下来的时钟周期内被轮询，内核在第 2 个时钟周期响应，断点保护及 PC 值在第 3 个周期被存储，接着在第 4 个时钟周期中断向量被加载到 PC。因此，从外部中断请求有效和选择有效的中断源开始执行中断服务程序至少需要 4 个时钟周期。

当前请求因下述的三个情况受阻，中断响应时间会加长。如同级或更高优先级的中断正在进行，额外的等待时间取决于正执行的中断服务程序的长度。如果正在执行的指令还没有进行到最后一个周期。

12.5 中断输入

该系列芯片有 20 个中断源，它们通过线或连接形成内部中断信号 irq，irq 连接到 CPU 内核。只有 7 个中断可以配置从停止模式或空闲模式中唤醒 CPU，这 7 个中断分别是：INT0、INT1、触摸按键中断、键盘中断、比较器中断、看门狗中断、RTC 中断。外部中断 INT0B 和 INT1B、键盘中断、触摸按键中断、比较器中断、看门狗中断、RTC 中断可以将系统从睡眠模式中唤醒。

write process



read process

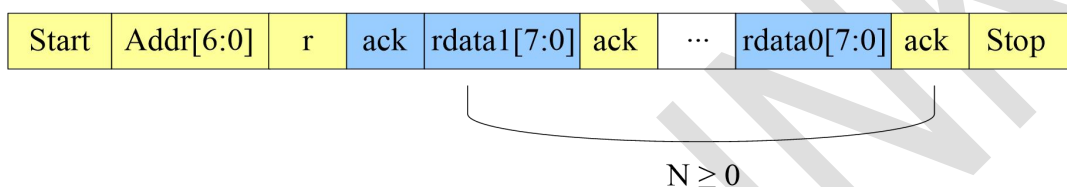


图 12-1 中断唤醒模式

注:

1. ‘irq’是连接到内核的信号，它可以系统从空闲模式中唤醒；
2. ‘wakeup_stop’用来将系统从停止模式 STOP 中唤醒；
3. ‘wakeup_stop’可以将系统从睡眠模式 SLEEP 中唤醒；

12.6 寄存器定义

12.6.1 中断允许寄存器 0-IE0

表 12-4 IE0 寄存器 (A8h)

位	符号	功能描述	类型	复位值
ie0.7	EA	所有中断允许位 0: 禁止所有中断 1: 允许所有中断	R/W	0
ie0.6	ES1	串口1中断允许位 0: 禁止串口1中断	R/W	0

位	符号	功能描述	类型	复位值
		1: ea=1 时, 允许串口 1 中断.		
ie0.5	-	-	R	0
ie0.4	ES0	串口0中断允许位 0: 禁止串口0中断 1: ea=1时, 允许串口0中断.	R/W	0
ie0.3	ET1	定时器1溢出中断允许位 0: 禁止定时器1溢出中断 1: ea=1 时, 允许定时器 1 溢出中断	R/W	0
ie0.2	EX1	外部中断1允许位 0: 禁止外部中断1 1: ea=1 时, 允许外部中断 1	R/W	0
ie0.1	ET0	定时器0溢出中断允许位 0: 禁止定时器1溢出中断 1: ea=1 时, 允许定时器 0 溢出中断	R/W	0
ie0.0	EX0	外部中断0允许位 0: 禁止外部中断 0 1: ea=1 时, 允许外部中断 0	R/W	0

12.6.2 中断允许寄存器 1–IE1

表 12-5 IE1 寄存器 (B8h)

位	符号	功能描述	类型	复位值
ie1.7	-	-	R	0
ie1.6	ELPD	低电压检测中断允许位 0: 禁止低电压检测中断 1: ea=1 时, 允许低电压检测中断	R/W	0
ie1.5	ETK	触摸按键中断允许位 0: 禁止触摸按键中断 1: ea=1 时, 允许触摸按键中断	R/W	0
ie1.4	EKB	键盘中断允许位 0: 禁止键盘中断 1: ea=1 时, 允许键盘中断	R/W	0
ie1.3	-	-	R	0
ie1.2	ECMP	模拟比较器中断允许位 0: 禁止模拟比较器中断 1: ea=1 时, 允许模拟比较器中断	R/W	0
ie1.1	ESPI	SPI中断允许位 0: 禁止SPI中断	R/W	0

位	符号	功能描述	类型	复位值
		1: ea=1 时, 允许 SPI 中断		
ie1.0	EI2C	I2C中断允许位 0: 禁止IC中断 1: ea=1 时, 允许 I2C 中断	R/W	0

12.6.3 中断请求控制寄存器-IRCON

表 12-6 IRCON 寄存器 (C0h)

位	符号	功能描述	类型	复位值
ircon.7	-	-	R	0
ircon.6	-	-	R	0
ircon.5	TKF	触摸按键中断标志位 中断被响应时由硬件自动清除, 软件也可以清 0	R/TW	0
ircon.4	KBF	键盘中断标志位 按键释放时或中断被响应时由硬件自动清除, 软件也可以清 0	R/W	0
ircon.3	-	-	R	0
ircon.2	CMPF	模拟比较器中断标志位 中断被响应时由硬件自动清除, 软件也可以清 0	R/W	0
ircon.1	-	-	R	0
ircon.0	-	-	R	0

12.6.4 中断优先级寄存器 0-IP0L

表 12-7 IP0L 寄存器 (A9h)

位	符号	功能描述	类型	复位值
ip0.7	PEEL	EEPROM 写结束中断优先级	R/W	0
ip0.6	PS1L	串口 1 中断优先级	R/W	0
ip0.5	PT21L	定时器 21 中断优先级	R/W	0
ip0.4	PS0L	串口 0 中断优先级	R/W	0
ip0.3	PT1L	定时器 1 溢出中断优先级	R/W	0
ip0.2	PX1L	外部中断 1 优先级	R/W	0
ip0.1	PT0L	定时器 0 溢出中断优先级	R/W	0
ip0.0	PX0L	外部中断 0 优先级	R/W	0

12.6.5 高中断优先级寄存器 0–IP0H

表 12-8 IP0H 寄存器 (AAh)

位	符号	功能描述	类型	复位值
ip0h.7	PEEH	EEPROM 写结束中断高优先级	R/W	0
ip0h.6	PS1H	串口 1 中断高优先级	R/W	0
ip0h.5	PT21H	定时器 21 中断高优先级	R/W	0
ip0h.4	PS0H	串口 0 中断高优先级	R/W	0
ip0h.3	PT1H	定时器 1 溢出中断高优先级	R/W	0
ip0h.2	PX1H	外部中断 1 高优先级	R/W	0
ip0h.1	PT0H	定时器 0 溢出中断高优先级	R/W	0
ip0h.0	PX0H	外部中断 0 高优先级	R/W	0

12.6.6 中断优先级寄存器 1–IP1L

表 12-9 IP1L 寄存器 (B9h)

位	符号	功能描述	类型	复位值
ip1.7	PWDTL	看门狗中断优先级	R/W	0
ip1.6	PLPDL	低电压检测中断低优先级	R/W	0
ip1.5	PTKL	触摸按键中断优先级	R/W	0
ip1.4	PKBL	键盘中断优先级	R/W	0
ip1.3	PT21CL	定时器 21 捕获与比较模式中断优先级	R/W	0
ip1.2	PCMPL	模拟比较器中断优先级	R/W	0
ip1.1	PSPIL	SPI 中断优先级	R/W	0
ip1.0	PI2CL	I2C 中断优先级	R/W	0

12.6.7 高中断优先级寄存器 1–IP1H

表 12-10 IP1H 寄存器 (BAh)

位	符号	功能描述	类型	复位值
ip1h.7	PWDTH	看门狗中断高优先级	R/W	0
ip1h.6	PLPDH	低电压检测中断高优先级	R/W	0
ip1h.5	PTKH	触摸按键中断高优先级	R/W	0
ip1h.4	PKBH	键盘中断高优先级	R/W	0
ip1h.3	PT21CH	定时器 21 捕获与比较模式中断高优先级	R/W	0

位	符号	功能描述	类型	复位值
ip1h.2	PCMPH	模拟比较器中断高优先级	R/W	0
ip1h.1	PSPIH	SPI 中断高优先级	R/W	0
ip1h.0	PI2CH	I2C 中断高优先级	R/W	0

12.6.8 中断优先级寄存器 2-IP2L

表 12-11 IP2L 寄存器 (C1h)

位	符号	功能描述	类型	复位值
ip2.7	RTCL	RTC 中断低优先级	R/W	0
ip2.6	-	-	R	0
ip2.5	-	-	R	0
ip2.4	-	-	R	0
ip2.3	-	-	R	0
ip2.2	PT5L	定时器 5 中断优先级	R/W	0
ip2.1	PT5CL	定时器 5 捕获与比较模式中断优先级	R/W	0
ip2.0	PT6L	定时器 6 中断优先级	R/W	0

12.6.9 高中断优先级寄存器 2-IP2H

表 12-12 IP2H 寄存器 (C2h)

位	符号	功能描述	类型	复位值
ip2h.7	RTCH	RTC 中断高优先级	R/W	0
ip2h.6	-	-	R	0
ip2h.5	-	-	R	0
ip2h.4	-	-	R	0
ip2h.3	-	-	R	0
ip2h.2	PT5H	定时器 5 中断高优先级	R/W	0
ip2h.1	PT5CH	定时器 5 捕获与比较模式中断高优先级	R/W	0
ip2h.0	PT6H	定时器 6 中断高优先级	R/W	0

13 外部中断

该芯片的 INT0B 与 INT1B 可以作为用外部中断源，外部中断可以通过编程 TCON 寄存器的 IT1 或 IT0 控制位配置为电平有效或边沿有效。如果 ITx=0，则中断 INTx 所在的引脚低电平有效；如果 ITx =1，则中断 INTx 下降沿有效，在此模式下如果检测到下降沿并且 IEx=1，则 INTx 对应的中断标志位被设置为 1。

芯片内部每个时钟周期都对外部中断引脚进行采样，外部引脚所输入的高或低电平至少要保持 2 个系统时钟周期，从而确保输入被采样到。如果外部中断是边沿有效的，则其至少要保持高、低电平各 2 个时钟周期，以确保系统能够看到，从而设置中断请求标志位。当 CPU 响应中断进入中断服务程序之后，硬件自动清除中断标志位。

当外部中断工作在电平有效模式时，外部中断源必须保持足够长的有效时间直到中断请求被实际产生，同时在 CPU 执行中断服务程序结束之前，必须保持外部中断源中断请求是有效的，否则将会产生其他中断。INT0 和 INT1 可以将系统从掉电状态唤醒。

默认模式下，外部中断 INT0B 与 INT1B（仅支持电平有效）可以将芯片从 STOP、SLEEP 模式唤醒。

当需要通过外部中断边沿（上升沿、下降沿、双沿）唤醒 STOP、SLEEP 时，必须将寄存器设置为内部低电平触发，并在 EINTCON 寄存器中选择需要的边沿方式：

13.1.1 外部中断触发控制寄存器—EINTCON

表 13-1 外部中断触发控制寄存器—EINTCON (AFh)

位	符号	功能描述	类型	复位值
eintcon.7	it1_sel1	外部中断1触发补充模式选择位	R/W	0
eintcon.6	it1_sel0	00 – 默认模式，受控于 it1 & it1_inv 01 – 上升沿触发（内部低电平触发） 10 – 下降沿触发（内部低电平触发） 11 – 双沿口触发（内部低电平触发）	R/W	0
eintcon.5	it0_sel1	外部中断0触发补充模式选择位	R/W	0
eintcon.4	it0_sel0	00 – 默认模式，受控于 it0 & it0_inv 01 – 上升沿触发（内部低电平触发） 10 – 下降沿触发（内部低电平触发） 11 – 双沿口触发（内部低电平触发）	R/W	0
eintcon.3	eint_rlsel	外部中断触发补充模式释放模式选择位 0 – 由 IFx 释放（*重置 EINT 边沿中断的锁存标志位） 1 – 由 intxack 释放	R/W	0
eintcon.2	kb_rst	键盘 KB 中断边沿触发模式重置位 1 – 重置 KB 边沿中断的锁存标志位 注：KB 中断触发模式切换时，需软件设置 kb_rst 为高电平脉冲（0→1→0），重置 KB 边沿中断的锁存标志位	R/W	0
eintcon.1	it1_inv	外部中断 1 触发模式取反位 <it1_sel = 2'b00>/ <it1_sel != 2'b00>时为 INT1 的 FILTER 使能位 0: INT1B 不滤毛刺	R/W	0

位	符号	功能描述	类型	复位值
		1: INT1B 过滤 5ns 毛刺		
eintcon.0	it0_inv	外部中断 0 触发模式取反位<it0_sel = 2'b00>/ <it0_sel != 2'b00>时为INT0的FILTER使能位 0: INT0B 不滤毛刺 1: INT0B 过滤 5ns 毛刺	R/W	0

14 键盘接口

芯片完全实现了键盘接口功能，可以连接一个 $1 \times n \sim 8 \times n$ 的矩阵键盘。键盘功能模块提供 8 个可配置的外部中断。

对于键盘中断电平触发模式下，当检测到某个引脚满足中断条件，并且该引脚的在键盘控制寄存器 KBCON 中被允许，则设置键盘中断标志位 KBF 与对应的识别标志位 KBMIF.x，当按键释放时 KBF 与对应的识别标志位 KBMIF.x 被自动清 0。任何一个被允许的键盘中断都可以将芯片从空闲、停止或睡眠模式中唤醒。用户需要轮询键盘引脚或查询识别标志位 KBMIF，检查哪个按键输入有效。

对于键盘中断边沿触发模式下，当检测到某个引脚满足中断条件，并且该引脚的在键盘控制寄存器 KBCON 中被允许，则设置键盘中断标志位 KBF 与对应的识别标志位 KBMIF.x，当中断被响应时 KBF 被自动清 0，对应的识别标志位 KBMIF.x 必须由软件清 0。任何一个被允许的键盘中断都可以将芯片从空闲、停止或睡眠模式中唤醒。用户需要查询识别标志位 KBMIF，检查哪个按键输入有效。

注：KB 中断触发模式切换时，需软件设置 `eintcon.2(kb_rst)` 为高电平脉冲（ $0 \rightarrow 1 \rightarrow 0$ ），重置 KB 边沿中断的锁存标志位。

14.1 寄存器定义

14.1.1 键盘中断控制寄存器–KBCON

表 14-1 KBCON 寄存器 (A7h)

位	符号	功能描述	类型	复位值
kbcon.7~0	-	键盘中断控制位	R/W	00h

14.1.2 键盘中断识别标志寄存器–KBMIF

表 14-2 KBMIF 寄存器 (C7h)

位	符号	功能描述	类型	复位值
kbmif.7~0	-	键盘中断识别标志位 电平触发模式下：当按键释放时由硬件自动清除，软件也可以清 0； 边沿触发模式下：必须由软件清 0；	R/W	00h

14.1.3 键盘中断模式选择寄存器–KBMSEL0

表 14-3 KBMSEL0 寄存器 (C4h)

位	符号	功能描述	类型	复位值
kbmsel0.7~0	-	键盘中断模式选择位 0: 低电平触发 1: 高电平触发	R/W	00h

14.1.4 键盘中断边沿模式选择寄存器–KBMSEL1

表 14-4 KBMSEL1 寄存器 (C5h)

位	符号	功能描述	类型	复位值
kbmsel1.7~0	kb3msel	KB3 键盘中断边沿模式选择位	R/W	2'b0
	kb2msel	KB2 键盘中断边沿模式选择位	R/W	2'b0
	kb1msel	KB1 键盘中断边沿模式选择位	R/W	2'b0
	kb0msel	KB0 键盘中断边沿模式选择位 00 – 默认模式，受控于KBMSEL0.x 01 – 上升沿触发（内部低电平触发） 10 – 下降沿触发（内部低电平触发） 11 – 双沿口触发（内部低电平触发）	R/W	2'b0

14.1.5 键盘中断边沿模式选择寄存器–KBMSEL2

表 14-5 KBMSEL2 寄存器 (C6h)

位	符号	功能描述	类型	复位值
kbmsel2.7~0	kb7msel	KB7 键盘中断边沿模式选择位	R/W	2'b0
	kb6msel	KB6 键盘中断边沿模式选择位	R/W	2'b0
	kb5msel	KB5 键盘中断边沿模式选择位	R/W	2'b0
	kb4msel	KB4 键盘中断边沿模式选择位 00 – 默认模式，受控于KBMSEL0.x 01 – 上升沿触发（内部低电平触发） 10 – 下降沿触发（内部低电平触发） 11 – 双沿口触发（内部低电平触发）	R/W	2'b0

14.1.6 键盘中断 FILTER 使能寄存器–KBMFLTR

表 14-6 KBMFLTR 寄存器 (C3h)

位	符号	功能描述	类型	复位值
---	----	------	----	-----

位	符号	功能描述	类型	复位值
kbmfltr.7~0	-	键盘中断FILTER使能位 0: 不滤毛刺 1: 过滤 5ns 毛刺	R/W	00h

POWERLINK

15 I/O 端口

15.1 概述

芯片有 4 个 I/O 端口，P0、P1、P2 和 P3。所有 I/O 的引脚都可以通过配置项和端口控制寄存器进行配置。芯片最多可以设置 30 个通用 I/O 端口。

端口输出数据在寄存器 Px 中，端口控制寄存器 PxM0、PxM1 和 PxM2 控制端口作为输入或者输出。

当端口通过 PSFT0 寄存器被配置为模拟功能引脚时，数字输入被禁止。

有些引脚共用其他功能，管脚图中外侧引脚功能的优先级最高，管脚图中内侧引脚功能的优先级最低。这意味着，如果某个引脚优先级高的功能被使能，即使其优先级低的功能也被使能，低优先级的功能也无法使用。

15.2 端口配置

芯片所有端口引脚都可以配置为以下 8 种模式之一，这 7 种端口类型分别为：仅为高阻输入、模拟输入、输入上拉、输入下拉、推挽输出、开漏输出、开漏输出带上拉。不支持标准 8051 端口输出的准双向口。

每个引脚都具有一个施密特触发输入口，以此改善输入、抑制干扰噪声。在睡眠期间，除了 INT0B、INT1B、RSTB、XIN 和 XOUT 之外，所有斯密特触发器的输入端都被禁止。为了芯片可以从 STOP 模式唤醒，键盘输入引脚被配置为键盘中断输入时保持有效。这些中断引脚在进入停止模式前，既不能被禁止，也不能浮空。

表 15-1 配置模式

PxM0.y	PxM1.y	PxM2.y	Port Mode
0	0	0	高阻输入（施密特）
0	0	1	模拟输入
0	1	0	输入带下拉（施密特）
0	1	1	输入带上拉（施密特）
1	0	0	推挽输出
1	0	1	推挽输出
1	1	0	开漏输出
1	1	1	开漏输出带上拉

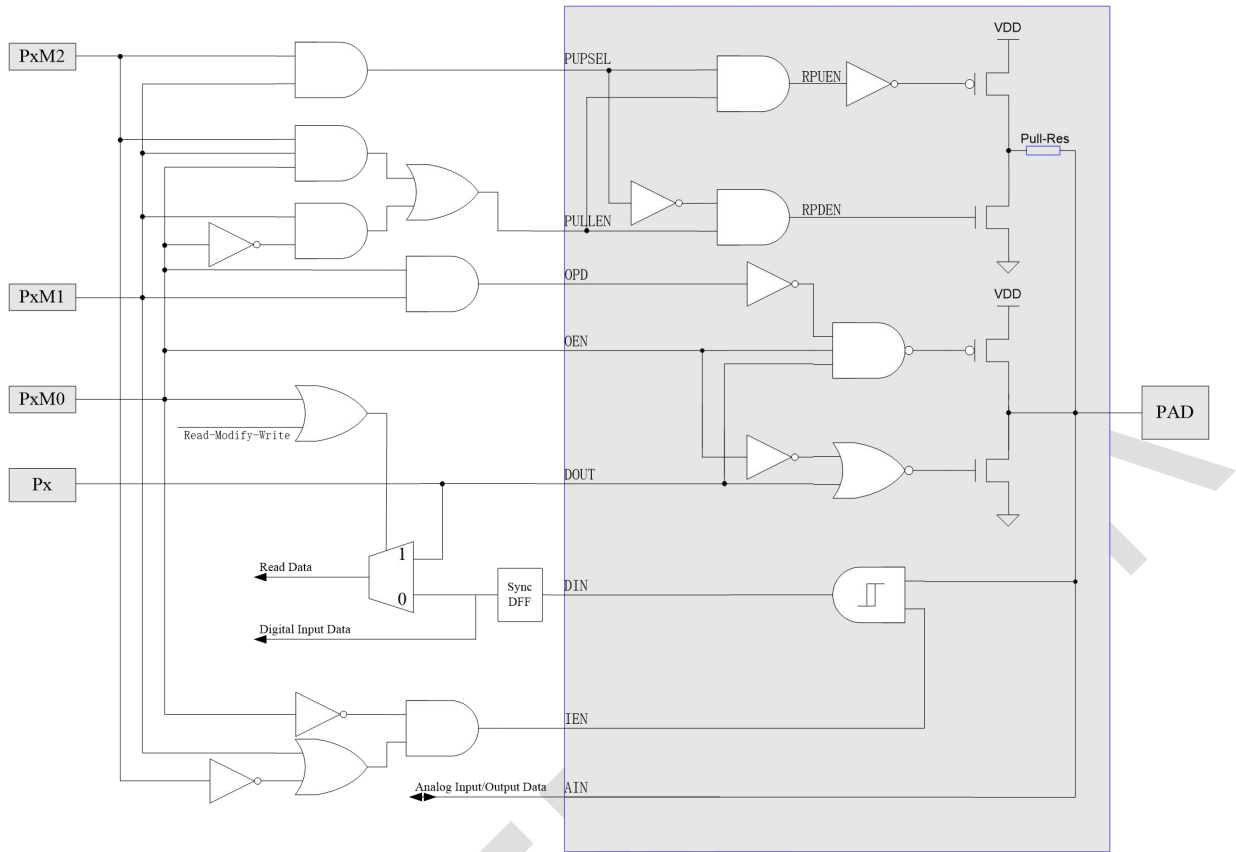


图 15-1 GPIO

15.3 模拟功能端口

芯片集成了模拟比较器和 30 通道 ADC。为了得到最佳的模拟性能并降低功耗，用于模拟功能的管脚必须禁止数字输入和输出功能。

15.4 端口读-改-写

读取某一端口可以读取引脚的状态或端口寄存器，这取决于使用的指令。简单的读指令总是直接访问端口寄存器。

读-改-写指令总是访问端口寄存器，可以读出数值、有可能修改它，然后再把它写回去。这些指令包括按位写指令：CLR 和 SETB，它们实际上读取整个端口、修改某一位、然后再把数据写到端口寄存器。

15.5 寄存器定义

15.5.1 P0 数据寄存器–P0

表 15-2 P0 数据寄存器 (80h)

位	符号	功能描述	类型	复位值
p0.7~6	-	-	R	2'b0
p0.5~0	-	数据寄存器	R/W	6'b0

15.5.2 P0 控制寄存器–P0M0/P0M1

表 15-3 P0 控制寄存器 0–P0M0 (A1h)

位	符号	功能描述	类型	复位值
p0m0.7~6	-	-	R	2'b0
p0m0.5~0	-	控制寄存器 0	R/W	6'b0

表 15-4 P0 控制寄存器 1–P0M1 (A2h)

位	符号	功能描述	类型	复位值
p0m1.7~6	-	-	R	2'b0
p0m1.5~0	-	控制寄存器 1	R/W	6'b0

15.5.3 P0 控制寄存器–P0M2

表 15-5 P0 控制寄存器 2–P0M2 (0x3F00h)

位	符号	功能描述	类型	复位值
p0m2.7~6	-	-	R	2'b0
p0m2.5~0	-	控制寄存器 2	R/W	6'b0

15.5.4 P1 数据寄存器–P1

表 15-6 P1 数据寄存器 (90h)

位	符号	功能描述	类型	复位值
p1.7~0	-	数据寄存器	R/W	00h

15.5.5 P1 控制寄存器–P1M0/P1M1

表 15-7 P1 控制寄存器 0–P1M0 (A3h)

位	符号	功能描述	类型	复位值
p1m0.7~0	-	控制寄存器 0	R/W	00h

表 15-8 P1 控制寄存器 1–P1M1 (A4h)

位	符号	功能描述	类型	复位值
p1m1.7~0	-	控制寄存器 1	R/W	00h

15.5.6 P1 控制寄存器–P1M2

表 15-9 P1 控制寄存器 2–P1M2 (0x3F02h)

位	符号	功能描述	类型	复位值
p1m2.7~0	-	控制寄存器 2	R/W	00h

15.5.7 P2 数据寄存器–P2

表 15-10 P2 数据寄存器(A0h)

位	符号	功能描述	类型	复位值
p2.7~0	-	数据寄存器	R/W	00h

15.5.8 P2 控制寄存器–P2M0/P2M1

表 15-11 P2 控制寄存器 0–P2M0 (A5h)

位	符号	功能描述	类型	复位值
p2m0.7~0	-	控制寄存器 0	R/W	00h

表 15-12 P2 控制寄存器 1–P2M1 (A6h)

位	符号	功能描述	类型	复位值
p2m1.7~0	-	控制寄存器 1	R/W	00h

15.5.9 P2 控制寄存器–P2M2

表 15-13 P2 控制寄存器 2–P2M2 (0x3F04h)

位	符号	功能描述	类型	复位值
p2m2.7~0	-	控制寄存器 2	R/W	00h

15.5.10 P3 数据寄存器–P3

表 15-14 P3 数据寄存器(B0h)

位	符号	功能描述	类型	复位值
p3.7~0	-	数据寄存器	R/W	00h

15.5.11 P3 控制寄存器–P3M0/P3M1

表 15-15 P3 控制寄存器 0–P3M0 (ABh)

位	符号	功能描述	类型	复位值
p3m0.7~0	-	控制寄存器 0	R/W	00h

表 15-16 P3 控制寄存器 1–P3M1 (ACh)

位	符号	功能描述	类型	复位值
p3m1.7~0	-	控制寄存器 1	R/W	00h

15.5.12 P3 控制寄存器–P3M2

表 15-17 P3 控制寄存器 2–P3M2 (0x3F06h)

位	符号	功能描述	类型	复位值
p3m2.7~0	-	控制寄存器 2	R/W	00h

15.5.13 PPS 锁定寄存器–PPSLK

表 15-18 PPS 锁定寄存器–PPSLK (0x3F20h)

位	符号	功能描述	类型	复位值
ppslk.7	-	PPS 锁定寄存器 (pps_lock) 0: PPS 寄存器未锁定 1: PPS 寄存器已锁定	R/W	0
ppslk.6~0	-	-	R	00

15.5.14 模拟端口移位寄存器 0–PSFT0

表 15-19 端口移位寄存器 0–PSFT0 (0x3F21h)

位	符号	功能描述	类型	复位值
psft0.7	-	-	R/W	1'b0
psft0.6	ADV	ADVREF 移位控制位	R/W	1'b1
psft0.5	-	-	R	1'b0
psft0.4	ACMP	ACMP 移位控制位	R/W	1'b0
psft0.3	KBH4	键盘 7~4 移位控制位	R/W	2'b11
psft0.2		00: P0 01: P1 10: P2 11: P3		
psft0.1	KBL4	键盘 3~0 移位控制位	R/W	2'b11
psft0.0		00: P0 01: P1 10: P2 11: P3		

注：PSFT0 受 pps_lock 控制，当 pps_lock 为 1 时禁止改写 PSFT0。

15.5.15 PORT 外设引脚选择寄存器—xyzPPS

表 15-20 PORT 外设引脚选择寄存器—xyzPPS

位	符号	功能描述	类型	复位值
PPS.7~6	-	-	R	0
PPS.5~4	-	xyz 外设端口选择寄存器	R/W	00
		00: P0 01: P1 10: P2 11: P3		
PPS.3	-	xyz 外设端口位使能寄存器 0: 禁用 1: 使能	R/W	0
PPS.2~0	-	xyz 外设端口位选择寄存器	R/W	000
		000: Px.0 001: Px.1 010: Px.2 011: Px.3		
		100: Px.4 101: Px.5 110: Px.6 111: Px.7		

注：xyzPPS 受 pps_lock 控制，当 pps_lock 为 1 时禁止改写 xyzPPS。

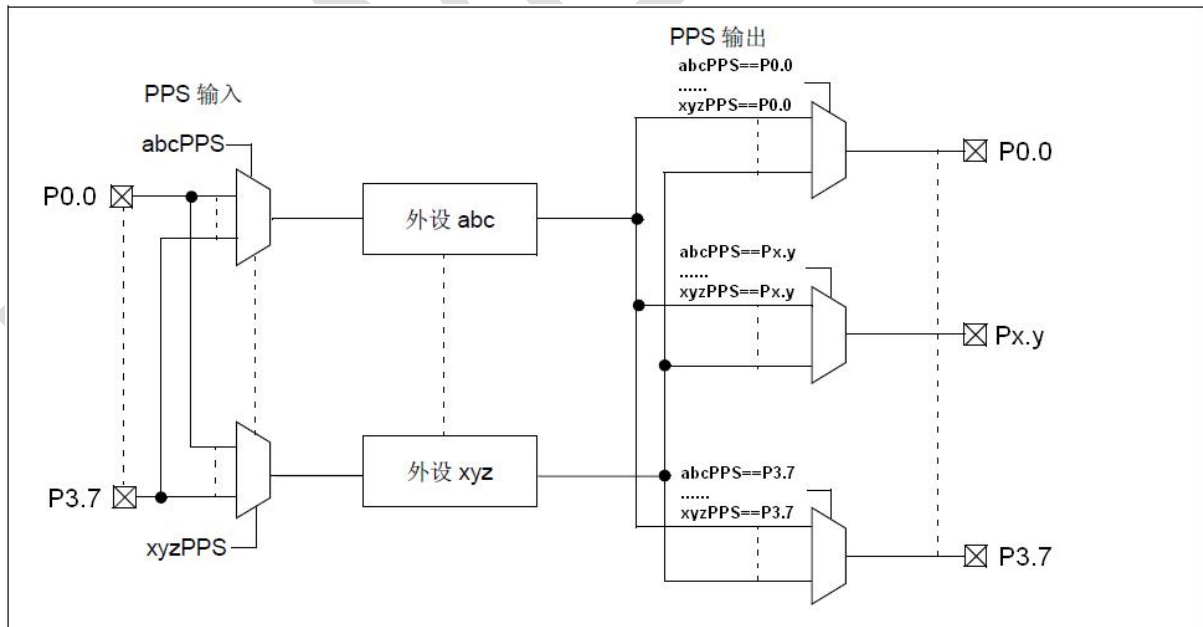


图 15-2 I/O 端口映射关系图

注：

对于在单个引脚上具有双向信号的外设，在进行 PPS 选择时必须使 PPS 输入和 PPS 输出选择同一引脚。

对于输出功能，系统将禁止其多对一映射，但输入功能，系统将允许其多对一映射。多个输出映射到一个端口上时，只能有一个输出有效，XSFR 低地址的 xyzPPS 对应高优先级。

POWERLINK

16 定时器 0 和定时器 1

16.1 概述

芯片有两个通用的 16 位定时/计数器，定时器 0 和定时器 1，其工作时钟是系统时钟经过预分频之后的时钟，预分频系数存放在 TCON 寄存器中。

用作“定时器”功能时，定时器 0/1 在每个工作时钟的上升沿加 1。

用作“计数器”功能时，定时器 0/1 在对应的外部输入管脚 t0/t1 上每发生从 1 到 0 的跳变（即下降沿）时加 1。由于识别一个从 1 到 0 的跳变需要 2 个时钟周期，因此最大的输入计数速率是振荡器频率的 1/2。这里对占空比没有限制，为了确保正确的识别 0 或 1 的状态，t0/t1 输入信号至少需要稳定一个时钟周期。

Timer 0/1 有 4 中工作模式，可以通过两个特殊功能寄存器 tmod、tcon 选择适当的工作模式。

16.2 模式 0 和模式 1

模式 0: 定时器 0 被配置为 13 位寄存器 (“t10” 有 5 位, “th0” 有 8 位), t10 高 3 位是不变的、在读取时应该被忽略。

模式 1: 定时器 0 被配置为 16 位寄存器，其他与模式 0 相同。

模式 0: 定时器 1 被配置为 13 位寄存器 (“t11” = 5 bits, “th1” = 8 bits), t11 高 3 位是不变的、在读取时应该被忽略。

模式 1: 定时器 1 被配置为 16 位寄存器。

定时器 1 在模式 0 或模式 1 与定时器 0 一样，都有 13 位的预分频。定时器时钟由 TCKCON.TPSx 控制。

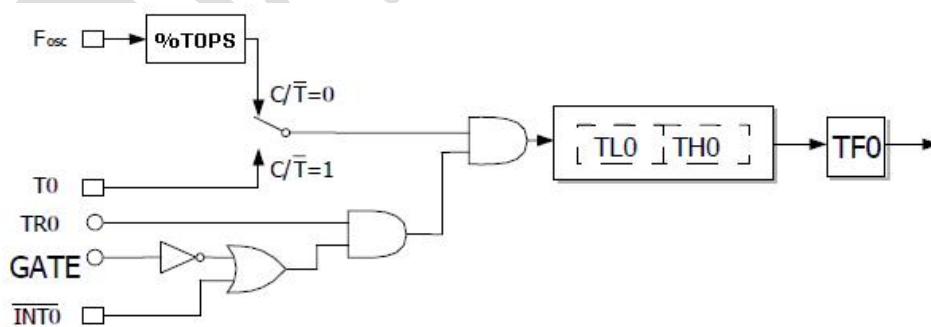


图 16-1 模式 0 和 1 中的定时器 0

16.3 模式 2

在此模式中，定时器 0 和 1 作为可自动重载的 8 位计数器。定时器 0 及定时器 1 在模式 2 中的操作相同。

定时器时钟由 TCKCON.TPSx 控制。

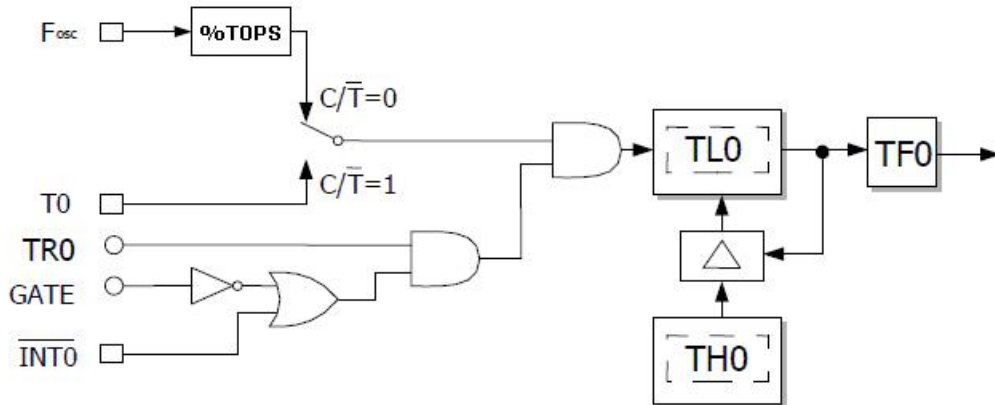


图 16-2 模式 2 中的定时器 0

16.4 模式 3

在模式 3 中定时器 1 停止工作。在此模式中，定时器 0 被分成两个独立的 8 位定时器/计数器，用于需要一个额外的 8 位定时器的场合。在定时器 1 处于模式 3 时，它可用作串行口的波特率发生器。

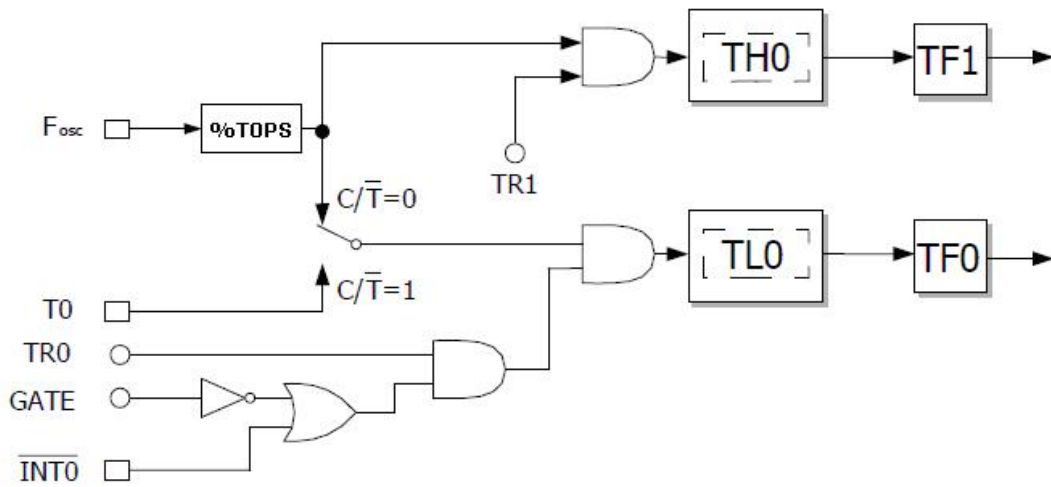


图 16-3 模式 3 中的定时器 0

16.5 寄存器定义

16.5.1 定时器/计数器控制寄存器-TCON

表 16-1 TCON 寄存器 (88h)

位	符号	功能描述	类型	复位值
---	----	------	----	-----

位	符号	功能描述	类型	复位值
tcon.7	tf1	定时器1溢出标志位 0: 定时器 1 无溢出, 可由软件清 0 1: 定时器 1 溢出, 由硬件置 1, 当中断被响应时由硬件自动清除该位; 如软件将其置 1, 将会引起定时器中断	R/W	0
tcon.6	tr1	定时器1启动控制位 0: 停止定时器 1 1: 启动定时器 1	R/W	0
tcon.5	tf0	定时器0溢出标志位 0: 定时器 0 无溢出, 可由软件清 0 1: 定时器 0 溢出, 由硬件置 1, 当中断被响应时由硬件自动清除; 如软件将其置 1, 将会引起定时器中断	R/W	0
tcon.4	tr0	定时器0启动控制位 0: 停止定时器 0 1: 启动定时器 0	R/W	0
tcon.3	if1	外部中断1标志位 0: 无外部中断 1 发生 1: 有外部中断 1 发生 观测到外部中断 1 发生时, 由硬件置 1; 当中断被响应时, 由硬件清 0	R/W	0*
tcon.2	it1	外部中断1触发模式控制位 <it1_inv = 0> 0: 低电平触发 1: 下降沿触发 <it1_inv = 1> 0: 高电平触发 1: 上升沿触发	R/W	0
tcon.1	if0	外部中断0标志位 0: 无外部中断 0 发生 1: 有外部中断 0 发生 观测到外部中断 0 发生时, 由硬件置 1; 当中断被响应时, 由硬件清 0	R/W	0*
tcon.0	it0	外部中断0触发模式控制位 <it0_inv = 0> 0: 低电平触发 1: 下降沿触发 <it0_inv = 1> 0: 高电平触发 1: 上升沿触发	R/W	0

注: 上电复位后, 当 INT0B/INT1B 输入端口悬空时, 所读出的寄存器值如果为 0Ah, 表示有 INT0B/INT1B 中断标志, 如果发生类似的情况, 建议使用 INT0B/INT1B 之前先清除中断标志位。

16.5.2 定时器/计数器模式寄存器-TMOD

表 16-2 TMOD 寄存器 (89h)

位	符号	功能描述	类型	复位值
---	----	------	----	-----

位	符号	功能描述	类型	复位值
tmod.7	Gate	定时器1门控位 0: tr1 置 1, 定时器被允许 1: 计数器外部门控被允许, 在 int(1)引脚高电平期间 tr1 被置 1, 计数器 1 才被允许, 计数器 1 在 t1 的每个下降沿加 1	R/W	0
tmod.6	c/t	定时器1/计数器1模式选择位 0: 定时器模式 1: 计数器模式	R/W	0
tmod.5	m1	定时器1模式选择位 选择定时器/计数器 1 的工作模式, 如下表所示。	R/W	0
tmod.4	m0		R/W	0
tmod.3	Gate	定时器0门控位 0: tr0 置 1, 定时器被允许 1: 计数器外部门控被允许, 在 int(0)引脚高电平期间 tr0 被置 1, 计数器 0 才被允许, 计数器 0 在 t0 的每个下降沿加 1	R/W	0
tmod.2	c/t	定时器0/计数器0模式选择位 0: 定时器模式 1: 计数器模式	R/W	0
tmod.1	m1	定时器0模式选择位 选择定时器/计数器 0 的工作模式, 如下表所示。	R/W	0
tmod.0	m0		R/W	0

表 16-3 定时器/计数器模式选择

M1	M0	Mode	Function
0	0	Mode 0	13 位向上计数器/定时器, t10 (t11)寄存器中有低 5 位、th0 (th1)有 8 位数据 (定时器 0、定时器 1 的寄存器是分开的)。注意: 不像 80c51, 在模式 1 t10 (t11)中的第 7~5 位都是 0
0	1	Mode 1	16 位向上计数器/定时器
1	0	Mode 2	8 位自动重载向上计数器/定时器, 重载的数值保存在 th0 (th1), t10 (t11)每个机器周期加 1, 当 t10 (t11)发生溢出时, 把 th0 (th1)中的数值拷贝到 t10 (t11)中。
1	1	Mode 3	只用于定时器0 (定时器1被停止), 定时器0用作两个8位向上计数定时器t10, th0 - t10 使用定时器0的控制位, 在tf0设置溢出标志位 - th0 操作与定时器 1 相似, 由 tr1 控制, 在 tf1 设置溢出标志位

16.5.3 定时器时钟预分频寄存器-TCKCON

表 16-4 TCKCON 寄存器 (8Fh)

位	符号	功能描述	类型	复位值
tckcon.7~4	-	-	R	4'h0
tckcon.3	t1ps1	定时器 1 预分频选择位	R/W	1
tckcon.2	t1ps0		R/W	1
tckcon.1	t0ps1	定时器 0 预分频选择位	R/W	1
tckcon.0	t0ps0		R/W	1

表 16-5 定时器 1/0 时钟预分频选择

T1PS1	T1PS0	Timer 1 Clock Prescaler	T0PS1	T0PS0	Timer 0 Clock Prescaler
0	0	RSV	0	0	RSV
0	1	clk_sys/4	0	1	clk_sys/4
1	0	clk_sys/8	1	0	clk_sys/8
1	1	clk_sys/12	1	1	clk_sys/12

16.5.4 定时器 0 数据寄存器–TH0/TL0

表 16-6 TH0 寄存器 (8Ch)

位	符号	功能描述	类型	复位值
th0.7~0	-	定时器 0 高字节	R/W	00h

表 16-7 TL0 寄存器 (8Ah)

位	符号	功能描述	类型	复位值
tl0.7~0	-	定时器 0 低字节	R/W	00h

16.5.5 定时器 1 数据寄存器–TH1/TL1

表 16-8 TH1 寄存器 (8Dh)

位	符号	功能描述	类型	复位值
th1.7~0	-	定时器 1 高字节	R/W	00h

表 16-9 TL1 寄存器 (8Bh)

位	符号	功能描述	类型	复位值
tl1.7~0	-	定时器 1 低字节	R/W	00h

17 定时器 TIM21

17.1 概述

T21 由一个 16 位的自动装载计数器组成，它由一个可编程的预分频器驱动。本章节使用 i 来代表 1、2、3、4，分别对应于四个不同的捕获/比较通道。

高级控制定时器适用于许多不同的用途：

- 基本的定时
- 测量输入信号的脉冲宽度(输入捕获)
- 产生输出波形(输出比较，PWM 和单脉冲模式)
- 对应与不同事件(捕获，比较，溢出，刹车，触发)的中断
- 与 T5/T6 或者外部信号(外部时钟，复位信号，触发和使能信号)同步

高级控制定时器广泛的适用于各种控制应用中，包括那些需要中间对齐模式 PWM 的应用，该模式支持互补输出和死区时间控制。

高级控制定时器的时钟源可以是内部时钟，也可以是外部的信号，可以通过配置寄存器来进行选择。

17.2 主要特性

T21 的特性包括：

- 16 位向上、向下、向上/下自动装载计数器
- 允许在指定数目的计数器周期之后更新定时器寄存器的重复计数器
- 16 位可编程(可以实时修改)预分频器，计数器时钟频率的分频系数为 1~65535 之间的任意数值
- 同步电路，用于使用外部信号控制定时器以及定时器互联 (某些型号的芯片没有定时器互联功能)
- 多达 4 个独立通道可以配置成：
 - 输入捕获
 - 输出比较
 - PWM 生成(边缘或中间对齐模式)
 - 六步 PWM 输出
 - 单脉冲模式输出
 - 三个支持带互补输出，并且死区时间可编程的通道
- 刹车输入信号可以将定时器输出信号置于复位状态或者一个已知状态
- 产生中断的事件包括：

- 更新：计数器向上溢出/向下溢出，计数器初始化(通过软件或者内部/外部触发)
- 触发事件(计数器启动、停止、初始化或者由内部/外部触发计数)
- 输入捕获
- 输出比较
- 刹车信号输入

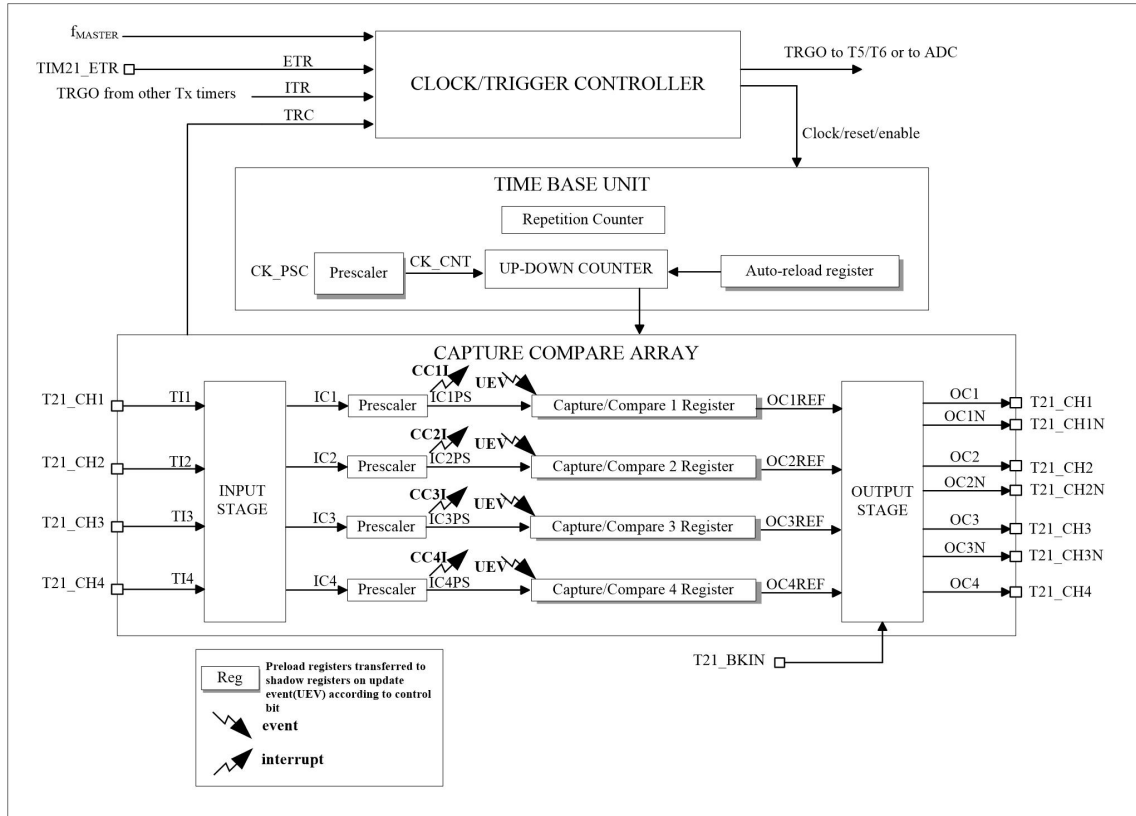
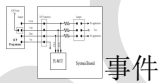


图 17-1 T21 框图

注：Reg 根据控制位的设定，在 U 事件时传送预加载寄存器的内容至工作寄存器



事件

中断

17.3 时基单元

时基单元包含：

- 16 位向上/向下计数器
- 16 位自动重载寄存器
- 重复计数器
- 预分频器

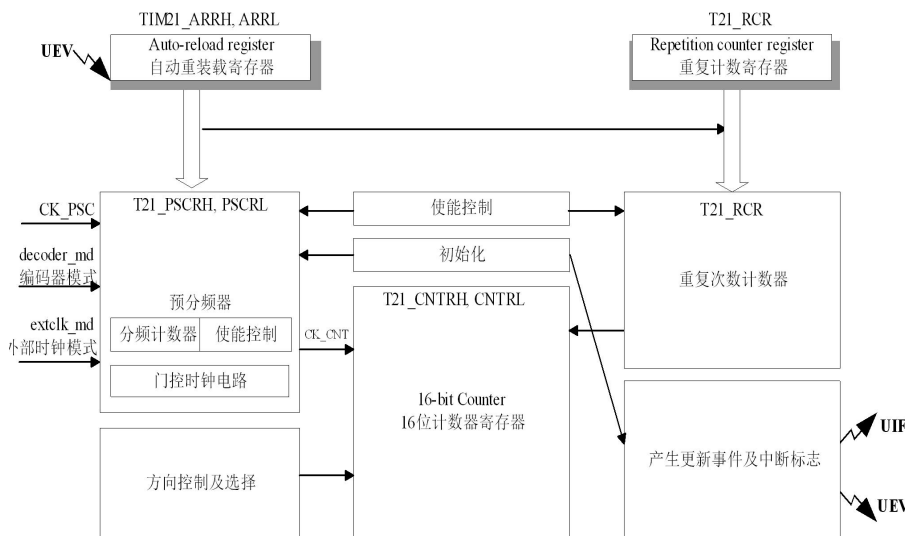


图 17-2 时基单元

16位计数器，预分频器，自动重载寄存器和重复计数器寄存器都可以通过软件进行读写操作。

自动重载寄存器由预装载寄存器和影子寄存器组成。

可在两种模式下写自动重载寄存器：

- 自动预装载已使能(T21_CR1寄存器的ARPE位置位)。在此模式下，写入自动重载寄存器的数据将被保存在预装载寄存器中，并在下一个更新事件(UEV)时传送到影子寄存器。
- 自动预装载已禁止(T21_CR1寄存器的ARPE位清除)。在此模式下，写入自动重载寄存器的数据将立即写入影子寄存器。

更新事件的产生条件：

- 计数器向上或向下溢出。
- 软件置位了T21_EGR寄存器的UG位。
- 时钟/触发控制器产生了触发事件。

在预装载使能时(ARPE=1)，如果发生了更新事件，预装载寄存器中的数值(T21_ARR)将写入影子寄存器中，并且T21_PSCR寄存器中的值将写入预分频器中。置位T21_CR1寄存器的UDIS位将禁止更新事件(UEV)。计数器由预分频器的输出CK_CNT驱动，而CK_CNT仅在T21_CR1寄存器的计数器使能位(CEN)被置位时才有效。

注意：在使能了CEN位的一个时钟周期后，计数器才开始计数。

17.3.1 读写 16 位计数器

写计数器的操作没有缓存，并且可以在任何时候写T21_CNTRH和T21_CNTRL寄存器，因此我们建议不要在计数器运行时写入新的数值，以免写入了错误的数值。

读计数器的操作带有8位的缓存。在用户读了高位(MS)字节后，低位(LS)字节将被自动缓存，缓存的数据在16位的读操作完成之前不会有变化，注意：不要使用读低位指令来读取16位计数器的值，因为此指令先读低位(LS)字节，这样读出的数值是错误的。

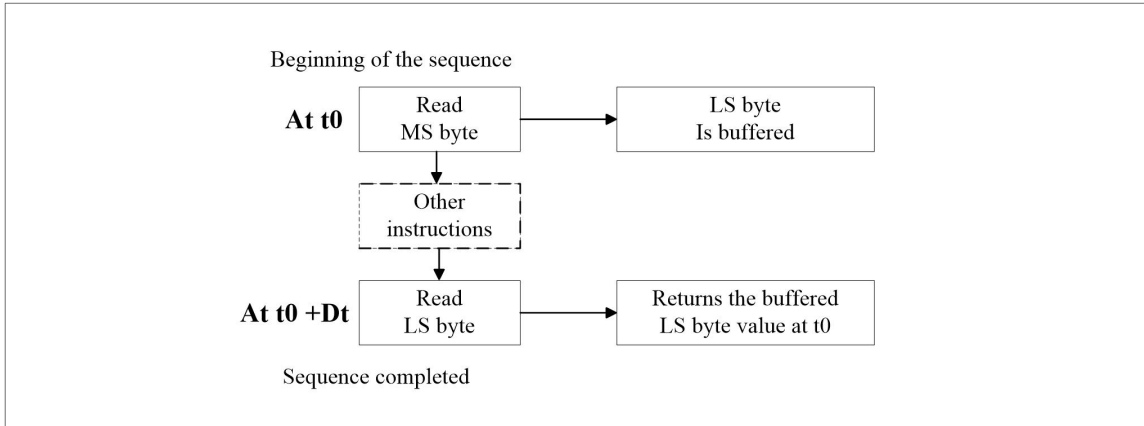


图 17-3 读 16 位计数器的过程 (T21_CNTR)

17.3.2 16 位 T21_ARR 寄存器的写操作

预装载寄存器中的值将写入16位的T21_ARR寄存器中，此操作由两条指令完成，每条指令写入1个字节，高位(MS)字节是先写入的。

影子寄存器在高位(MS)字节写入时被锁定，并保持到低位(LS)字节写完。不要使用写低位指令，因为此指令先写低位(LS)字节，这将导致写入的数值错误。

17.3.3 预分频器

预分频器的实现：

- T21的预分频器基于一个由16位寄存器(T21_PSCR)控制的16位计数器。由于这个控制寄存器带有缓冲器，因此它能够在运行时被改变。预分频器可以将计数器的时钟频率按1到65535之间的任意值分频。

计数器的频率可以由下式计算：

$$fCK_CNT = fCK_PSC / (PSCR[15:0] + 1)$$

预分频器的值由预装载寄存器写入，保存了当前使用值的影子寄存器在低位(LS)写入时被载入。

需两次单独的写操作来写16位寄存器，高位(MS)先写。不要使用先写低位(LS)的指令。

新的预分频器的值在下次更新事件到来时被采用。

对T21_PSCR寄存器的读操作通过预装载寄存器完成，因此不需要特别的关注。

17.3.4 向上计数模式

在向上计数模式中，计数器从 0 计数到用户定义的比较值(Tx_ARR 寄存器的值)，然后重新从 0 开始计数并产生一个计数器溢出事件，同时，如果 T21_CR1 寄存器的 UDIS 位是 0，将会产生一个更新事件(UEV)。图 17-4 描述了向上计数模式。

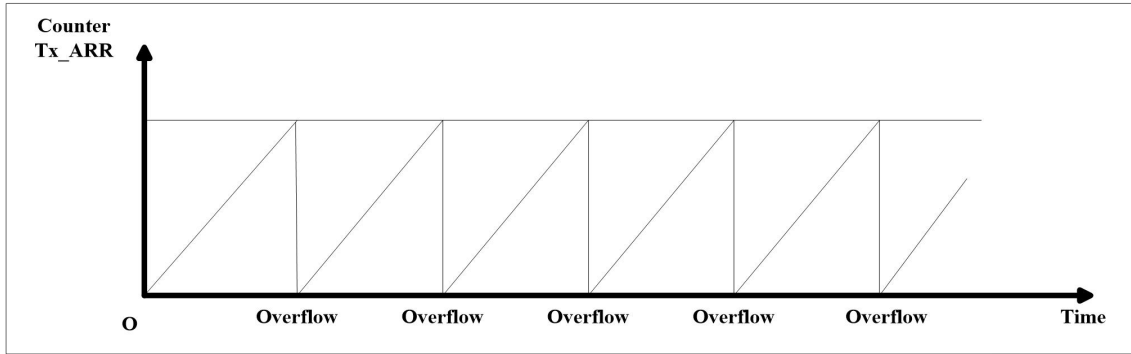


图 17-4 向上计数模式的计数器

置位 Tx_EGR 寄存器的 UG 位(通过软件方式或者使用从模式控制器)也同样可以产生一个更新事件。

使用软件置位 Tx_CR1 寄存器的 UDIS 位, 可以禁止更新事件, 这样可以避免在更新预装载寄存器时更新影子寄存器。在 UDIS 位被清除之前, 将不产生更新事件。但是在应该产生更新事件时, 计数器仍会被清 0, 同时预分频器的计数也被清 0(但预分频器的数值不变)。此外, 如果设置了 Tx_CR1 寄存器中的 URS 位(选择更新请求), 设置 UG 位将产生一个更新事件 UEV, 但硬件不设置 UIF 标志(即不产生中断请求)。这是为了避免在捕获模式下清除计数器时, 同时产生更新和捕获中断。

当发生一个更新事件时, 所有的寄存器都被更新, 硬件同时(依据 URS 位)设置更新标志位(Tx_SR1 寄存器的 UIF 位):

自动装载影子寄存器被重新置入预装载寄存器的值(Tx_ARR)。

预分频器的缓存器被置入预装载寄存器的值(Tx_PSC 寄存器的内容)。

下图给出一些例子, 说明当 Tx_ARR=0x36 时, 计数器在不同时钟频率下的动作。

下图的预分频为 2, 因此计数器的时钟(CK_CNT)频率是预分频时钟(CK_PSC)频率的一半。禁止了自动装载功能(ARPE=0), 所以在计数器达到 0x36 时, 计数器溢出, 影子寄存器立刻被更新, 同时产生一个更新事件。

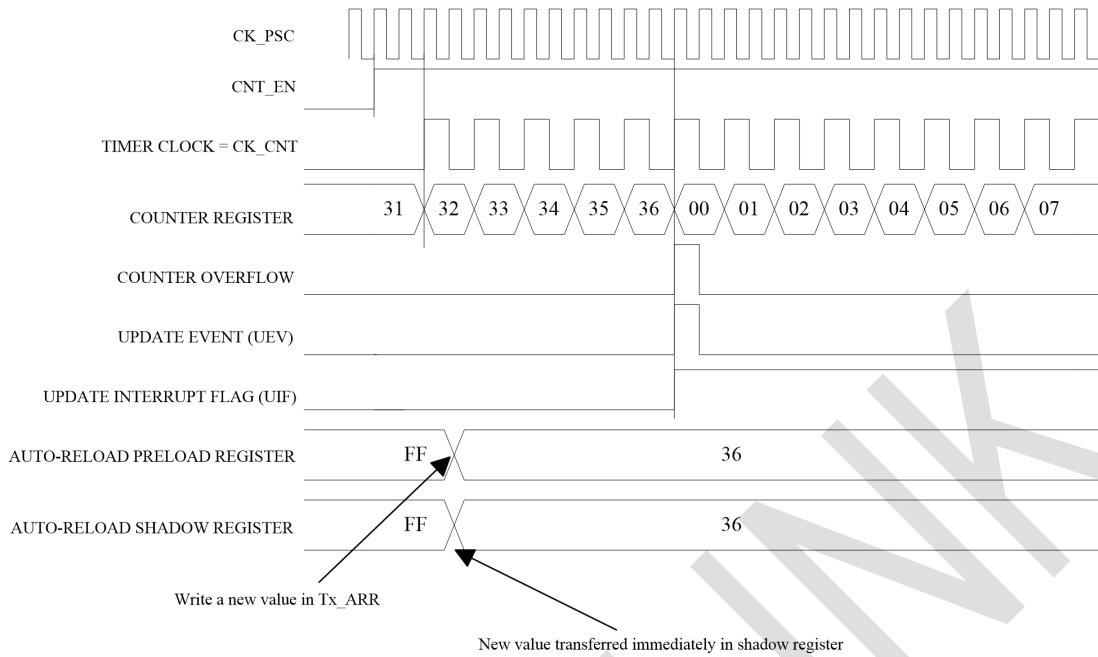


图 17-5 当 APRE=0 (ARR 不预装载), 预分频为 2 时的计数器更新

图 17-6 的预分频为 1, 因此 CK_CNT 的频率与 CK_PSC 一致。

图 17-6 使能了自动重载 (ARPE=1), 所以在计数器达到 0xFF 产生溢出。0x36 将在溢出时被写入, 同时产生一个更新事件。

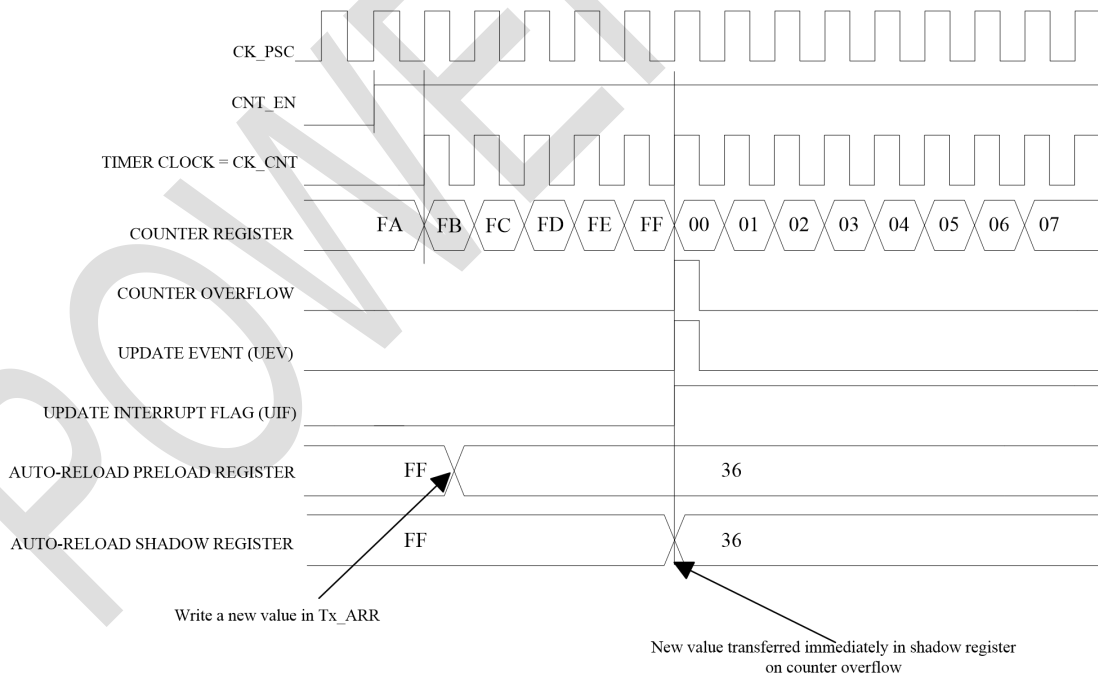


图 17-6 APRE=1 (T21_ARR 预装载) 时的计数器更新

17.3.5 向下计数模式

在向下模式中，计数器从自动装载的值(Tx_ARR 寄存器的值)开始向下计数到 0，然后再从自动装载的值重新开始计数，并产生一个计数器向下溢出事件。如果 T21_CR1 寄存器的 UDIS 位被清除，还会产生一个更新事件(UEV)。图 17-7 描述了向下计数模式的计数器。

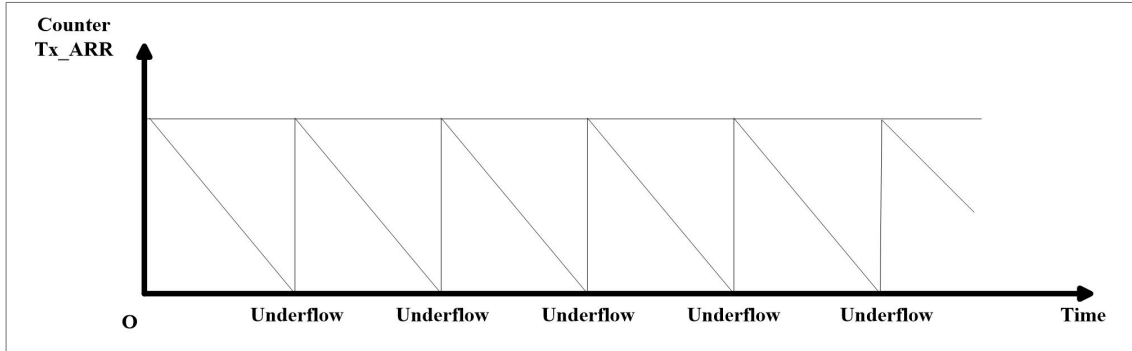


图 17-7 向下计数模式的计数器

置位 Tx_EGR 寄存器的 UG 位(通过软件方式或者使用从模式控制器)也同样可以产生一个更新事件。

置位 Tx_CR1 寄存器的 UDIS 位可以禁止 UEV 事件。这样可以避免在更新预装载寄存器时更新影子寄存器。因此 UDIS 位清除之前不会产生更新事件。然而，计数器仍会从当前自动加载值重新开始计数，并且预分频器的计数器重新从 0 开始(但预分频器不能被修改)。

此外，如果设置了 Tx_CR1 寄存器中的 URS 位(选择更新请求)，设置 UG 位将产生一个更新事件 UEV 但不设置 UIF 标志(因此不产生中断)，这是为了避免在发生捕获事件并清除计数器时，同时产生更新和捕获中断。

当发生更新事件时，所有的寄存器都被更新，并且(根据 URS 位的设置)更新标志位(Tx_SR 寄存器中的 UIF 位)也被设置：

预分频器的缓存器被存入预装载的值(Tx_PSC 寄存器的值)。

当前的自动加载寄存器被更新为预装载值(Tx_ARR 寄存器中的内容)。要注意自动装载寄存器在计数器重载入之前被更新，因此下一个周期才是预期的值。

以下是一些当 Tx_ARR=0x36 时，计数器在不同时钟频率下的图表。

下图描述了在向下计数模式下，预装载不使能时新的数值在下一个周期时被写入。

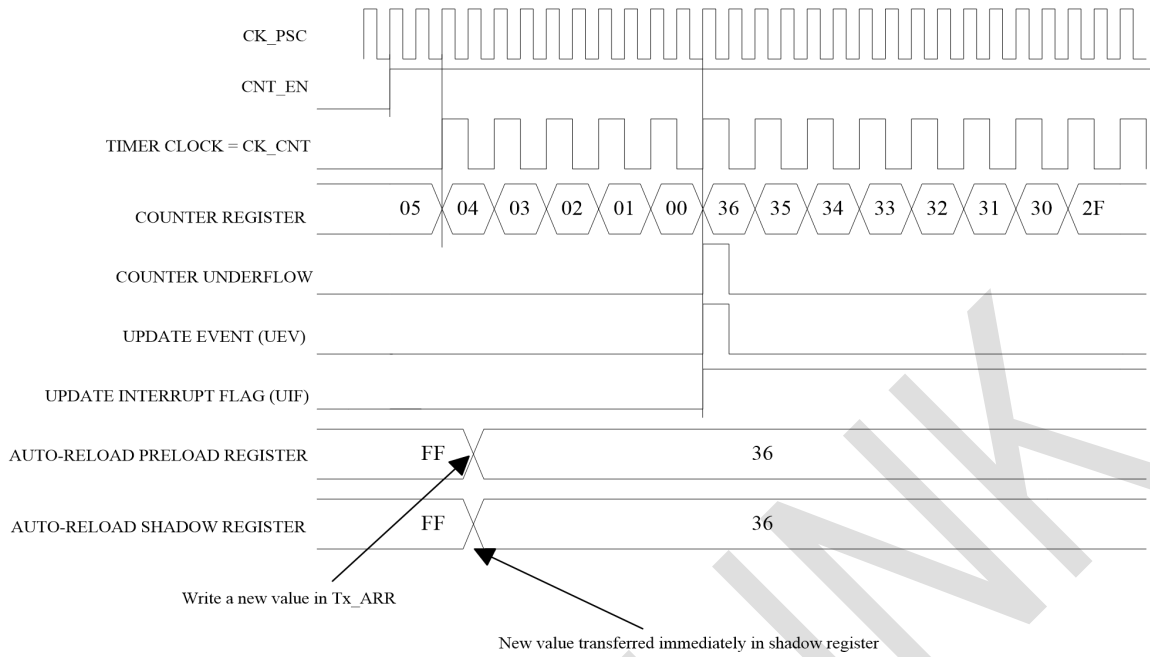


图 17-8 APRE=0 (ARR 不预装载), 预分频为 2 时的计数器更新

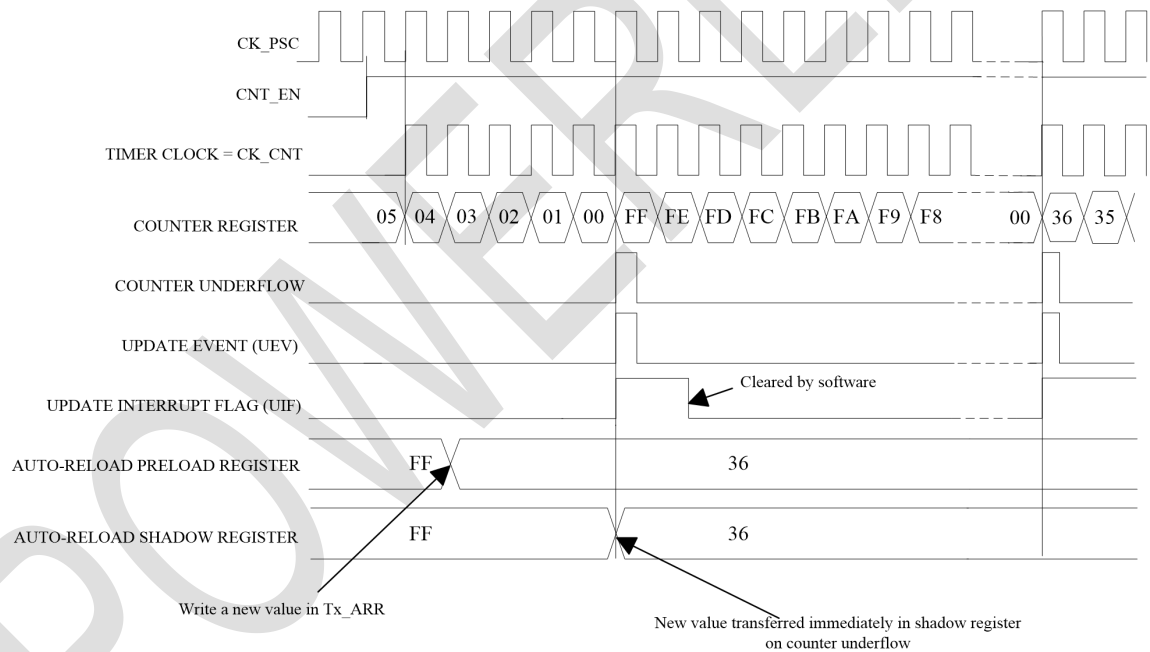


图 17-9 APRE=1 (ARR 预装载), 预分频为 1 时的计数器更新

17.3.6 中央对齐模式(向上/向下计数)

在中央对齐模式，计数器从 0 开始计数到自动加载的值(Tx_ARR 寄存器)-1，产生一个计数器溢出事件，然后向下计数到 0 并且产生一个计数器下溢事件；然后再从 0 开始重新计数。

在此模式下，不能写入 Tx_CR1 中的 DIR 方向位。它由硬件更新并指示当前的计数方向。

下图给出一个中央对齐模式的例子。

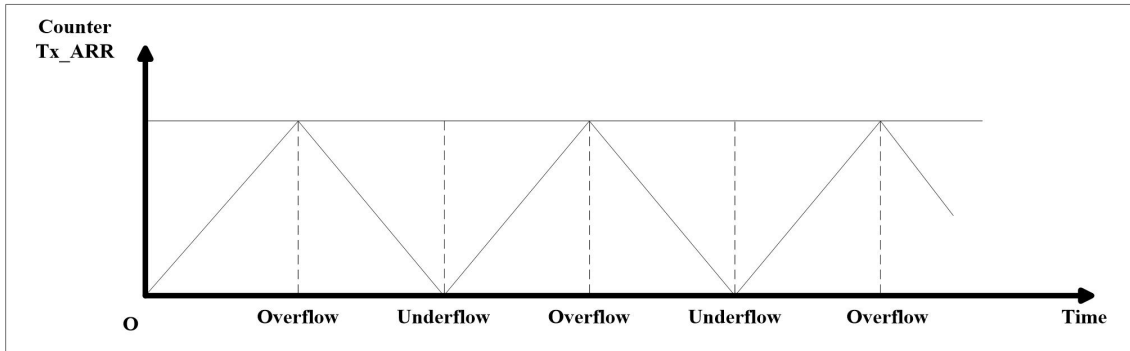


图 17-10 中央对齐模式的计数器

如果定时器带有重复计数器(如 T21)，在重复了指定次数(T21_RCR 的值)的向上和向下溢出之后会产生更新事件(UEV)。否则每一次的向上向下溢出都会产生更新事件。

置位 Tx_EGR 寄存器的 UG 位(通过软件方式或者使用从模式控制器)也同样可以产生一个更新事件。此时，计数器重新从 0 开始计数，预分频器也重新从 0 开始计数。

设置 Tx_CR1 寄存器中的 UDIS 位可以禁止 UEV 事件。这样可以避免在更新预装载寄存器时更新影子寄存器。因此 UDIS 位被清为 0 之前不会产生更新事件。然而，计数器仍会根据当前自动重加载的值，继续向上或向下计数。如果定时器带有重复计数器，由于重复寄存器没有双重的缓冲，新的重复数值将立刻生效，因此在修改时需要小心。

此外，如果设置了 Tx_CR1 寄存器中的 URS 位(选择更新请求)，设置 UG 位将产生一个更新事件 UEV 但不设置 UIF 标志(因此不产生中断)，这是为了避免在发生捕获事件并清除计数器时，同时产生更新和捕获中断。

当发生更新事件时，所有的寄存器都被更新，并且(根据 URS 位的设置)更新标志位(Tx_SR 寄存器中的 UIF 位)也被设置。

预分频器的缓存器被加载为预装载(Tx_PSC 寄存器)的值。

当前的自动加载寄存器被更新为预装载值(Tx_ARR 寄存器中的内容)。要注意到如果因为计数器溢出而产生更新，自动重装载寄存器将在计数器重载入之前被更新，因此下一个周期才是预期的值(计数器被装载为新的值)。以下是一些计数器在不同时钟频率下的操作的例子：

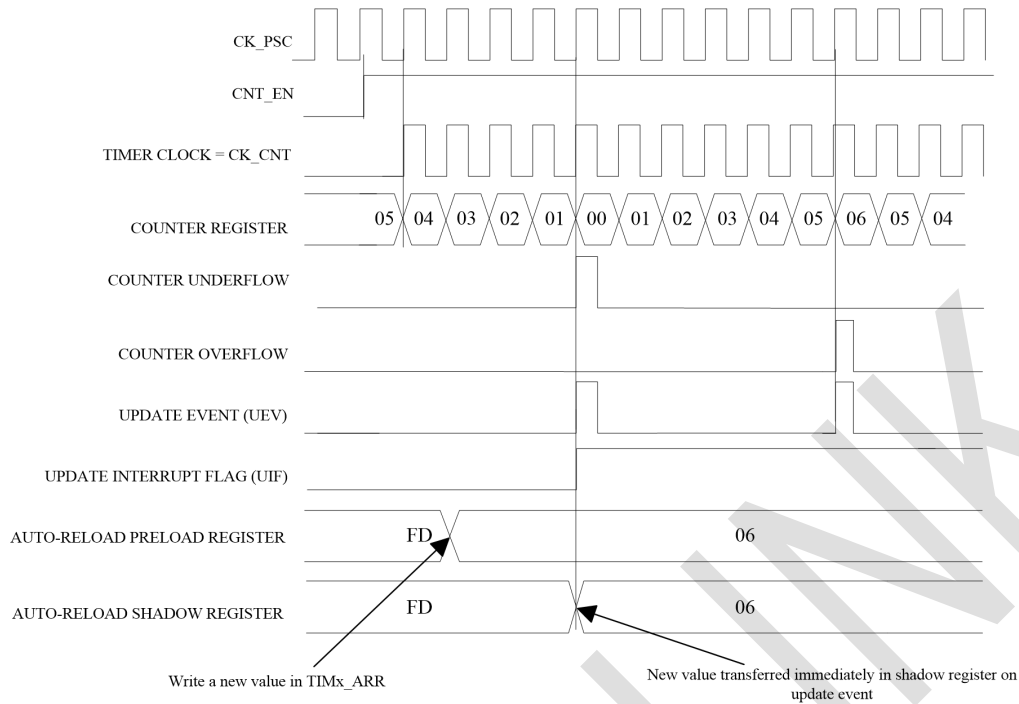


图 17-11 计数器时序图，内部时钟分频因子为 1, Tx_ARR=0x6, APRE=1

使用中央对齐模式的提示:

- 启动中央对齐模式时，计数器将按照原有的向上/向下的配置计数。也就是说 T21_CR1 寄存器中的 DIR 位将决定计数器是向上还是向下计数。此外，软件不能同时修改 DIR 位和 CMS 位的值。
- 不推荐在中央对齐模式下，计数器正在计数时写计数器的值，这将导致不能预料的后果。具体的说：
 - 向计数器写入了比自动装载值更大的数值时(T21_CNT>T21_ARR)，但计数器的计数方向不发生改变。例如计数器已经向上溢出，但计数器仍然向上计数。
 - 向计数器写入了 0 或者 T21_ARR 的值，但更新事件不发生。
- 安全使用中央对齐模式的计数器的方法是在启动计数器之前先用软件(置位 T21_EGR 寄存器的 UG 位)产生一个更新事件，并且不在计数器计数时修改计数器的值。

17.3.7 重复计数器

17.3 时基单元解释了计数器向上/向下溢出时更新事件(UEV)是如何产生的，然而事实上它只能在重复计数器的值达到 0 的时候产生。这个特性对产生 PWM 信号非常有用。

这意味着在每 N 次计数上溢或下溢时，数据从预装载寄存器传输到影子寄存器(Tx_ARR 自动重载入寄存器, Tx_PSC 预装载寄存器, 还有在比较模式下的捕获/比较寄存器 Tx_CCRx), N 是 Tx_RCR 重复计数寄存器中的值。

重复计数器在下述任一条件成立时递减:

- 向上计数模式下每次计数器向上溢出时

- 向下计数模式下每次计数器向下溢出时
- 中央对齐模式下每次上溢和每次下溢时

虽然这样限制了 PWM 的最大循环周期为 128，但它能够在每个 PWM 周期 2 次更新占空比。在中央对齐模式下，因为波形是对称的，如果每个 PWM 周期中仅刷新一次比较寄存器，则最大的分辨率为 $2xt_{CK_psc}$ 。

重复计数器是自动加载的，重复速率由 Tx_RCR 寄存器的值定义。当更新事件由软件产生(通过设置 Tx_EGR 中的 UG 位)或者通过硬件的从模式控制器产生，则无论重复计数器的值是多少，立即发生更新事件，并且 Tx_RCR 寄存器中的内容被重载入到重复计数器。

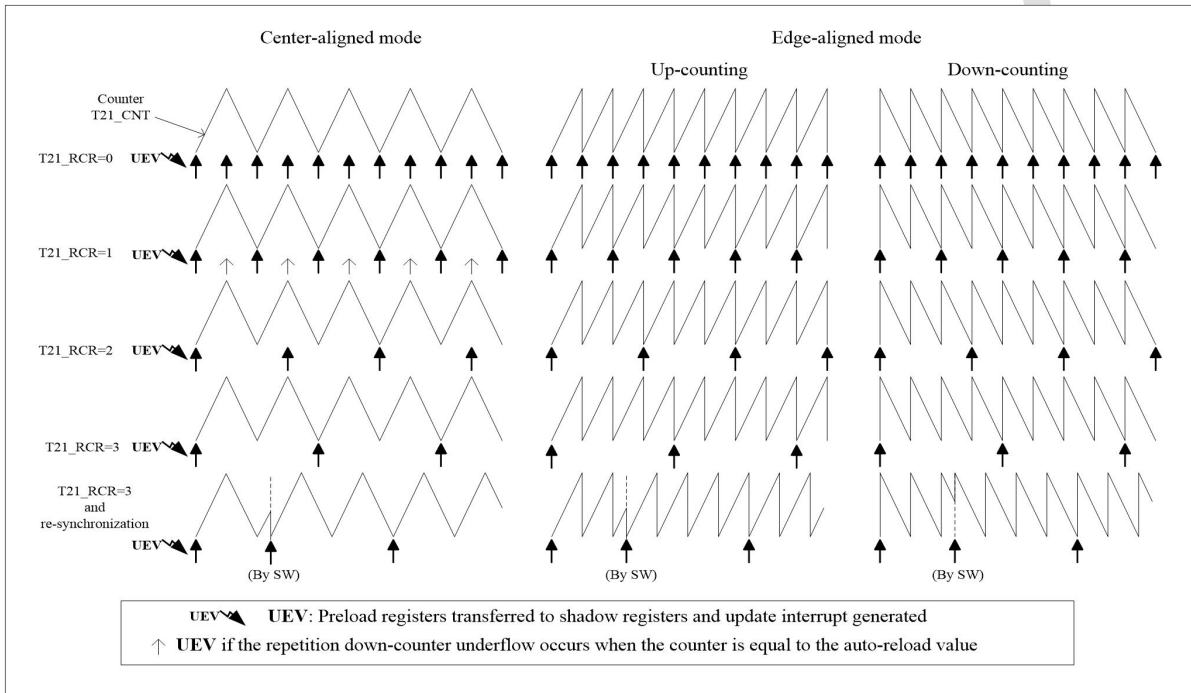


图 17-12 不同模式下更新速率的例子，及 Tx_RCR 的寄存器设置

17.4 时钟/触发控制器

时钟/触发控制器允许用户选择计数器的时钟源，输入触发信号和输出信号，框图如图 14-13 所示。

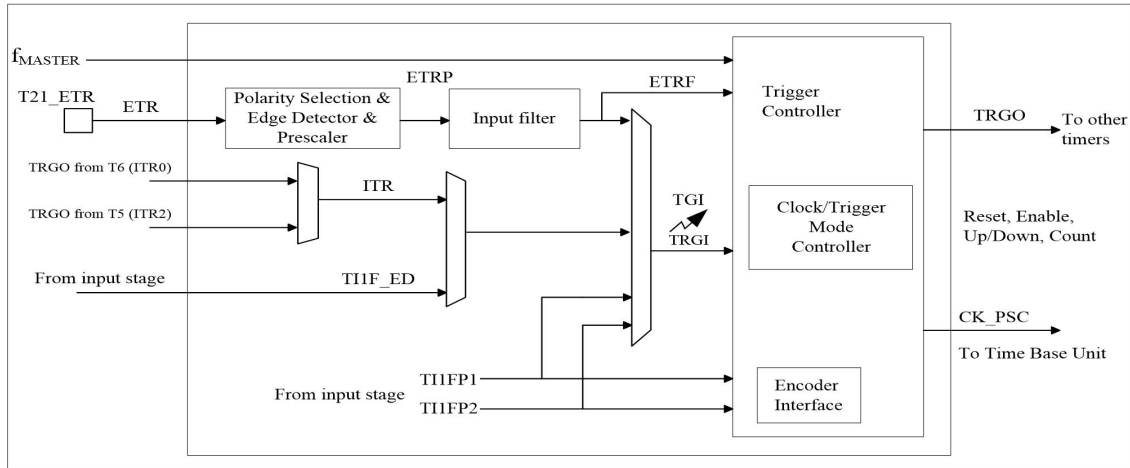


图 17-13 时钟/触发控制器框图

17.4.1 预分频时钟(CK_PSC)

时基单元的预分频时钟(CK_PSC)可以由以下源提供:

- 内部时钟(f_{MASTER})
- 外部时钟模式 1: 外部时钟输入(TIx)
- 外部时钟模式 2: 外部触发输入 ETR
- 内部触发输入(ITRx): 使用一个定时器做为另一个定时器的预分频时钟

17.4.2 内部时钟源(f_{MASTER})

如果同时禁止了触发模式控制器和外部触发输入(T21_SMCR 寄存器的 SMS=000, T21_ETR 寄存器的 ECE=0), 则 CEN、DIR 和 UG 位是实际上的控制位, 并且只能被软件修改(UG 位仍被自动清除)。一旦 CEN 位被写成 1, 预分频器的时钟就由内部时钟提供。

下图描述了控制电路和向上计数器在普通模式下, 不带预分频器时的操作。

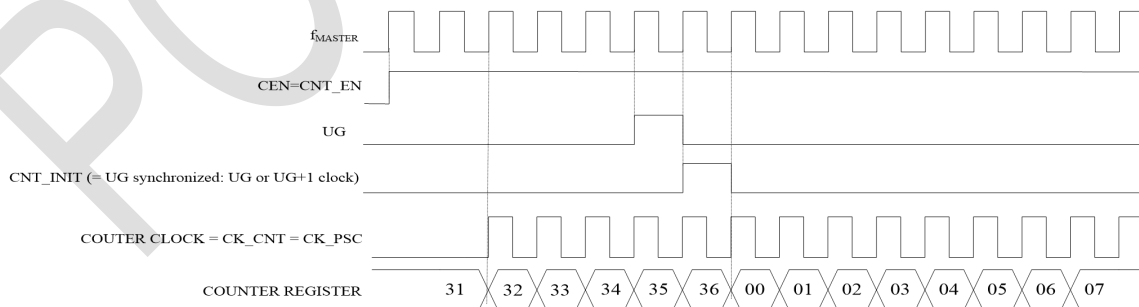


图 17-14 普通模式下的控制电路, f_{MASTER} 分频因子为 1

17.4.3 外部时钟源模式 1

当 Tx_SMCR 寄存器的 SMS=111 时，此模式被选中。计数器可以在选定输入端的每个上升沿或下降沿计数。

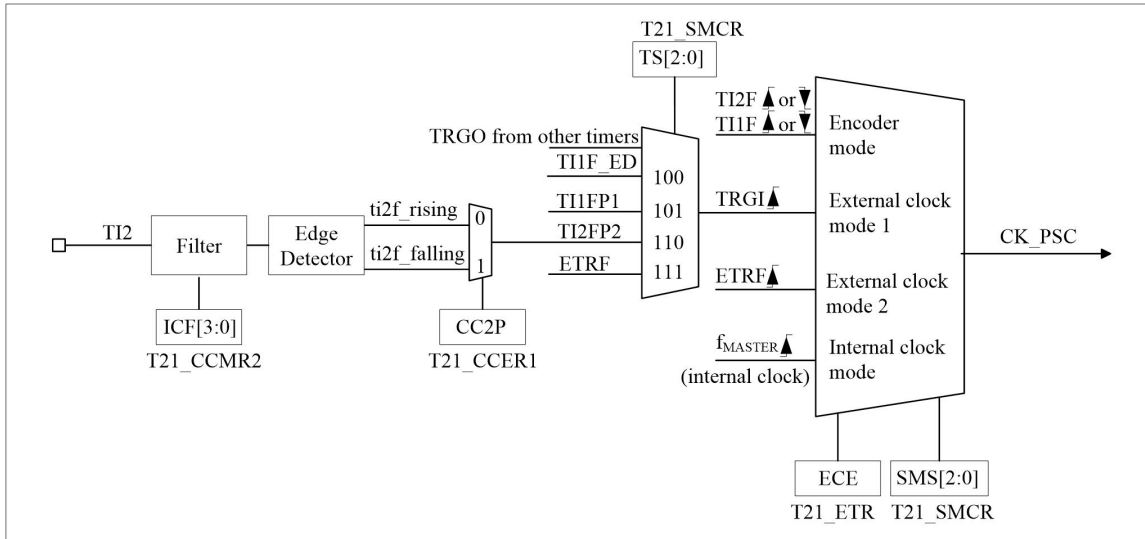


图 17-15 TI2 外部时钟连接例子

例如，要配置向上计数器在 TI2 输入端的上升沿计数，使用下列步骤：

1. 配置 T21_CCMR2 寄存器的 CC2S=01，使用通道 2 检测 TI2 输入的上升沿
2. 配置 T21_CCMR2 寄存器的 IC2F[3:0]位，选择输入滤波器带宽(如果不需要滤波器，保持 IC2F=0000)

注：捕获预分频器不用作触发，所以不需要对它进行配置，同样也不需要配置 TI2S 位，他们仅用来选择输入捕获源。

3. 配置 T21_CCER1 寄存器的 CC2P=0，选定上升沿极性
4. 配置 T21_SMCR 寄存器的 SMS=111，配置计数器使用外部时钟模式 1
5. 配置 T21_SMCR 寄存器的 TS=110，选定 TI2 作为输入源
6. 设置 T21_CR1 寄存器的 CEN=1，启动计数器

当上升沿出现在 TI2，计数器计数一次，且触发标识位(T21_SR1 寄存器的 TIF 位)被置 1，如果使能了中断(在 T21_IER 寄存器中配置)则会产生中断请求。

在 TI2 的上升沿和计数器实际时钟之间的延时取决于在 TI2 输入端的重新同步电路。

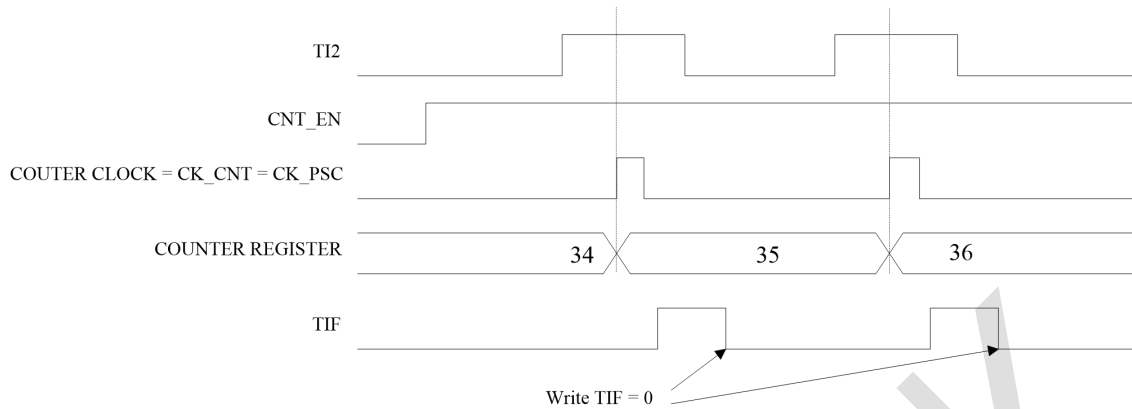


图 17-16 外部时钟模式 1 下的控制电路

17.4.4 外部时钟源模式 2

计数器能够在外部触发输入 ETR 信号的每一个上升沿或下降沿计数。将 T21_ETR 寄存器的 ECE 位写 1，即可选定此模式。

下图描述了外部触发输入的总体框架。

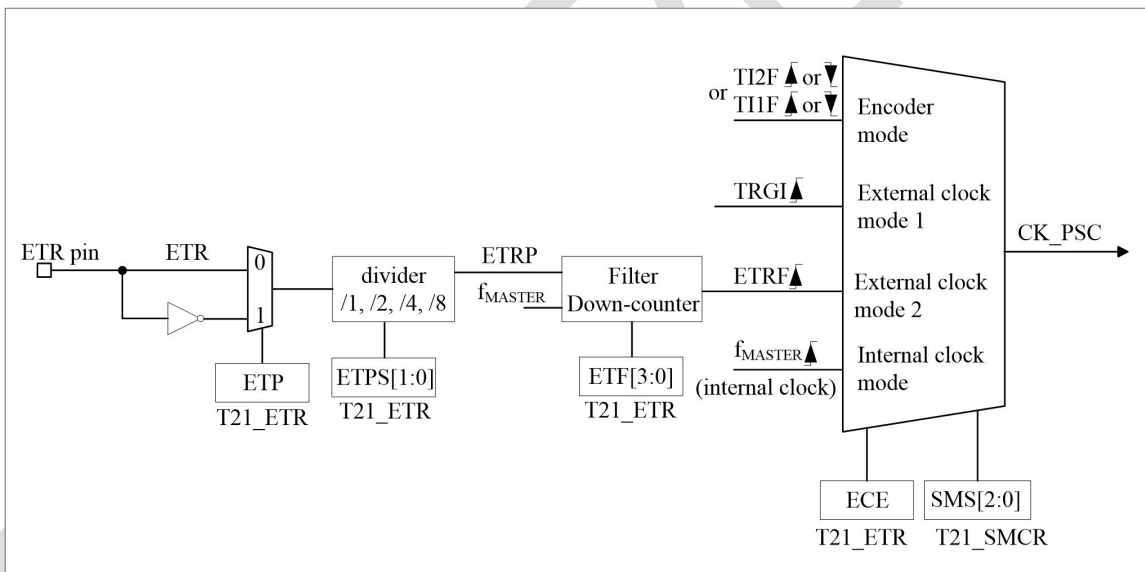


图 17-17 外部触发输入框图

例如，要配置计数器在 ETR 信号的每 2 个上升沿时向上计数一次，需使用下列步骤：

1. 本例中不需要滤波器，配置 T21_ETR 寄存器的 ETF[3:0]=0000
2. 设置预分频器，配置 T21_ETR 寄存器的 ETPS[1:0]=01
3. 选择 ETR 的上升沿检测，配置 T21_ETR 寄存器的 ETP=0
4. 开启外部时钟模式 2，配置 T21_ETR 寄存器中的 ECE=1
5. 启动计数器，写 T21_CR1 寄存器的 CEN=1
6. 计数器在每 2 个 ETR 上升沿计数一次

在 ETR 的上升沿和计数器实际时钟之间的延时取决于在 ETRP 信号端的重新同步电路。

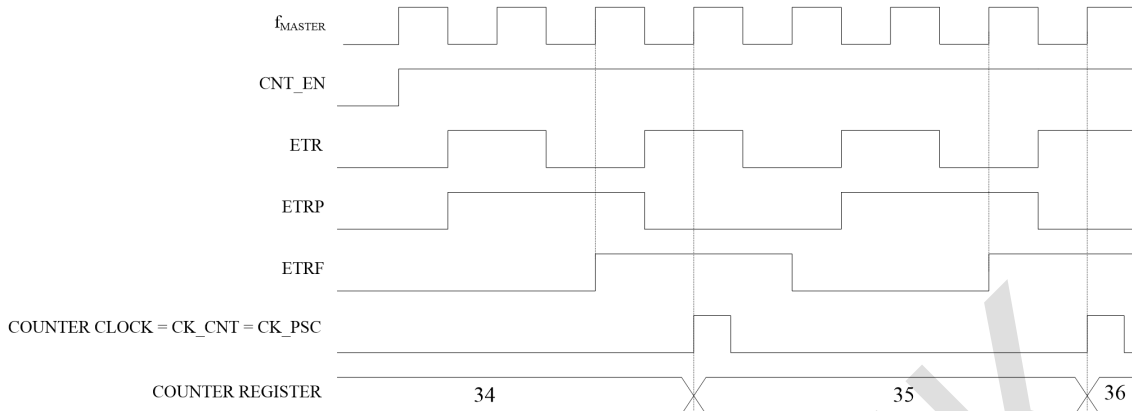


图 17-18 外部时钟模式 2 下的控制电路

17.4.5 触发同步

计数器允许四种触发输入

- ETR
- TI1
- TI2
- 来自 T5/T6 的 TRGO

T21 的计数器使用三种模式与外部的触发信号同步：标准触发模式，复位触发模式和门控触发模式。

标准触发模式

计数器的使能依赖于选中的输入端上的事件。

在下面的例子中，计数器在 TI2 输入的上升沿开始向上计数：

- 配置通道 2 检测 TI2 的上升沿。配置输入滤波器带宽(本例中，不需要任何滤波器，保持 IC2F=0000)。触发操作中不使用捕获预分频器，不需要配置。配置 T21_CCMR2 寄存器的 CC2S 位选择 TI2 输入捕获源。配置 T21_CCER1 寄存器的 CC2P=0，选择上升沿做为触发条件。

- 配置 T21_SMCR 寄存器的 SMS=110，选择计数器为触发模式；配置 T21_SMCR 寄存器的 TS=110，选择 TI2 作为输入源。

当 TI2 出现一个上升沿时，计数器开始在内部时钟驱动下计数，同时置位 TIF 标志。

TI2 上升沿和计数器启动计数之间的延时取决于 TI2 输入端的重同步电路。

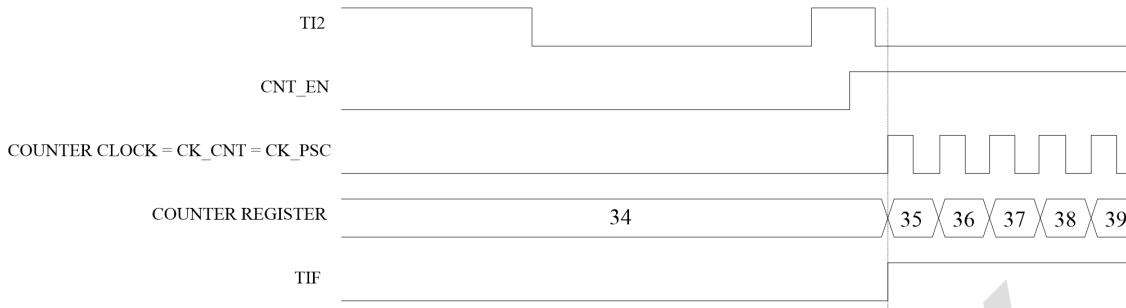


图 17-19 标准触发模式的控制电路

复位触发模式

在发生一个触发输入事件时，计数器和它的预分频器能够重新被初始化；同时，如果 T21_CR1 寄存器的 URS 位为低，还产生一个更新事件 UEV；然后所有的预装载寄存器 (T21_ARR, T21_CCRx) 都被更新了。

在以下的例子中，TI1 输入端的上升沿导致向上计数器被清零：

- 配置通道 1 用于检测 TI1 的上升沿。配置输入滤波器的带宽(在本例中，不需要任何滤波器，因此保持 IC1F=0000)。触发操作中不使用捕获预分频器，所以不需要配置。配置 T21_CCMR1 寄存器中的 CC1S 位选择 TI1 输入捕获源。配置 T21_CCER1 寄存器的 CC1P=0 来选择极性(只检测上升沿)。

- 配置 T21_SMCR 寄存器的 SMS=100，选择定时器为复位触发模式；配置 T21_SMCR 寄存器的 TS=101，选择 TI1 作为输入源。

- 配置 T21_CR1 寄存器的 CEN=1，启动计数器。

计数器开始依据内部时钟计数，然后正常计数直到 TI1 出现一个上升沿；此时，计数器被清零然后从 0 重新开始计数。同时，触发标志(T21_SR1 寄存器的 TIF 位)被置位，如果使能了中断(T21_IER 寄存器的 TIE 位)，则产生一个中断请求。

下图显示当自动重装载寄存器 Tx_ARR=0x36 时的动作。在 TI1 上升沿和计数器的实际复位之间的延时取决于 TI1 输入端的重同步电路。

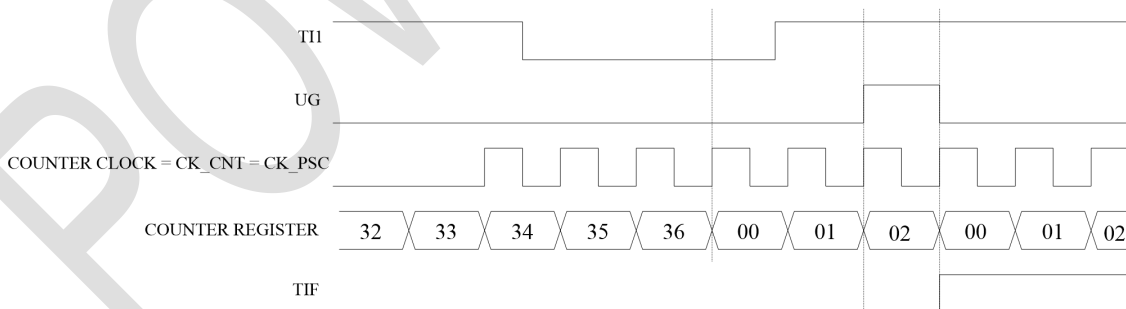


图 17-20 复位触发下模式的控制电路

门控触发模式

计数器由选中的输入端信号的电平使能。

在如下的例子中，计数器只在 TI1 为低时向上计数：

1. 配置通道 1 用于检测 TI1 上的低电平。配置输入滤波器带宽(本例中，不需要滤波，所

以保持 IC1F=0000)。触发操作中不使用捕获预分频器，所以不需要配置。配置 T21_CCMR1 寄存器中的 CC1S 选择 TI1 输入捕获源。配置 T21_CCER1 寄存器的 CC1P=1 来确定极性(只检测低电平)。

2. 配置 T21_SMCR 寄存器的 SMS=101，选择定时器为门控触发模式；配置 T21_SMCR 寄存器中 TS=101，选择 TI1 作为输入源。

3. 配置 T21_CR1 寄存器的 CEN=1，启动计数器(在门控模式下，如果 CEN=0，则计数器不能启动，不论触发输入电平如何)。

只要 TI1 为低，计数器开始依据内部时钟计数，一旦 TI1 变高则停止计数。当计数器开始或停止时 TIF 标志位都会被置位。

TI1 上升沿和计数器实际停止之间的延时取决于 TI1 输入端的重同步电路。

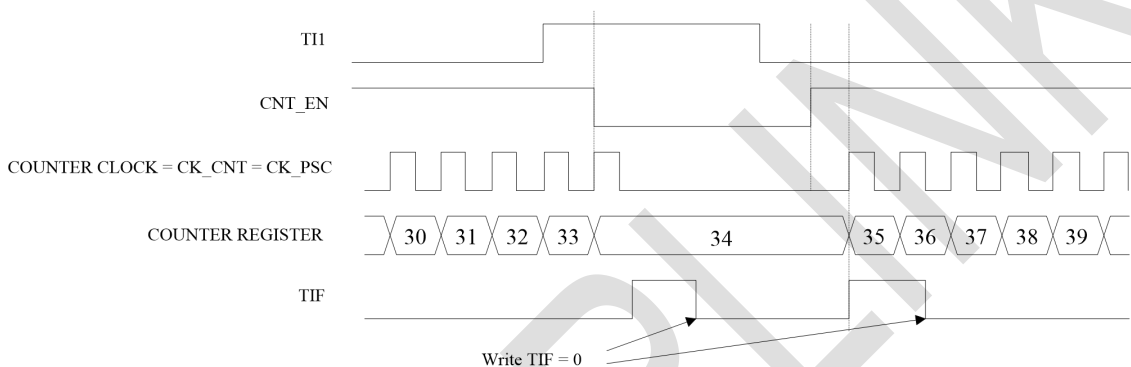


图 17-21 门控触发模式下的控制电路

外部时钟模式2+触发模式

外部时钟模式 2 可以与另一个输入信号的触发模式一起使用。这时，ETR 信号被用作外部时钟的输入，另一个输入信号可用作触发模式(支持标准触发模式，复位触发模式和门控触发模式)。请注意不能把 ETR 配置成 TRGI(通过 T21_SMCR 寄存器的 TS 位)。

在下面的例子中，一旦在 TI1 上出现一个上升沿，计数器即在 ETR 的每一个上升沿向上计数一次：

- 通过 T21_ETR 寄存器配置外部触发输入电路。在这个例子中，由于不使用滤波，因此 ETF=0000。配置 ETPS=00 禁止预分频，配置 ETP=0 监测 ETR 信号的上升沿，配置 ECE=1 使能外部时钟模式 2。

- 使用通道 1 监测 TI1 的上升沿。配置输入滤波(由于本例不使用滤波，因此配置 IC1F=0000)。由于触发操作不使用预分频，所以不配置预分频器，配置 T21_CCMR1 寄存器中的 CC1S 位选择 TI1 输入捕获源。配置 T21_CCER1 寄存器的 CC1P=0 来选择上升沿触发。

- 配置 T21_SMCR 寄存器的 SMS=110 来选择定时器为触发模式。配置 T21_SMCR 寄存器的 TS=101 来选择 TI1 作为输入源。

当 TI1 上出现一个上升沿时，TIF 标志被设置，计数器开始在 ETR 的上升沿计数。

TI1 信号的上升沿和计数器实际时钟之间的延时取决于 TI1 输入端的重同步电路。

ETR 信号的上升沿和计数器实际时钟之间的延时取决于 ETRP 输入端的重同步电路。

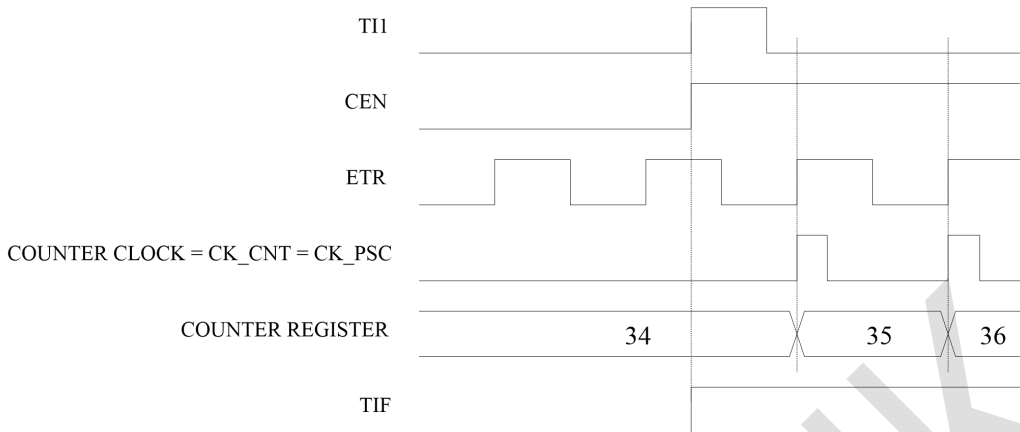


图 17-22 外部时钟模式 2+触发模式下的控制电路

17.4.6 与 T5/T6 定时器的同步

在某些型号的芯片中，定时器在内部互相联结，用于定时器的同步或链接。当某个定时器配置成主模式时，可以输出触发信号(TRGO)到那些配置为从模式的定时器来完成复位，启动，停止的操作，或者作为那些定时器的驱动时钟。

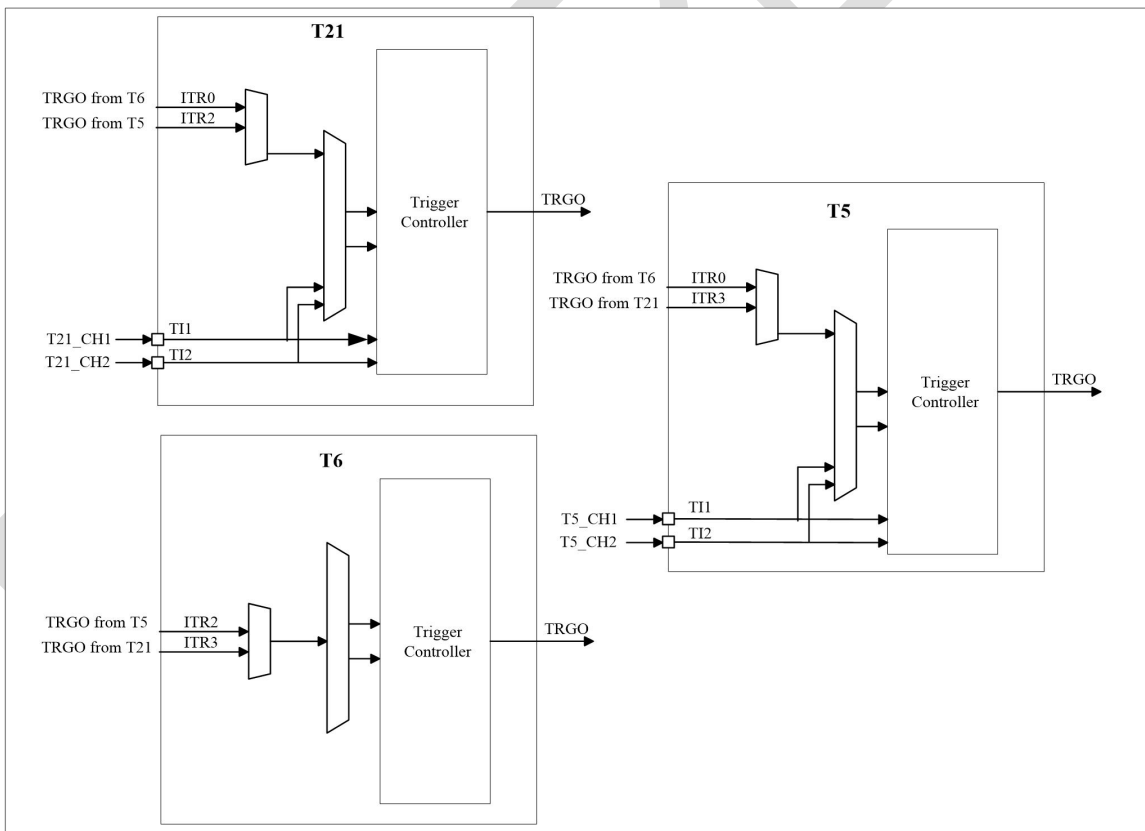


图 17-23 定时器链接系统的实现图列

下图描述了触发从模式选择和主模式选择的框图

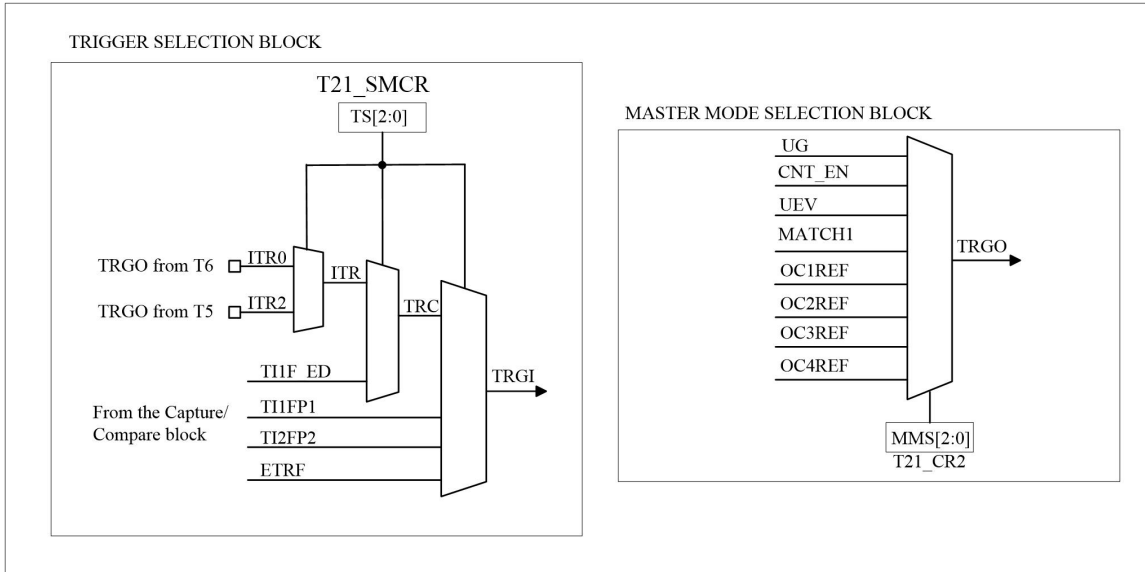


图 17-24 触发从模式/主模式的选择框图

使用一个定时器作为另一个定时器的预分频时钟

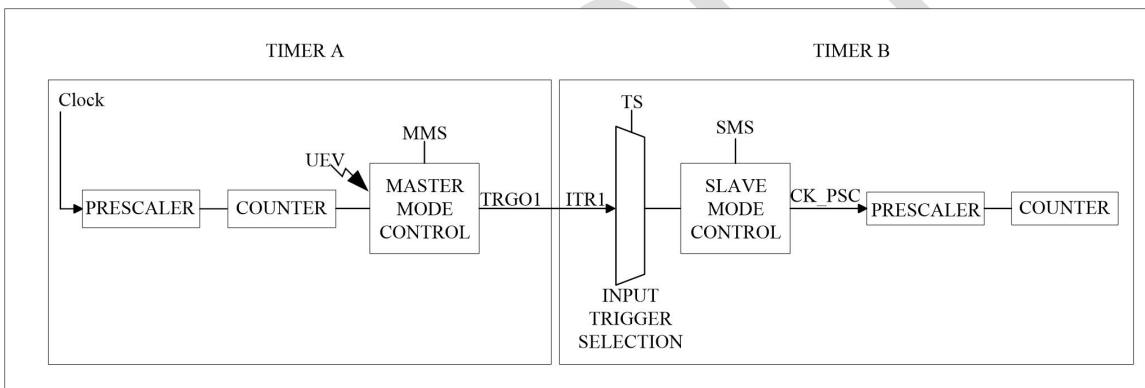


图 17-25 主/触发从模式的定时器例子

例如，用户可以配置定时器A作为定时器B的预分频时钟，需进行如下配置：

1. 配置定时器A为主模式，使得在每个更新事件(UEV)时输出周期性的触发信号。配置T21_CR2寄存器的MMS=010，使每个更新事件时TRGO能输出一个上升沿。
2. 定时器A输出的TRGO信号链接到定时器B。定时器B需要配置成触发从模式，使用ITR1作为输入触发信号。以上操作可以通过配置 T21_SMCR寄存器的TS=001实现。
3. 配置T21_SMCR寄存器的SMS=111将时钟/触发控制器设置为外部时钟模式1。此操作将使定时器A输出的周期性触发信号(由定时器A的溢出产生)的上升沿驱动定时器B的时钟。
4. 最后，置位两个定时器的CEN位(T21_CR1寄存器中)，使能两个定时器。

注意：如果选择OCi作为定时器A输出的触发信号(MMS=1xx)，它的上升沿将驱动定时器B的时钟。

使用一个定时器使能另一个定时器

在本例中，我们用定时器 A 的比较输出使能定时器 B，定时器 B 仅在定时器 A 的 OC1REF 信号为高时按照自己的驱动时钟计数。两个定时器都使用 4 分频的 f_{MASTER} 为时钟($f_{CK_CNT} = f_{MASTER}/4$)。

1. 配置定时器 A 为主模式, 将比较输出信号(OC1REF)作为触发信号输出。(配置 Tx_CR2 寄存器的 MMS=100)。
 2. 配置定时器 A 的 OC1REF 信号的波形(Tx_CCMR1 寄存器)。
 3. 配置定时器 B 把定时器 A 的输出作为自己的触发输入信号(配置 Tx_SMCR 寄存器的 TS=001)。
 4. 配置定时器 B 为门控触发模式(配置 Tx_SMCR 寄存器的 SMS=101)。
 5. 置位 CEN 位(Tx_CR1 寄存器), 使能定时器 B。
 6. 置位 CEN 位(Tx_CR1 寄存器), 使能定时器 A。
- 注意: 两个计数器的时钟并不同步, 但仅影响定时器 B 的使能信号。

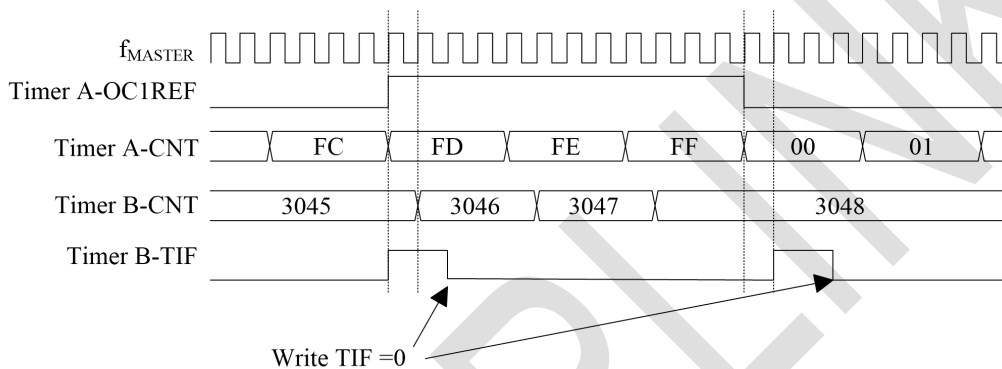


图 17-26 定时器 A 的输出门控触发器定时器 B

上图的例中, 定时器 B 的计数器和预分频器都没有在启动前初始化, 所以都是从现有值开始计数的。如果在启动定时器 A 之前复位两个定时器, 用户就可以写入期望的数值到定时器的计数器, 使之从指定值开始计数。对定时器的复位操作可以通过软件写 Tx_EGR 寄存器的 UG 位实现。

在下一个例子中, 我们使定时器 A 和定时器 B 同步。定时器 A 为主模式并从 0 启动计数。定时器 B 为触发从模式, 并从 0xE7 启动计数。两个定时器采用相同的分频系数。当清除 Tx_CR1 寄存器的 CEN 位时, 定时器 A 被禁止, 同时定时器 B 停止计数。

1. 配置定时器 A 为主模式, 将比较输出信号(OC1REF)作为触发信号输出。(配置 Tx_CR2 寄存器的 MMS=100)。
2. 配置定时器 A 的 OC1REF 信号的波形(Tx_CCMR1 寄存器)。
3. 配置定时器 B 把定时器 A 的输出作为自己的触发输入信号(配置 Tx_SMCR 寄存器的 TS=001)。
4. 配置定时器 B 为门控触发模式(配置 Tx_SMCR 寄存器的 SMS=101)。
5. 通过对 UG 位(Tx_EGR 寄存器)写 1, 复位定时器 A。
6. 通过对 UG 位(Tx_EGR 寄存器)写 1, 复位定时器 B。
7. 将 0xE7 写入定时器 B 的计数器中(Tx_CNTRL), 初始化定时器 B。
8. 通过对 CEN 位(Tx_CR1 寄存器)写 1, 使能定时器 B。
9. 通过对 CEN 位(Tx_CR1 寄存器)写 1, 启动定时器 A。
10. 通过对 CEN 位(Tx_CR1 寄存器)写 0, 停止定时器 A。

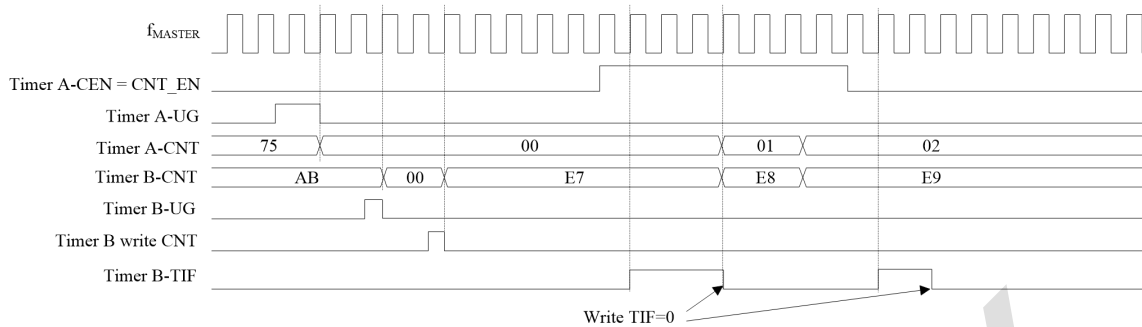


图 17-27 定时器 A 的计数器使能信号 (CNT_EN) 门控触发定时器 B

使用一个定时器启动另一个定时器

在本例中，我们用定时器 A 的更新事件来使能定时器 B。定时器 B 在定时器 A 发生更新事件时按照定时器 B 自己的驱动时钟从它的现有值开始计数(可以是非 0 值)。定时器 B 在收到触发信号后自动使能 CEN 位，并开始计数，一直持续到用户向 T21_CR1 寄存器的 CEN 位写 0。两个定时器都使用 4 分频的 f_{MASTER} 作为驱动时钟($f_{CK_CNT} = f_{MASTER}/4$)。

1. 配置定时器 A 为主模式，输出更新信号(UEV)。(配置 T21_CR2 寄存器的 MMS=010)。
2. 配置定时器 A 的周期(T21_ARR 寄存器)。
3. 配置定时器 B 用定时器 A 的输出作为输入的触发信号(配置 T21_SMCR 寄存器的 TS=001)。
4. 配置定时器 B 为触发模式(配置 T21_SMCR 寄存器的 SMS=110)。
5. 置位 CEN 位(T21_CR1 寄存器)启动定时器 A。

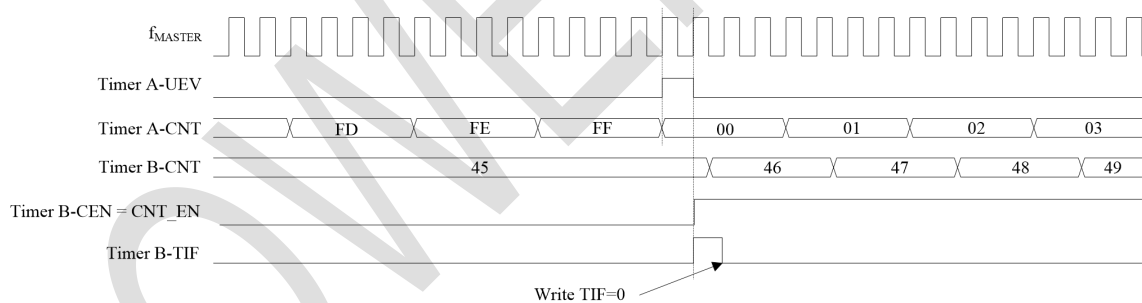


图 17-28 定时器 A 的更新事件 (TIMERA-UEV) 触发定时器 B

如同前面的例子，用户也可以在启动计数器前对它们初始化。下图的例子采用和图 17-28 一样的配置，但用普通触发模式（配置 T21_SMCR 寄存器的 SMS=110）取代了门控触发模式。

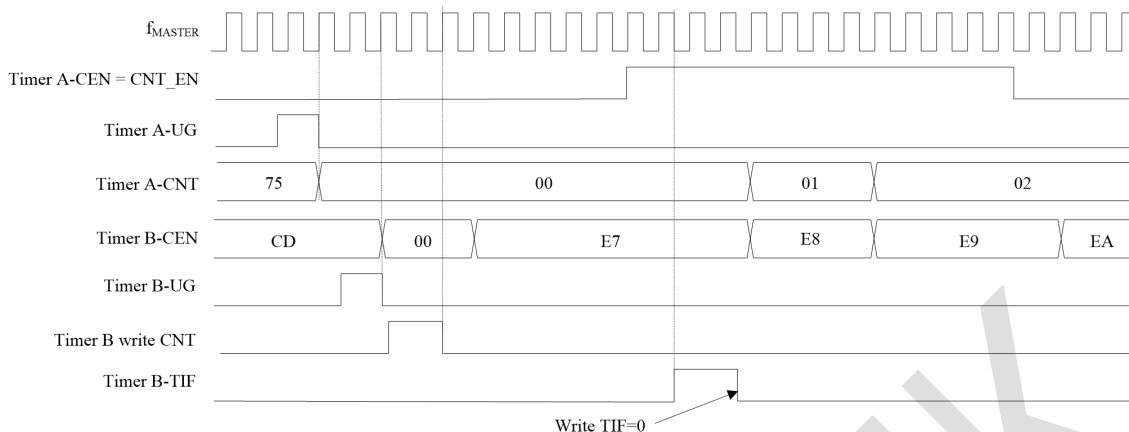


图 17-29 定时器 A 的计数器使能信号 CNT_EN 触发定时器 B 用外部信号同步的触发两个定时器

在本例中，使用 TI1 的上升沿使能定时器 A，并同时使能定时器 B。定时器如图 14-25 连接。为了保持定时器的链接，定时器 A 需要配置成主/从模式(对于 TI1 信号为从模式，对于定时器 B 为主模式)。

1. 配置定时器 A 为主模式，以输出使能信号作为定时器 B 的触发(配置 T21_CR2 寄存器的 MMS=001)。
2. 配置定时器 A 为从模式，把 TI1 信号作为输入的触发信号(配置 T21_SMCR 寄存器的 TS=100)。
3. 配置定时器 A 的触发模式(配置 T21_SMCR 寄存器的 SMS=110)。
4. 配置定时器 A 为主/从模式(配置 T21_SMCR 寄存器的 MSM=1)。
5. 配置定时器 B 以定时器 A 的输出为输入触发信号(配置 T21_SMCR 寄存器的 TS=001)。
6. 配置定时器 B 的触发模式(配置 T21_SMCR 寄存器的 SMS=110)。

当 TI1(定时器 A 的)上出现上升沿时，两个定时器同步的开始计数，并且 TIF 位都被置起。

注意：在本例中，两个定时器在启动前都进行了初始化(设置 UG 位)，所以它们都从 0 开始计数，但是用户也可以通过修改计数器寄存器(T21_CNT)来插入一个偏移量，这样的话，在定时器 A 的 CK_PSC 信号和 CNT_EN 信号间会插入延时。

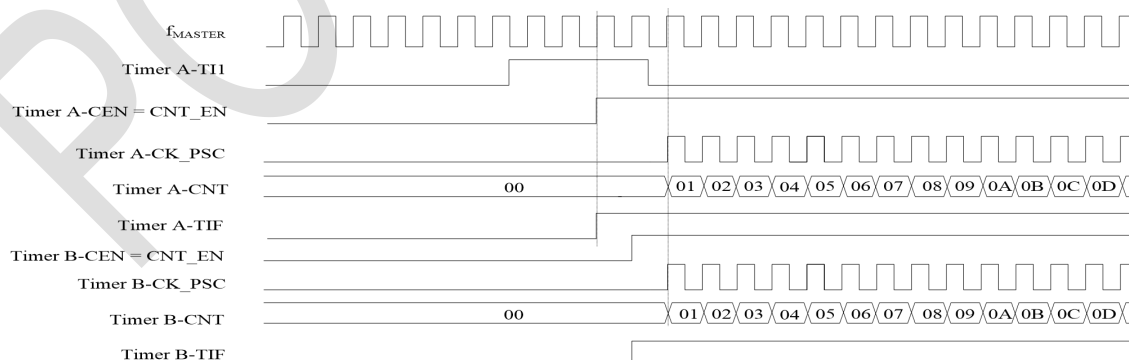


图 17-30 定时器 A 的 TI1 信号触发定时器 A 和定时器 B

17.5_捕获/比较通道

定时器的 I/O 引脚(T21_CCi)可以用作输入捕获或者输出比较，这个功能可以通过配置捕获/比较通道模式寄存器(T21_CCMRi)的 CCiS 通道选择位来实现，此处的 i 代表通道数。

每一个捕获/比较通道都是围绕着一个捕获/比较寄存器(包含影子寄存器)来构建的，包括捕获的输入部分(数字滤波、多路复用和预分频器)，和输出部分(比较器和输出控制)。

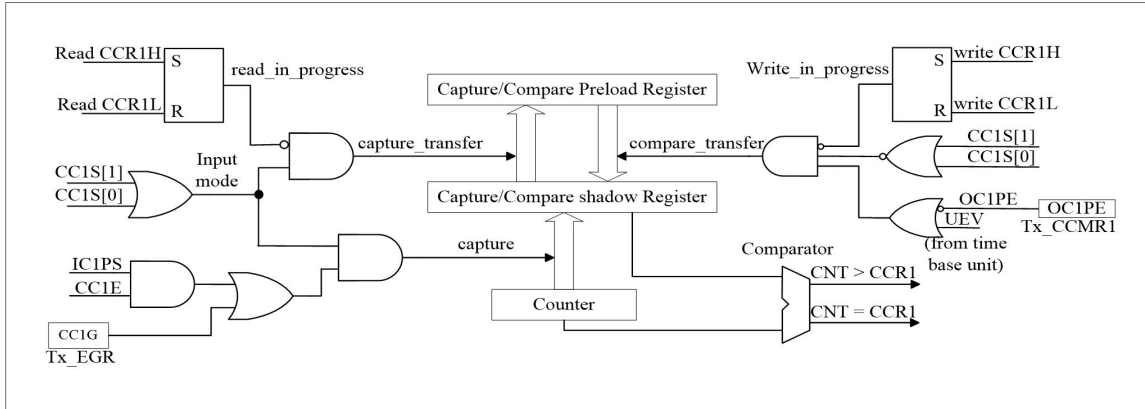


图 17-31 捕获/比较通道 1 的主要电路

捕获/比较模块由一个预装载寄存器和一个影子寄存器组成。读写过程仅操作预装载寄存器。

在捕获模式下，捕获发生在影子寄存器上，然后再复制到预装载寄存器中。

在比较模式下，预装载寄存器的内容被复制到影子寄存器中，然后影子寄存器的内容和计数器进行比较。

当通道被配置成输出模式时(T21_CCMRi 寄存器的 CCiS=00)，可以随时访问 T21_CCRi 寄存器。(此处的 i 指通道数)

当通道被配置成输入模式时，对 T21_CCRi 寄存器的读操作类似于计数器的读操作；当捕获发生时，计数器的内容被捕获到 T21_CCRi 影子寄存器，然后再复制到预装载寄存器中。在读操作进行中，预装载寄存器是被冻结的。

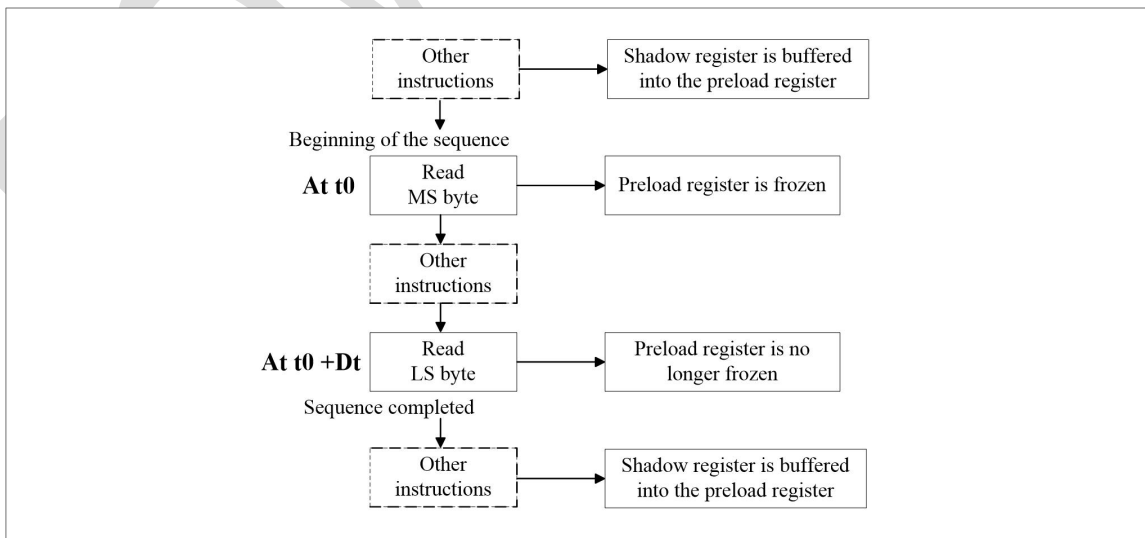


图 17-32 捕获模式下的 16 位 T21_CCRi 寄存器的读操作

图 17-32 描述了 16 位的 CCRi 寄存器的读操作流程，被缓存的数据将保持不变直到读流程结束。

在整个读流程结束后，如果仅仅读了 T21_CCRiL 寄存器，返回计数器数值的低位(LS)。

如果在读了低位(LS)数据以后再读高位(MS)数据，将不再返回同样的低位数据。

17.5.1 16 位 T21_CCRi 寄存器的写流程

16 位 T21_CCRi 寄存器的写操作通过预装载寄存器完成。必需使用两条指令来完成整个流程，一条指令对应一个字节。必需先写高位字节(MS)。

在写高位字节(MS)时，影子寄存器的更新被禁止直到低位字节(LS)的写操作完成。不要使用直接写低位指令，因为该指令先写低位字节，会导致错误的写入。

17.5.2 输入模块

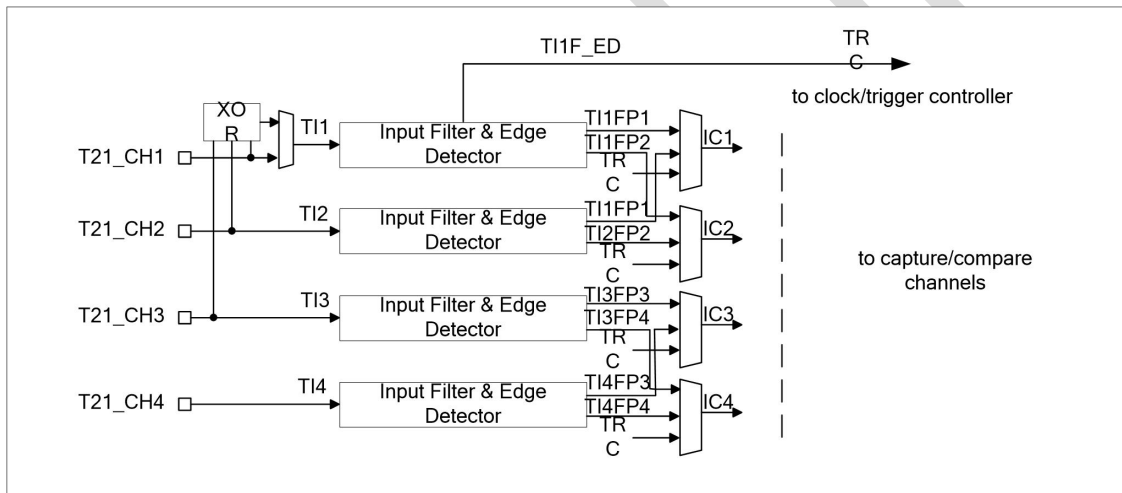


图 17-33 输入模块的框图

如图 17-33，输入部分对相应的 TIx 输入信号采样，并产生一个滤波后的信号 TIxF。然后，一个带极性选择的边缘监测器产生一个信号(TIxFPx)，它可以作为触发模式控制器的输入触发或者作为捕获控制。该信号通过预分频进入捕获寄存器(ICxPS)。

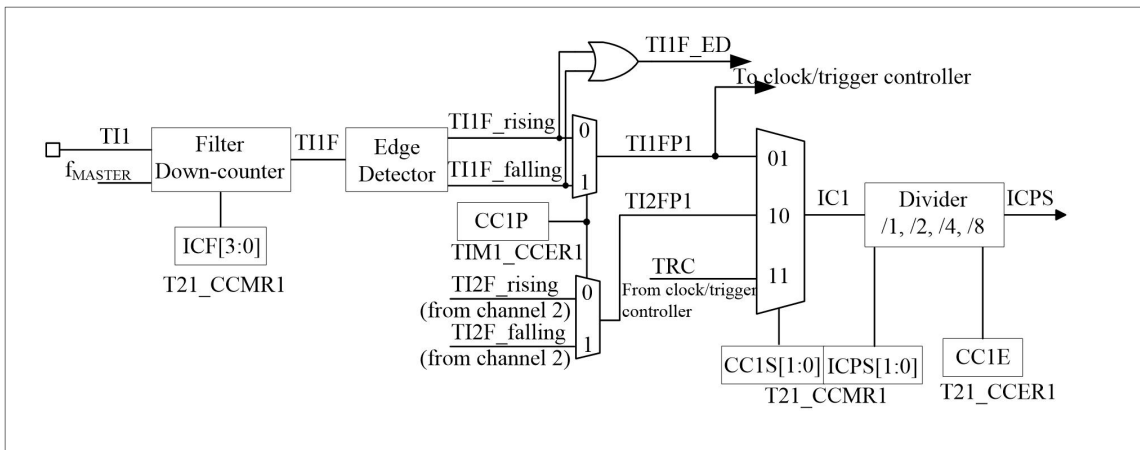


图 17-34 T21 通道 1 的输入

17.5.3 输入捕获模式

在输入捕获模式下，当检测到 IC_i 信号上相应的边沿后，计数器的当前值被锁存到捕获/比较寄存器(T21_CCR_x)中。当发生捕获事件时，相应的 CC_iIF 标志(T21_SR1 寄存器)被置 1。

如果 T21_IER 寄存器的 CC_iIE 位被置位，也就是使能了中断，则将产生中断请求。如果发生捕获事件时 CC_iIF 标志已经为高，那么重复捕获标志 CC_iOF(T21_SR2 寄存器)被置 1。写 CC_iIF=0 或读取存储在 T21_CCR_iL 寄存器中的捕获数据都可清除 CC_iIF。写 CC_iOF=0 可清除 CC_iOF。

以下例子说明如何在 TI1 输入的上升沿时捕获计数器的值到 T21_CCR1 寄存器中，步骤如下：

1. 选择有效输入端：例如 T21_CCR1 连接到 TI1 输入，所以写入 T21_CCR1 寄存器中的 CC1S=01，此时通道被配置为输入，并且 T21_CCR1 寄存器变为只读。

2. 根据输入信号 TI_i 的特点，可通过配置 T21_CCMR_i 寄存器中的 IC_iF 位来设置相应的输入滤波器的滤波时间。假设输入信号在最多 5 个时钟周期的时间内抖动，我们须配置滤波器的带宽长于 5 个时钟周期；因此我们可以连续采样 8 次，以确认在 TI_i 上一次真实的边沿变换，即在 TIM_i_CCMR1 寄存器中写入 IC1F=0011，此时，只有连续采样到 8 个相同的 TI_i 信号，信号才为有效(采样频率为 f_{MASTER})。

3. 选择 TI1 通道的有效转换边沿，在 T21_CCER1 寄存器中写入 CC1P=0(上升沿)。

4. 配置输入预分频器。在本例中，我们希望捕获发生在每一个有效的电平转换时刻，因此预分频器被禁止(写 T21_CCMR1 寄存器的 IC1PSC=00)。

5. 设置 T21_CCER1 寄存器的 CC1E=1，允许捕获计数器的值到捕获寄存器中。

6. 如果需要，通过设置 T21_IER 寄存器中的 CC1IE 位允许相关中断请求。

当发生一个输入捕获时：

- 当产生有效的电平转换时，计数器的值被传送到 T21_CCR1 寄存器。
- CC1IF 标志被设置(中断标志)。当发生至少 2 个连续的捕获时，而 CC1IF 未曾被清除时，CC1OF 也被置 1。
- 如设置了 CC1IE 位，则会产生一个中断。

为了处理捕获溢出(CC10F 位)，建议在读出重复捕获标志之前读取数据，这是为了避免丢失在读出捕获溢出标志之后和读取数据之前可能产生的重复捕获信息。

注意：设置 T21_EGR 寄存器中相应的 CCIg 位，可以通过软件产生输入捕获中断。

PWM 输入信号测量

该模式是输入捕获模式的一个特例，除下列区别外，操作与输入捕获模式相同：

- 两个 ICi 信号被映射至同一个 TiI 输入。
- 这两个 ICi 信号的有效边沿的极性相反。
- 其中一个 TiIFP 信号被作为触发输入信号，而触发模式控制器被配置成复位触发模式。

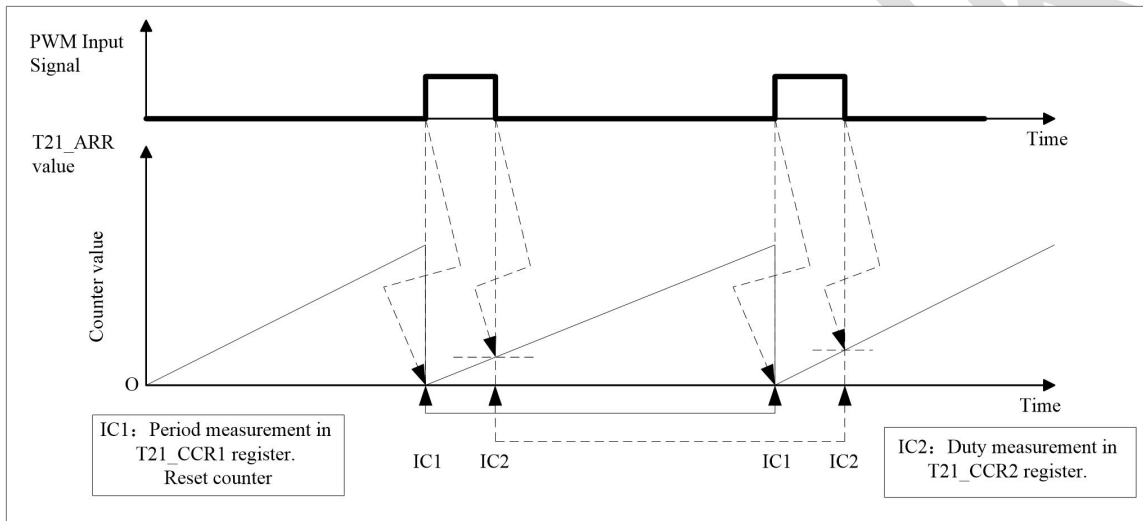


图 17-35 PWM 输入信号测量

例如，你可以用以下方式测量 TI1 上输入的 PWM 信号的周期(T21_CCR1 寄存器)和占空比(T21_CCR2 寄存器)。(具体取决于 fMASTER 的频率和预分频器的值)

1. 选择 T21_CCR1 的有效输入：置 T21_CCMR1 寄存器的 CC1S=01(选中 TI1)。
2. 选择 TI1FP1 的有效极性(用来捕获数据到 T21_CCR1 中和清除计数器)：置 CC1P=0(上升沿有效)。
3. 选择 T21_CCR2 的有效输入：置 T21_CCMR2 寄存器的 CC2S=10(选中 TI1FP2)。
4. 选择 TI1FP2 的有效极性(捕获数据到 T21_CCR2)：置 CC2P=1(下降沿有效)。
5. 选择有效的触发输入信号：置 T21_SMCR 寄存器中的 TS=101(选择 TI1FP1)。
6. 配置触发模式控制器为复位触发模式：置 T21_SMCR 中的 SMS=100。
7. 使能捕获：置 T21_CCER1 寄存器中 CC1E=1, CC2E=1。

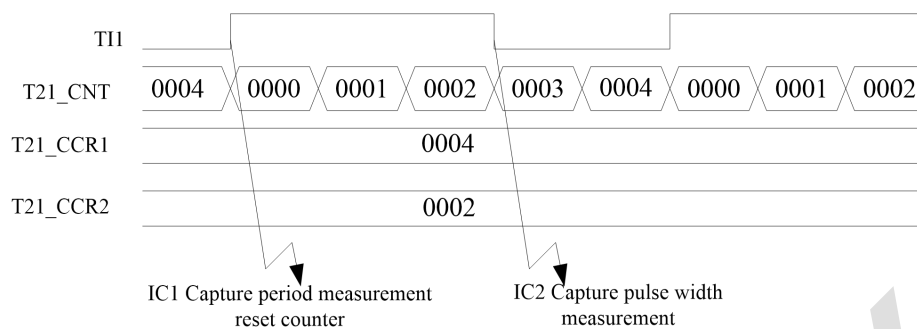


图 17-36 PWM 输入信号测量实例

17.5.4 输出模块

输出模块会产生一个用来做参考的中间波形，称为 OCiREF(高有效)。刹车功能和极性的处理都在模块的最后处理。

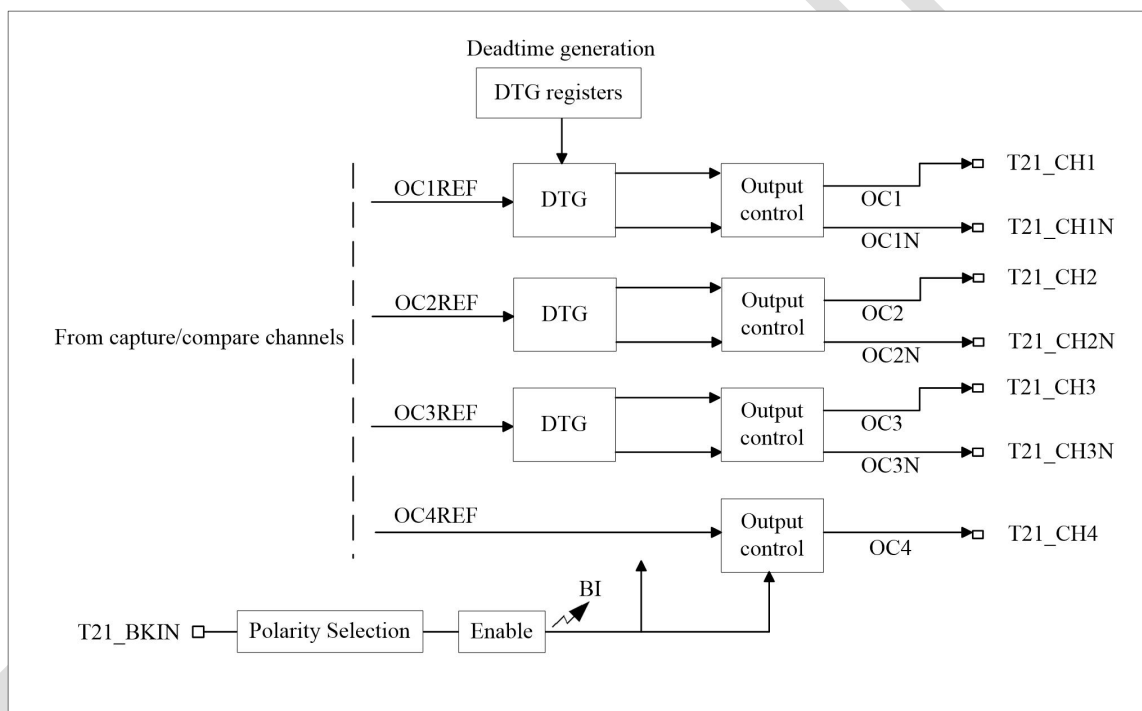


图 17-37 输出模块框图

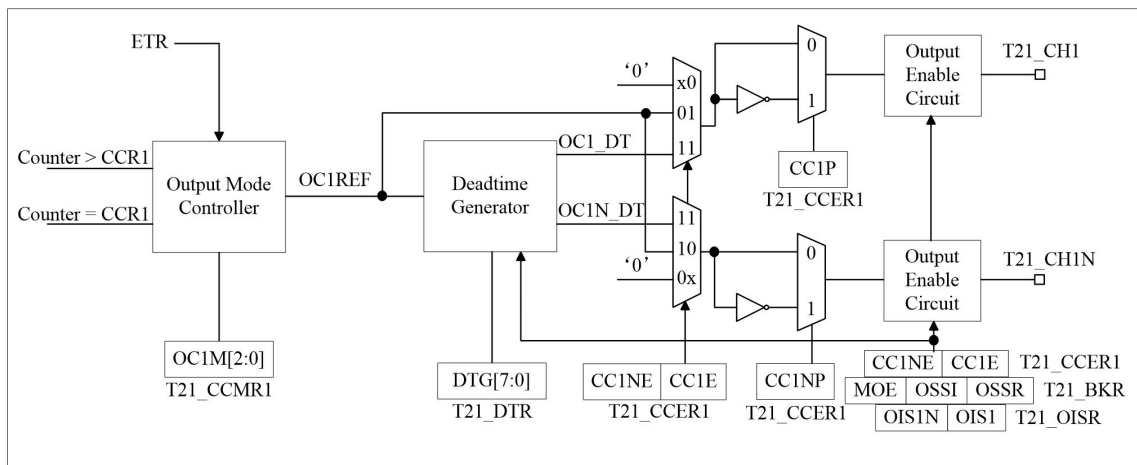


图 17-38 详细的带互补输出的输出模块框图（通道 1）

17.5.5 强制输出模式

在输出模式(T21_CCMRi 寄存器中 CCiS=00)下，输出比较信号能够直接由软件强置为高或低状态，而不依赖于输出比较寄存器和计数器间的比较结果。

置 T21_CCMRi 寄存器中相应的 OCiM=101，即可强置输出比较信号为有效状态。这样 OCiREF 被强置为高电平(OCiREF 始终为高电平有效)，而 OCi 的输出是高还是低则取决于 CCiP 极性标志位。

例如：CCiP=0(OCi 高电平有效)，则 OCi 被强置为高电平。

置 T21_CCMRi 寄存器的 OCiM=100，可强置 OCiREF 信号为低。

该模式下，在 T21_CCRi 影子寄存器和计数器之间的比较仍然在进行，相应的标志也会被修改，也仍然会产生相应的中断。

17.5.6 输出比较模式

此模式用来控制一个输出波形或者指示一段给定的时间已经达到。

当计数器与捕获/比较寄存器的内容相同时，有如下操作：

- 根据不同的输出比较模式，相应的 OCi 输出信号：
 - 保持不变(OCiM=000)
 - 设置为有效电平(OCiM=001)
 - 设置为无效电平(OCiM=010)
 - 翻转(OCiM=011)
- 设置中断状态寄存器中的标志位(T21_SR1 寄存器中的 CCiIF 位)。
- 若设置了相应的中断使能位(T21_IER 寄存器中的 CCiIE 位)，则产生一个中断。

T21_CCMRi 寄存器的 OCiM 位用于选择输出比较模式，而 T21_CCMRi 寄存器的 CCiP 位用于选择有效和无效的电平极性。

T21_CCMRi 寄存器的 OCiPE 位用于选择 T21_CCRi 寄存器是否需要使用预装载寄存器。

在输出比较模式下，更新事件 UEV 对 OCiREF 和 OCi 输出没有影响。时间精度为计数器的一个计数周期。输出比较模式也能用来输出一个单脉冲。

输出比较模式的配置步骤：

1. 选择计数器时钟(内部，外部，预分频器)。
2. 将相应的数据写入 T21_ARR 和 T21_CCRi 寄存器中。
3. 如果要产生一个中断请求，设置 CCiE 位。
4. 选择输出模式步骤：
 - 要求计数器与 CCRi 匹配时翻转 OCiM 的输出管脚，设置 OCiM=011
 - 置 OCiPE = 0 禁用预装载寄存器
 - 置 CCiP = 0 选择高电平为有效电平
 - 置 CCiE = 1 使能输出
5. 设置 T21_CR1 寄存器的 CEN 位来启动计数器

T21_CCRi 寄存器能够在任何时候通过软件进行更新以控制输出波形，条件是未使用预装载寄存器(OCiPE='0'，否则 T21_CCRi 的影子寄存器只能在发生下一次更新事件时被更新)。图 14-39 给出了一个例子。

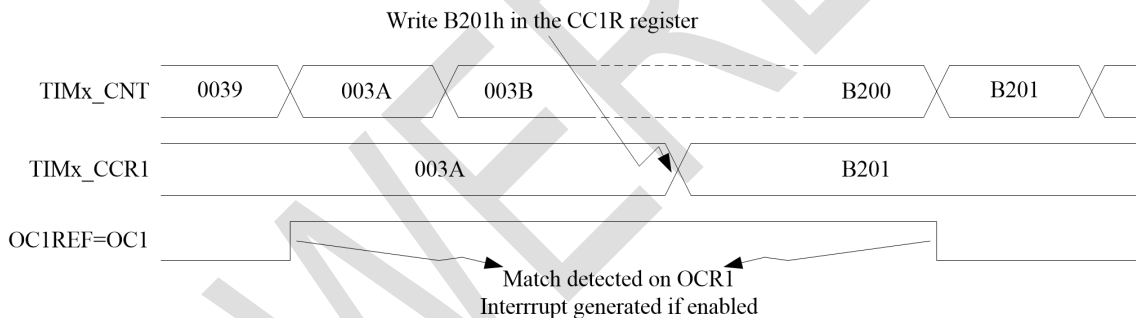


图 17-39 输出比较模式：OC1 的翻转

17.5.7 PWM 模式

脉冲宽度调制(PWM)模式可以产生一个由 T21_ARR 寄存器确定频率、由 T21_CCRi 寄存器确定占空比的信号。

在 T21_CCMRi 寄存器中的 OCiM 位写入'110'(PWM 模式 1)或'111'(PWM 模式 2)，能够独立地设置每个 OCi 输出通道产生一路 PWM。必须设置 T21_CCMRi 寄存器的 OCiPE 位使能相应的预装载寄存器，也可以设置 T21_CR1 寄存器的 ARPE 位使能自动重载的预装载寄存器(在向上计数模式或中央对称模式中)。

由于仅当发生一个更新事件的时候，预装载寄存器才能被传送到影子寄存器，因此在计数器开始计数之前，必须通过设置 T21_EGR 寄存器的 UG 位来初始化所有的寄存器。

OCi 的极性可以通过软件在 T21_CCRi 寄存器中的 CCiP 位设置，它可以设置为高电平有效或低电平有效。OCi 的输出使能通过(T21_CCRi 和 T21_BKR 寄存器中)CCiE、MOE、OISi 和 OSSR 位和 OSSI 位的组合来控制。详见 T21_CCRi 寄存器的描述。

在 PWM 模式(模式 1 或模式 2)下, T21_CNT 和 T21_CCRi 始终在进行比较, (依据计数器的计数方向)以确定是否符合 $T21_CCRi \leq T21_CNT$ 或者 $T21_CNT \leq T21_CCRi$ 。

根据 T21_CR1 寄存器中 CMS 位域的状态, 定时器能够产生边沿对齐的 PWM 信号或中央对齐的 PWM 信号。

PWM 边沿对齐模式

- 向上计数配置

当 T21_CR1 寄存器中的 DIR 位为低的时候执行向上计数。

下面是一个 PWM 模式 1 的例子。当 $T21_CNT < T21_CCRi$ 时, PWM 参考信号 OCiREF 为高, 否则为低。如果 T21_CCRi 中的比较值大于自动重装载值(T21_ARR), 则 OCiREF 保持为'1'。如果比较值为 0, 则 OCiREF 保持为'0'。下图为 T21_ARR=8 时边沿对齐的 PWM 波形实例。

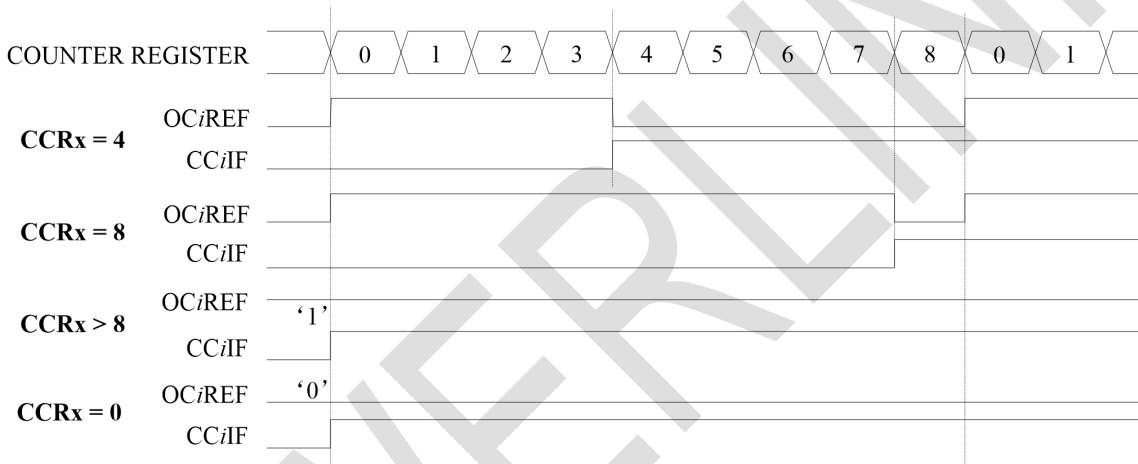


图 17-40 边沿对齐, PWM 模式 1 的波形 (ARR=8)

当选择 PWM 模式 2 时, 当 $T21_CNT < T21_CCRi$ 时, PWM 参考信号 OCiREF 为低, 否则为高。如果 T21_CCRi 中的比较值大于自动重装载值(T21_ARR), 则 OCiREF 保持为'0'。如果比较值为 0, 则 OCiREF 保持为'1'。下图为 T21_ARR=8 时边沿对齐的 PWM 模式 2 波形实例。

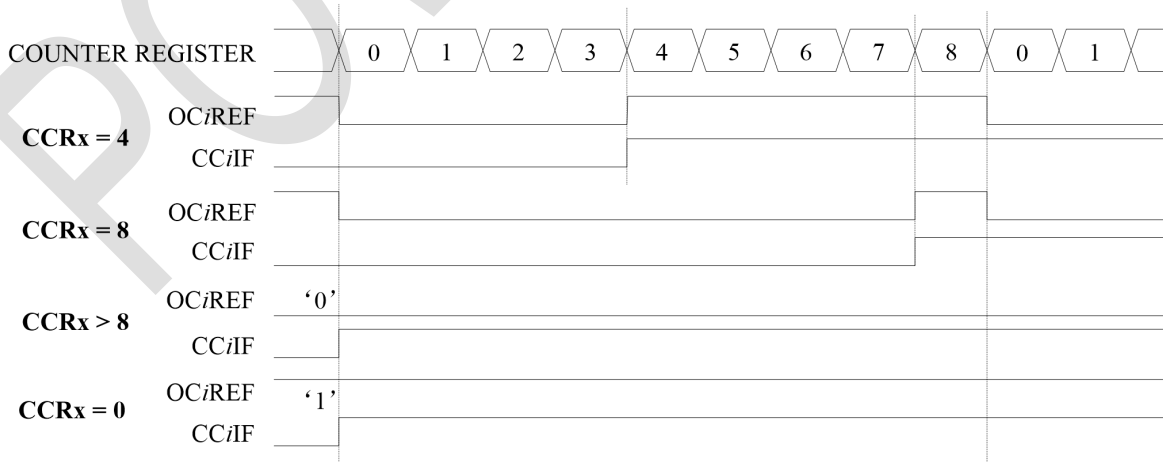


图 17-41 边沿对齐, PWM 模式 2 的波形 (ARR=8)

- 向下计数的配置

当 T21_CR1 寄存器的 DIR 位为高时执行向下计数。

在 PWM 模式 1 时，当 $T21_CNT > T21_CCR_i$ 时参考信号 OC_iREF 为低，否则为高。如果 T21_CCR_i 中的比较值大于 T21_ARR 中的自动重装值，则 OC_iREF 保持为 '1'。该模式下不能产生 0% 的 PWM 波形。下图为边沿对齐模式向下计数 PWM 模式 1 的实例波形图。

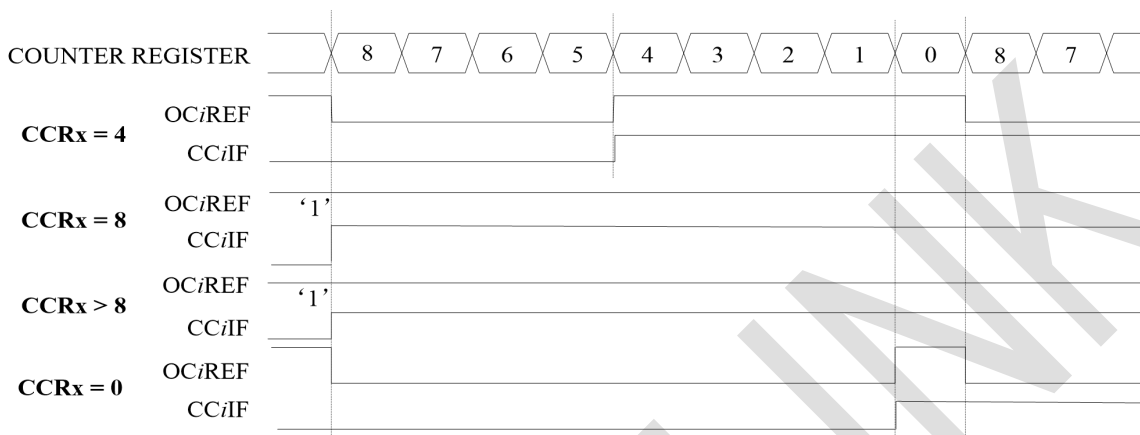


图 17-42 边沿对齐向下计数，PWM 模式 1 波形图

在 PWM 模式 2 时，当 $T21_CNT > T21_CCR_i$ 时参考信号 OC_iREF 为高，否则为低。如果 T21_CCR_i 中的比较值大于 T21_ARR 中的自动重装值，则 OC_iREF 保持为 '0'。该模式下不能产生 100% 的 PWM 波形。下图为边沿对齐模式向下计数 PWM 模式 2 的实例波形图。

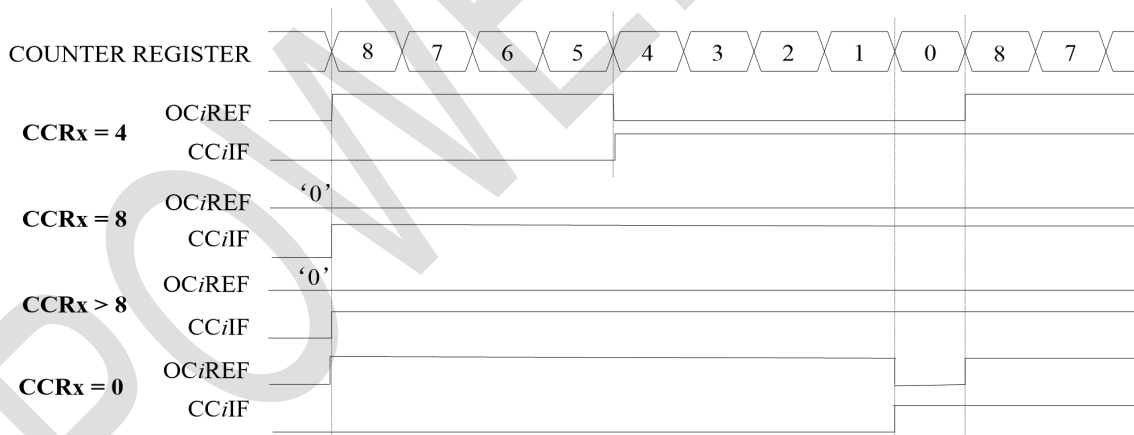


图 17-43 边沿对齐向下计数，PWM 模式 2 波形图

PWM 中央对齐模式

当 T21_CR1 寄存器中的 CMS 位不为 '00' 时为中央对齐模式(所有其他的配置对 OC_iREF/OC_i 信号都有相同的作用)。

根据不同的 CMS 位的设置，比较标志可以在计数器向上计数，向下计数，或向上和向下计数时被置 1。T21_CR1 寄存器中的计数方向位(DIR)由硬件更新，不要用软件修改它。

图 17-44 给出了一些中央对齐的 PWM 波形的例子

- Tx_ARR=8
- PWM 模式 1
- 标志位在以下三种情况下被置位(以箭头形式在一中标出)
 - 只有在计数器向下计数时(CMS=01)
 - 只有在计数器向上计数时(CMS=10)
 - 在计数器向上和向下计数时(CMS=11)

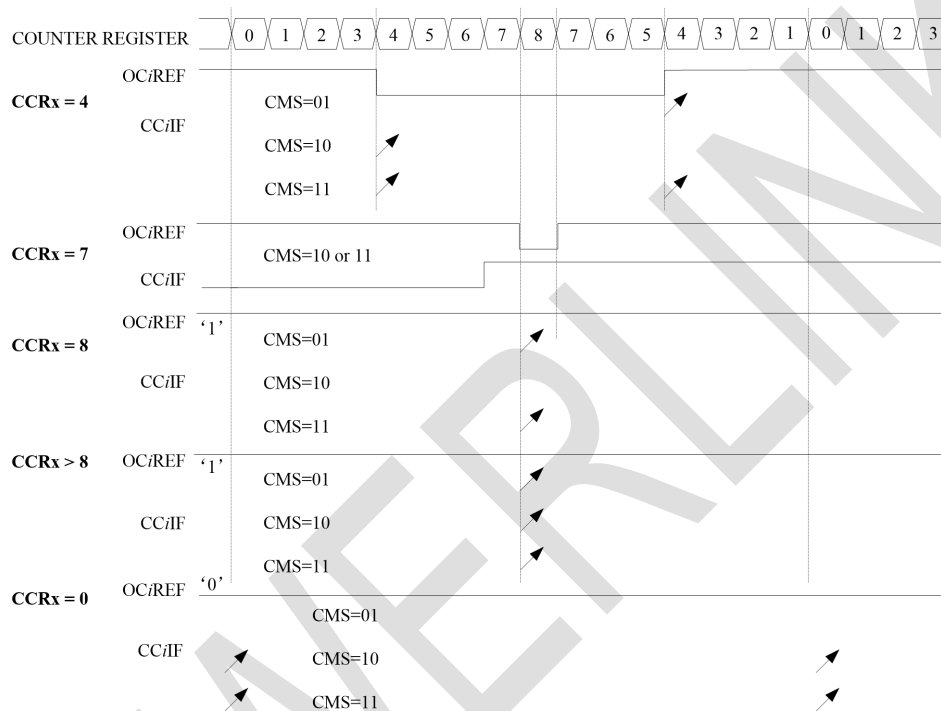


图 17-44 中央对齐的 PWM 波形 (ARR=8)

当选择中央对齐 PWM 模式 2 时, OCiREF 与 PWM 模式 1 相反, 比较标志位 CCiIF 被置 1 的位置不发生改变, 如下图所示。

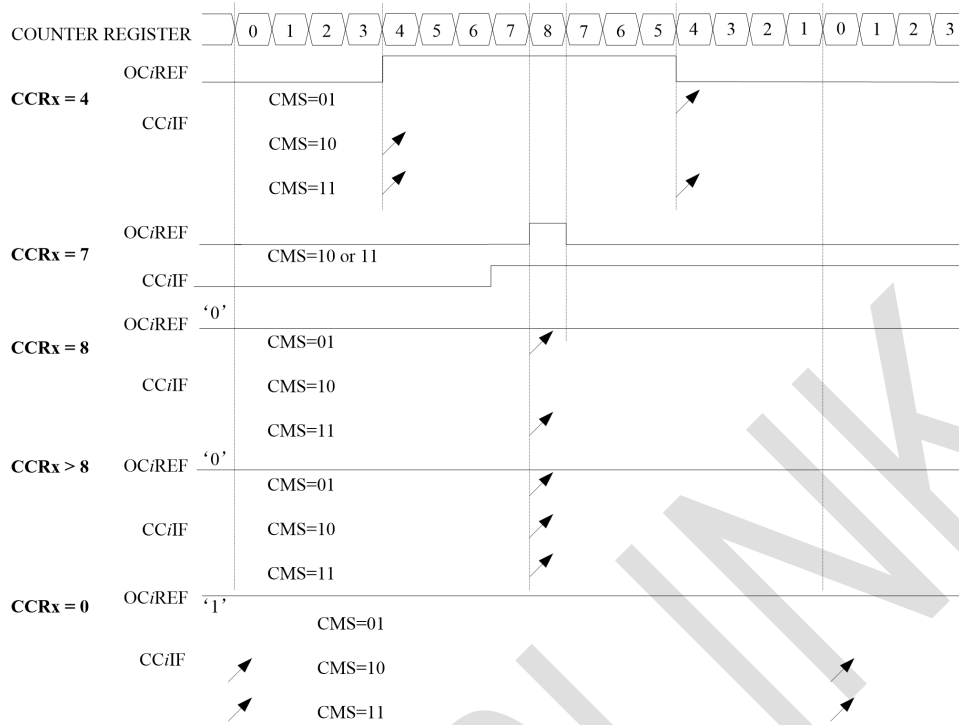


图 17-45 中央对齐 PWM 模式 2 (ARR=8)

单脉冲模式

单脉冲模式(OPM)是前述众多模式的一个特例。这种模式允许计数器响应一个激励,并在一个程序可控的延时之后产生一个脉宽可控的脉冲。

可以通过时钟/触发控制器启动计数器,在输出比较模式或者 PWM 模式下产生波形。设置 T21_CR1 寄存器的 OPM 位将选择单脉冲模式,此时计数器自动地在下一个更新事件 UEV 时停止。

仅当比较值与计数器的初始值不同时,才能产生一个脉冲。启动之前(当定时器正在等待触发),必须如下配置:

- 向上计数方式: 计数器 $CNT < CCRi \leq ARR$
- 向下计数方式: 计数器 $CNT > CCRi$

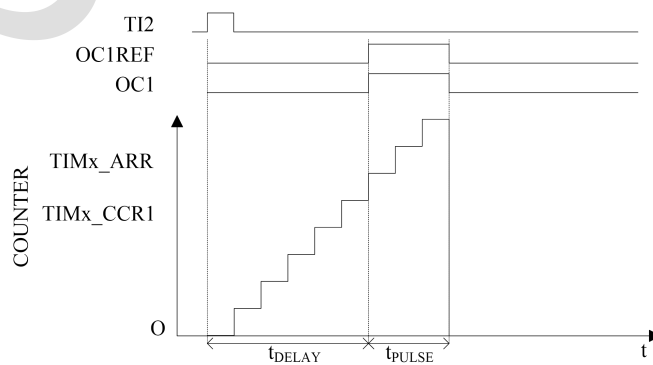


图 17-46 单脉冲模式图例

例如,你需要在从 TI2 输入脚上检测到一个上升沿之后,延迟 t_{DELAY},在 OC1 上产生一

个 t_{PULSE} 宽度的正脉冲:

假定 IC2 作为触发 1 通道的触发源:

- 置 T21_CCMR2 寄存器的 CC2S=01, 把 IC2 映射到 TI2。
- 置 T21_CCER1 寄存器的 CC2P=0, 使 IC2 能够检测上升沿。
- 置 T21_SMCR 寄存器的 TS=110, 使 IC2 作为时钟/触发控制器的触发源(TRGI)。
- 置 T21_SMCR 寄存器的 SMS=110(触发模式), IC2 被用来启动计数器。

OPM 的波形由写入比较寄存器的数值决定(要考虑时钟频率和计数器预分频器)

- t_{DELAY} 由 T21_CCR1 寄存器中的值定义。
- t_{PULSE} 由自动装载值和比较值之间的差值定义(T21_ARR - T21_CCR1)。
- 假定当发生比较匹配时要产生从 0 到 1 的波形, 当计数器达到预装载值时要产生一个从 1 到 0 的波形; 首先要置 T21_CCMR1 寄存器的 OCiM=111, 进入 PWM 模式 2; 根据需要选择地设置 T21_CCMR1 寄存器的 OCiPE=1, 置位 T21_CR1 寄存器中的 ARPE, 使能预装载寄存器; 然后在 T21_CCR1 寄存器中填写比较值, 在 T21_ARR 寄存器中填写自动装载值, 设置 UG 位来产生一个更新事件, 然后等待在 TI2 上的一个外部触发事件。

在这个例子中, T21_CR1 寄存器中的 DIR 和 CMS 位应该置低。

因为只需要一个脉冲, 所以设置 T21_CR1 寄存器中的 OPM=1, 在下一个更新事件(当计数器从自动装载值翻转到 0)时停止计数。

特殊情况: OCx 快速使能

在单脉冲模式下, 对 Ti 输入脚的边沿检测会设置 CEN 位以启动计数器。然后计数器和比较值间的比较操作产生了单脉冲的输出。但是这些操作需要一定的时钟周期, 因此它限制了可得到的最小延时 t_{DELAY} 。

如果要以最小延时输出波形, 可以设置 T21_CCMRi 寄存器中的 OCiFE 位; 此时强制 OCiREF(和 OCx)直接响应激励而不再依赖比较的结果, 输出的波形与比较匹配时的波形一样。OCiFE 只在通道配置为 PWM1 和 PWM2 模式时起作用。

互补输出和死区插入

T21 能够输出三路互补信号, 并且能够管理输出的瞬时关断和接通。请参考 T21 框图。

这段时间通常被称为死区, 用户应该根据连接的输出器件和它们的特性(电平转换的延时、电源开关的延时等)来调整死区时间。

配置 T21_CCERi 寄存器中的 CCiP 和 CCiNP 位, 可以为每一个输出独立地选择极性(主输出 OCi 或互补输出 OCiN)。

互补信号 OCi 和 OCiN 通过下列控制位的组合进行控制: T21_CCERi 寄存器的 CCiE 和 CCiNE 位, T21_BKR 寄存器中的 MOE、OISi、OISiN、OSSI 和 OSSR 位, 详见表 17-15。特别是, 在转换到 IDLE 状态时(MOE 下降到 0)死区控制被激活。

同时设置 CCiE 和 CCiNE 位将插入死区, 如果存在刹车电路, 则还要设置 MOE 位。每一个通道都有一个 8 位的死区发生器。参考信号 OCiREF 可以产生 2 路输出 OCi 和 OCiN。如果 OCi 和 OCiN 为高有效:

- OCi 输出信号与参考信号相同, 只是它的上升沿相对于参考信号的上升沿有一个延迟。
- OCiN 输出信号与参考信号相反, 只是它的上升沿相对于参考信号的下降沿有一个延

迟。

如果延迟大于当前有效的输出宽度(OCi 或者 OCiN)，则不会产生相应的脉冲。

下列几张图显示了死区发生器的输出信号和当前参考信号 OCiREF 之间的关系。(假设 CCIp=0、CCiNP=0、MOE=1、CCiE=1 并且 CCiNE=1)

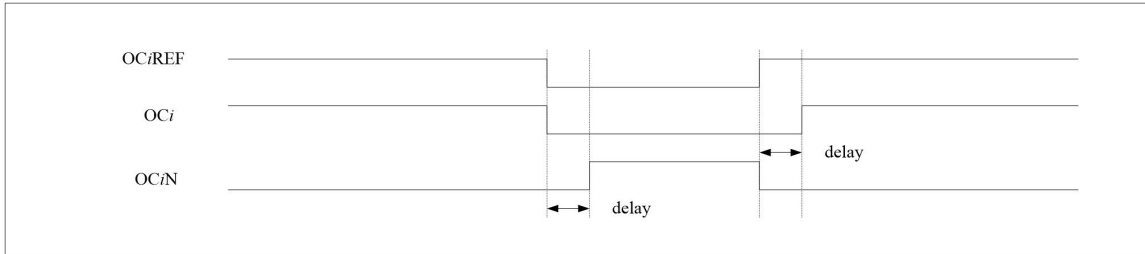


图 17-47 带死区插入的互补输出

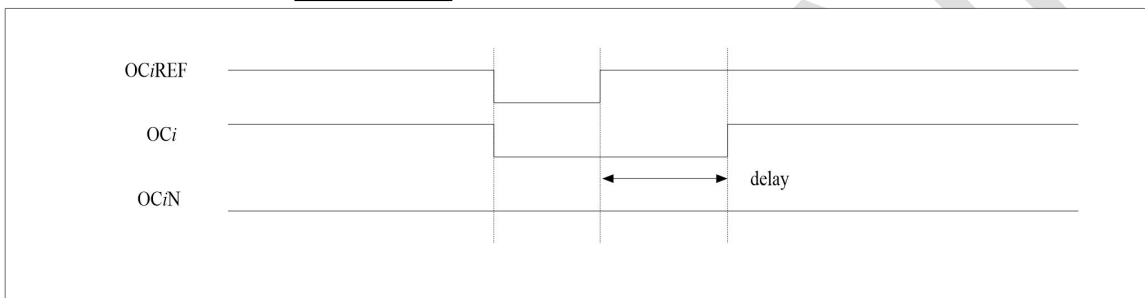


图 17-48 死区波形延迟大于负脉冲

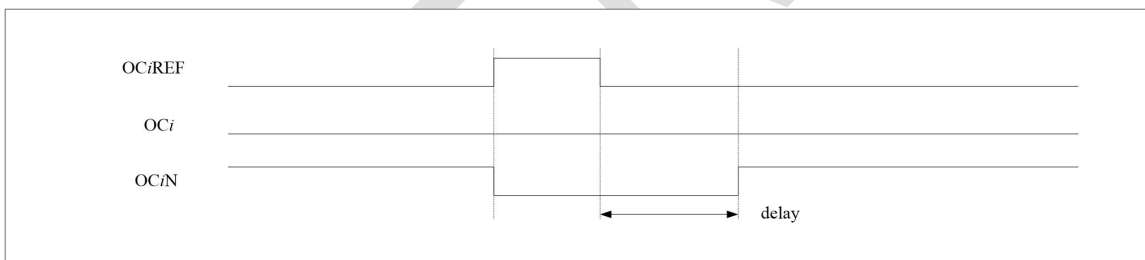


图 17-49 死区波形延迟大于正脉冲

每一个通道的死区延时都是相同的，是由 T21_DTR 寄存器中的 DTG 位编程配置。延时的计算请参考死区寄存器(T21_DTR)。

重定向 OCiREF 到 OCi 或 OCiN

在输出模式下(强置、输出比较或 PWM)，通过配置 T21_CCERi 寄存器的 CCiE 和 CCiNE 位，OCiREF 可以被重定向到 OCi 或者 OCiN 的输出。

这个功能可以在互补输出处于无效电平时，在某个输出上送出一个特殊的波形(例如 PWM 或者静态有效电平)。另一个作用是，让两个输出同时处于无效电平，或同时处于有效电平(此时仍然是带死区的互补输出)。

注：当只使能 OCiN(CCiE=0, CCiNE=1)时，它不会反相，而当 OCiREF 变高时立即有效。例如，如果 CCiNP=0，则 OCiN=OCiREF。另一方面，当 OCi 和 OCiN 都被使能时(CCiE=CCiNE=1)，当 OCiREF 为高时 OCi 有效；而 OCiN 相反，当 OCiREF 低时 OCiN 变为有效。

针对马达控制的六步 PWM 输出

当在一个通道上需要互补输出时，预装载位有 OCiM、CCiE 和 CCiNE。在发生 COM 换相事件时，这些预装载位被传送到影子寄存器位。这样你就可以预先设置好下一步骤配置，并在同一个时刻同时修更改所有通道的配置。COM 可以通过设置 T21_EGR 寄存器的 COMG 位由软件产生，或在 TRGI 上升沿由硬件产生。

下图显示当发生 COM 事件时，三种不同配置下 OCx 和 OCxN 输出。

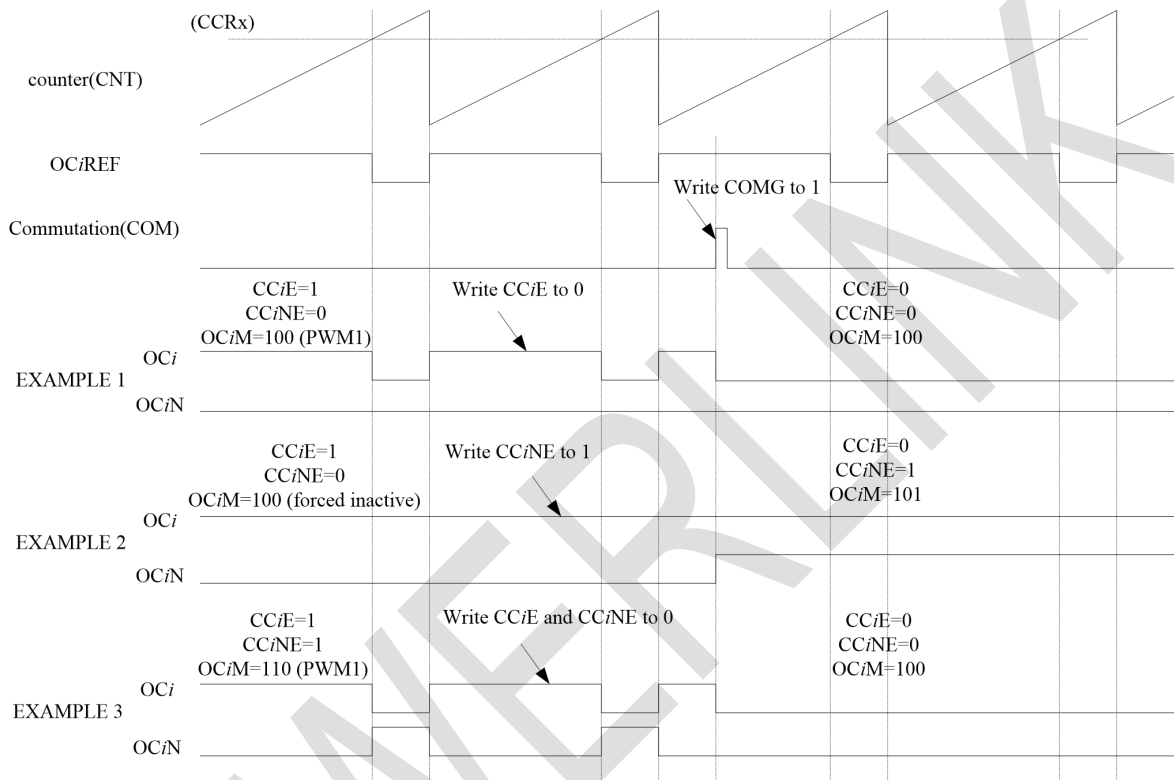


图 17-50 产生六步 PWM，使用 COM 的例子 (OSSR=1)

17.5.8 使用刹车功能

刹车功能常用于马达控制中。当使用刹车功能时，依据相应的控制位(T21_BKR 寄存器中的 MOE、OSSI 和 OSSR 位)，输出使能信号和无效电平都会被修改。

系统复位后，刹车电路被禁止，MOE 位为低。设置 T21_BKR 寄存器中的 BKE 位可以使能刹车功能。刹车输入信号的极性可以通过配置同一个寄存器中的 BKP 位选择。BKE 和 BKP 可以被同时修改。

MOE 下降沿相对于时钟模块可以是异步的，因此在实际信号(作用在输出端)和同步控制位(在 T21_BKR 寄存器中)之间设置了一个再同步电路。这个再同步电路会在异步信号和同步信号之间产生延迟。特别的，如果当它为低时写 MOE=1，则读出它之前必须先插入一个延时(空指令)才能读到正确的值。这是因为写入的是异步信号而读的是同步信号。

当发生刹车时(在刹车输入端出现选定的电平)，有下述动作：

- MOE 位被异步地清除，将输出置于无效状态、空闲状态或者复位状态(由 OSSI 位选择)。这个特性在 MCU 的振荡器关闭时依然有效。

- 一旦 MOE=0，每一个输出通道输出由 T21_OISR 寄存器的 OISi 位设定的电平。如果 OSSI=0，则定时器不再控制输出使能信号，否则输出使能信号始终为高。

- 当使用互补输出时：

- 输出首先被置于复位状态即无效的状态(取决于极性)。这是异步操作，即使定时器没有时钟时，此功能也有效。

- 如果定时器的时钟依然存在，死区生成器将会重新生效，在死区之后根据 OISi 和 OISiN 位指示的电平驱动输出端口。即使在这种情况下，OCi 和 OCiN 也不能被同时驱动到有效的电平。注，因为重新同步 MOE，死区时间比通常情况下长一些(大约 2 个时钟周期)。

- 如果设置了 T21_IER 寄存器的 BIE 位，当刹车状态标志(T21_SR1 寄存器中的 BIF 位)为'1'时，则产生一个中断。

- 如果设置了 T21_BKR 寄存器中的 AOE 位，在下一个更新事件 UEV 时 MOE 位被自动置位；例如，这可以用来进行波形控制。否则，MOE 始终保持低直到被再次置'1'。种这个特性可以被用在安全方面，你可以把刹车输入连到电源驱动的报警输出、热敏传感器或者其他安全器件上。

注：刹车输入为电平有效。所以，当刹车输入有效时，不能同时(自动地或者通过软件)设置 MOE 同时，状态标志 BIF 不能被清除。

刹车由 BRK 输入(BKIN)产生，它的有效极性是可编程的，且由 T21_BKR 寄存器的 BKE 位开启或禁止。

除了刹车输入和输出管理，刹车电路中还实现了写保护以保证应用程序的安全。它允许用户冻结几个配置参数(OCi 极性和被禁止时的状态，OCiM 配置，刹车使能和极性)。用户可以通过 T21_BKR 寄存器的 LOCK 位，从三种级别的保护中选择一种。在 MCU 复位后 LOCK 位域只能被修改一次。

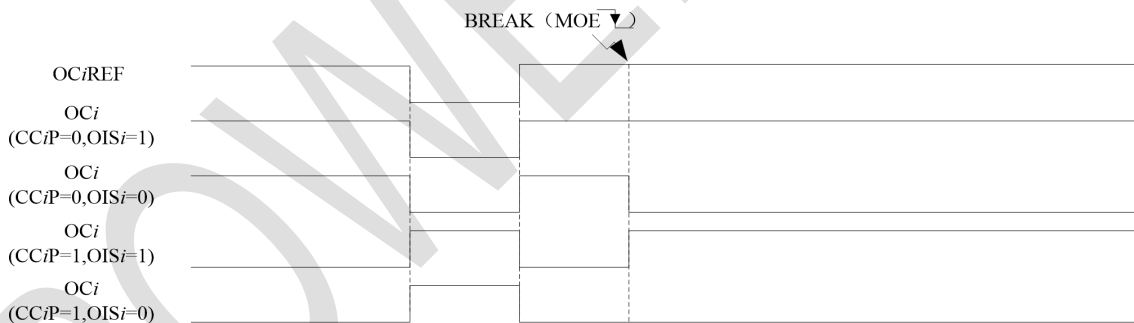


图 17-51 刹车响应的输出 (不带互补输出的通道)

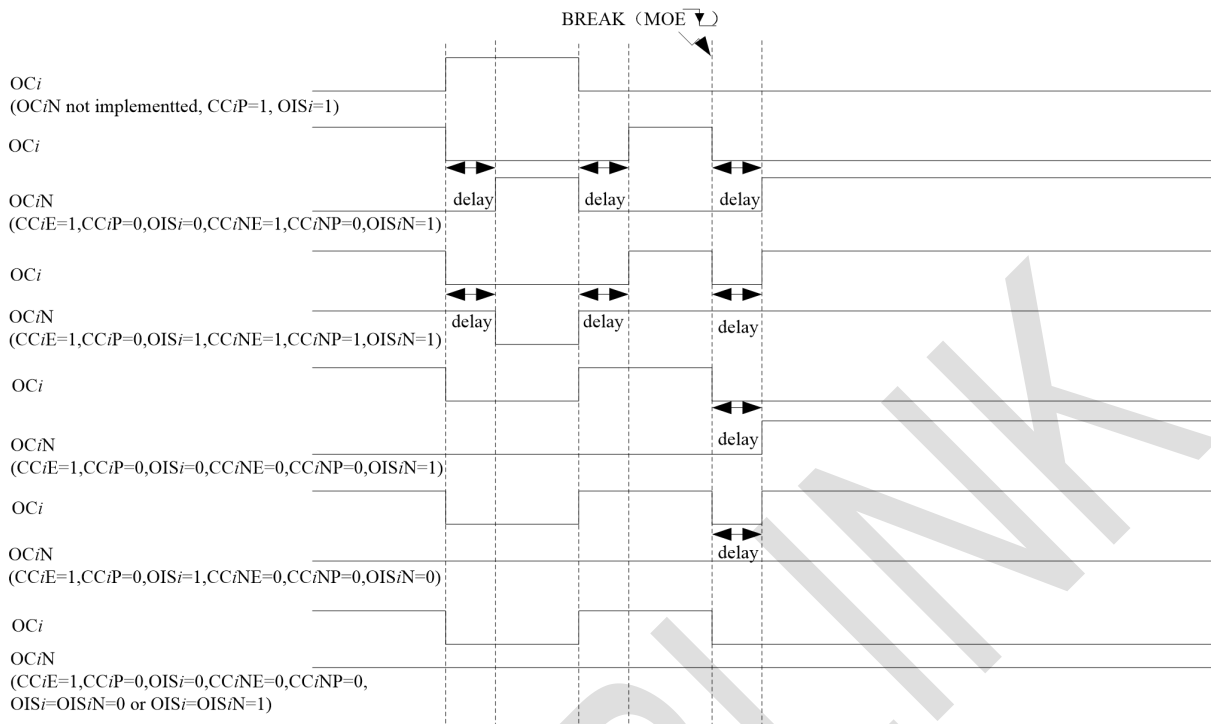


图 17-52 刹车响应的输出 (T21 互补输出)

17.5.9 在外部事件发生时清除 OCiREF 信号

对于一个给定的通道, 在 ETRF 输入端(设置 T21_CCMRi 寄存器中对应的 OCiCE 位为'1')的高电平能够把 OCiREF 信号拉低, OCiREF 信号将保持为低直到发生下一次的更新事件 UEV。该功能只能用于输出比较和 PWM 模式, 而不能用于强置模式。

例如, OCiREF 信号可以联到一个比较器的输出, 用于控制电流。这时, ETR 必须配置如下:

1. 外部触发预分频器必须处于关闭: T21_ETR 寄存器中的 ETPS[1:0]=00。
2. 必须禁止外部时钟模式 2: T21_ETR 寄存器中的 ECE=0。
3. 外部触发极性(ETP)和外部触发滤波器(ETF)可以根据需要配置。

下图显示了当 ETRF 输入变为高时, 对应不同 OCiCE 的值, OCiREF 信号的动作。在这个例子中, 定时器 Tx 被置于 PWM 模式。

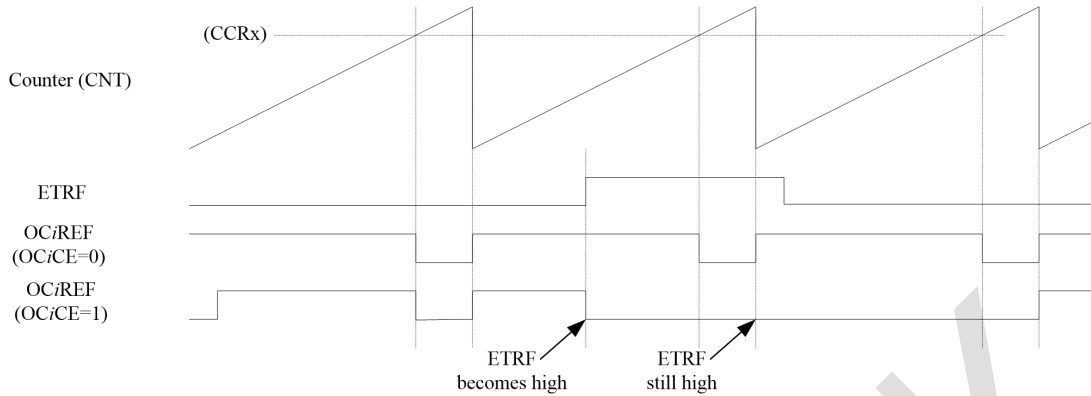


图 17-53 ETR 清除 T21 的 OCiREF

17.5.10 编码器接口模式

该模式一般用于马达控制。选择编码器接口模式的方法是：如果计数器只在 TI2 的边沿计数，则置 T21_SMCR 寄存器中的 SMS=001；如果只在 TI1 边沿计数，则置 SMS=010；如果计数器同时在 TI1 和 TI2 边沿计数，则置 SMS=011。

通过设置 T21_CCER1 寄存器中的 CC1P 和 CC2P 位，可以选择 TI1 和 TI2 极性；如果需要，还可以对输入滤波器编程。

两个输入 TI1 和 TI2 被用来作为增量编码器的接口。参看表 14-1，假定计数器已经启动 (T21_CR1 寄存器中的 CEN=1)，则计数器在每次 TI1FP1 或 TI2FP2 上产生有效跳变时计数。TI1FP1 和 TI2FP2 是 TI1 和 TI2 在通过输入滤波器和极性控制后的信号；如果没有滤波和极性变换，则 TI1FP1=TI1， TI2FP2=TI2。根据两个输入信号的跳变顺序，产生了计数脉冲和方向信号。依据两个输入信号的跳变顺序，计数器向上或向下计数，同时硬件对 T21_CR1 寄存器的 DIR 位进行相应的设置。不管计数器是依靠 TI1 计数、依靠 TI2 计数或者同时依靠 TI1 和 TI2 计数，在任一输入端(TI1 或者 TI2)的跳变都会重新计算 DIR 位。

编码器接口模式基本上相当于使用了一个带有方向选择的外部时钟。这意味着计数器只在 0 到 T21_ARR 寄存器的自动装载值之间连续计数(根据方向，或是 0 到 ARR 计数，或是 ARR 到 0 计数)。所以在开始计数之前必须配置 T21_ARR；同样，捕获器、比较器、预分频器、重复计数器、触发输出特性等仍工作如常。编码器模式和外部时钟模式 2 不兼容，因此不能同时操作。

(注：编码器模式下，不支持输出比较模式切换 CCRi 寄存器，PSCR 寄存器及 ARR 寄存器)

在这个模式下，计数器依照增量编码器的速度和方向被自动的修改，因此计数器的内容始终指示着编码器的位置。计数方向与相连的传感器旋转的方向对应。下表列出了所有可能的组合，假设 TI1 和 TI2 不同时变换。

表 17-1 计数方向与编码器信号的关系

有效边沿	相对信号的电平 TI1FP1对应TI2 TI2FP2对应TI1	TI1FP1信号		TI2FP2信号	
		上升	下降	上升	下降
仅在TI1计数	高	向下计数	向上计数	不计数	不计数
	低	向上计数	向下计数	不计数	不计数
仅在TI2计数	高	不计数	不计数	向上计数	向下计数

有效边沿	相对信号的电平 TI1FP1对应TI2 TI2FP2对应TI1	TI1FP1信号		TI2FP2信号	
		上升	下降	上升	下降
	低	不计数	不计数	向下计数	向上计数
在TI1和TI2上计数	高	向下计数	向上计数	向上计数	向下计数
	低	向上计数	向下计数	向下计数	向上计数

一个外部的增量编码器可以直接与 MCU 连接而不需要外部接口逻辑。但是，一般使用比较器将编码器的差分输出转换成数字信号，这大大增加了抗噪声干扰能力。编码器输出的第三个信号表示机械零点，可以把它连接到一个外部中断输入并触发一个计数器复位。

图 17-54 是一个计数器操作的实例，显示了计数信号的产生和方向控制。它还显示了当选择了双边沿时，输入抖动是如何被抑制的；抖动可能会在传感器的位置靠近一个转换点时产生。在这个例子中，我们假定配置如下：

- CC1S='01' (T21_CCMR1 寄存器, IC1FP1 映射到 TI1)
- CC2S='01' (T21_CCMR2 寄存器, IC2FP2 映射到 TI2)
- CC1P='0' (T21_CCER1 寄存器, IC1 不反相, IC1=TI1)
- CC2P='0' (T21_CCER1 寄存器, IC2 不反相, IC2=TI2)
- SMS='011' (T21_SMCR 寄存器, 所有的输入均在上升沿和下降沿有效)
- CEN='1' (T21_CR1 寄存器, 计数器使能)

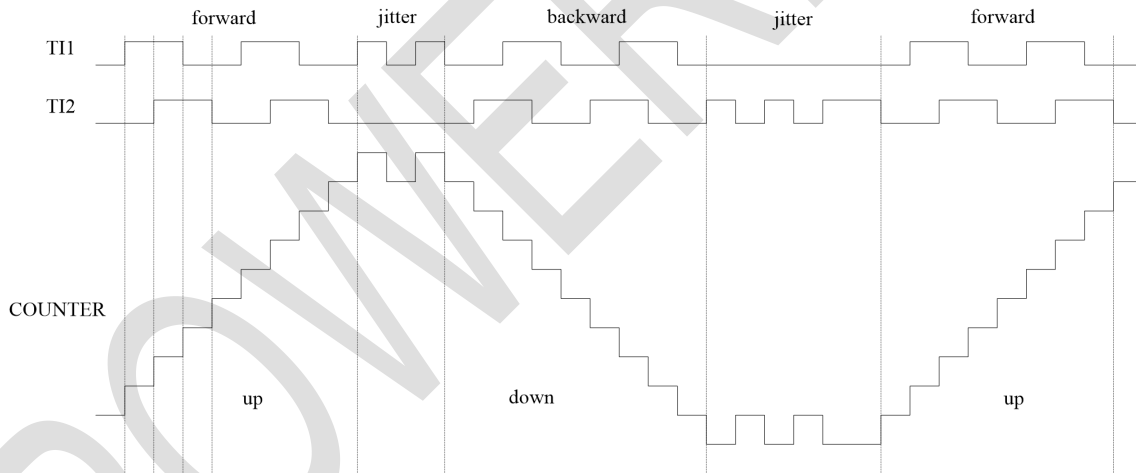


图 17-54 编码器模式下的计数器操作实例

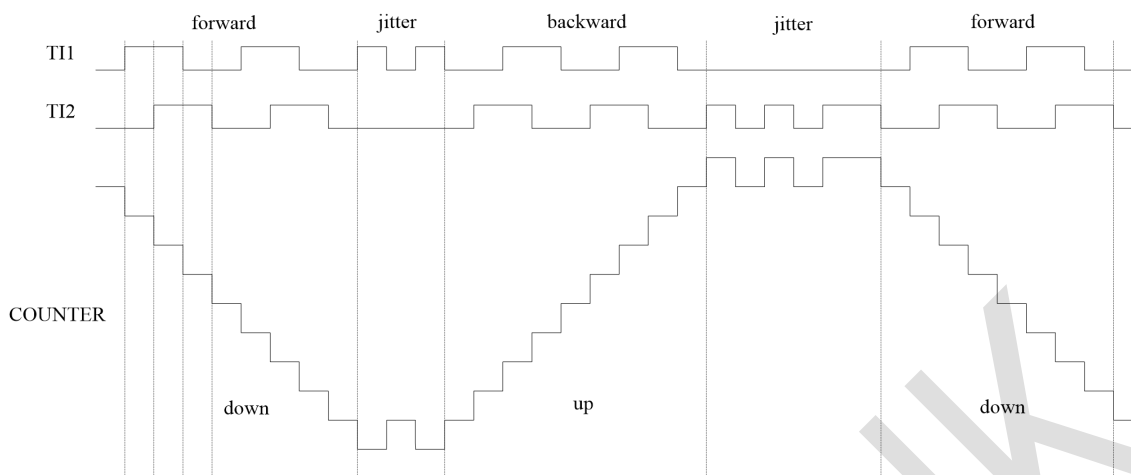


图 17-55 IC1 反相的编码器接口模式实例

上图为当 IC1 极性反相时计数器的操作实例(CC1P='1', 其他配置与上例相同)

当定时器配置成编码器接口模式时, 提供传感器当前位置的信息。使用另外一个配置在捕获模式下的定时器测量两个编码器事件的间隔, 可以获得动态的信息(速度, 加速度, 减速度)。指示机械零点的编码器输出可被用做此目的。根据两个事件间的间隔, 可以按照一定的时间间隔读出计数器。如果可能的话, 你可以把计数器的值锁存到第三个输入捕获寄存器(捕获信号必须是周期的并且可以由另一个定时器产生)。

17.6 中断

T21 有 8 个中断请求源, 分别映射到 2 个中断矢量上:

- 刹车中断
- 触发中断
- COM 事件中断
- 输入捕捉/输出比较 4 中断
- 输入捕捉/输出比较 3 中断
- 输入捕捉/输出比较 2 中断
- 输入捕捉/输出比较 1 中断
- 更新事件中断(如: 计数器上溢, 下溢及初始化)

为了使用中断特性, 对每个被使用的中断通道, 设置 T21_IER 寄存器中相应的中断使能位: 即 BIE, TIE, COMIE, CCiIE, UIE 位。

通过设置 T21_EGR 寄存器中的相应位, 也可以用软件产生上述各个中断源。

17.7 T21 寄存器描述

17.7.1 控制寄存器 1(T21_CR1)

表 17-2 T21_CR1 寄存器 (F9h)

位	符号	功能描述	类型	复位值
T21_CR1.7	APRE	自动预装载允许位 0: T21_ARR寄存器没有缓冲, 它可以被直接写入; 1: T21_ARR寄存器由预装载缓冲器缓冲。	R/W	0
T21_CR1.6~5	CMS	选择中央对齐模式 00: 边沿对齐模式。计数器依据方向位(DIR)向上或向下计数。 01: 中央对齐模式1。计数器交替地向上和向下计数。配置为输出的通道(T21_CCMRx寄存器中CCiS=00)的输出比较中断标志位, 只在计数器向下计数时被置1。 10: 中央对齐模式2。计数器交替地向上和向下计数。配置为输出的通道(T21_CCMRx寄存器中CCiS=00)的输出比较中断标志位, 只在计数器向上计数时被置1。 11: 中央对齐模式3。计数器交替地向上和向下计数。配置为输出的通道(T21_CCMRx寄存器中CCiS=00)的输出比较中断标志位, 在计数器向上和向下计数时均被置1。 注1: 在计数器开启时(CEN=1), 不允许从边沿对齐模式转换到中央对齐模式。 注2: 在中央对齐模式下, 编码器模式(GPT_SMCR寄存器中的SMS=001, 010, 011)必须被禁止。 注3: 在中央对齐模式下, 正常工作可设置最小ARR值为2。	R/W	0
T21_CR1.4	DIR	方向 0: 计数器向上计数; 1: 计数器向下计数。 注: 当计数器配置为中央对齐模式或编码器模式时, 该位为只读。	R/W	0
T21_CR1.3	OPM	单脉冲模式 0: 在发生更新事件时, 计数器不停止; 1: 在发生下一次更新事件(清除CEN位)时, 计数器停止。	R/W	0
T21_CR1.2	URS	更新请求源 0: 如果UDIS允许产生更新事件, 则下述任一事件产生一个更新中断: - 寄存器被更新(计数器上溢/下溢) - 软件设置UG位 - 时钟/触发控制器产生的更新 1: 如果UDIS允许产生更新事件, 则只有当下列事件发生	R/W	0

位	符号	功能描述	类型	复位值
		时才产生更新中断，并UIF置1： - 寄存器被更新(计数器上溢/下溢)		
T21_CR1.1	UDIS	禁止更新 0：一旦下列事件发生，产生更新(UEV)事件： - 计数器溢出/下溢 - 产生软件更新事件 - 时钟/触发模式控制器产生的硬件复位 被缓存的寄存器被装入它们的预装载值。 1：不产生更新事件，影子寄存器(ARR、PSC、CCR _x)保持它们的值。如果设置了UG位或时钟/触发控制器发出了一个硬件复位，则计数器和预分频器被重新初始化。	R/W	0
T21_CR1.0	CEN	允许计数器 0：禁止计数器； 1：使能计数器。 注：在软件设置了CEN位后，外部时钟、门控模式和编码器模式才能工作。然而触发模式可以自动地通过硬件设置CEN位。	R/W	0

17.7.2 控制寄存器 2(T21_CR2)

表 17-3 T21_CR2 寄存器 (FAh)

位	符号	功能描述	类型	复位值
T21_CR2.7	TI1S	TI1选择 0：CC1输入管脚连到TI1(数字滤波器的输入)； 1：CC1、CC2和CC3管脚经异或后连到TI1。	R/W	0
T21_CR2.6 ~4	MMS	主模式选择 该位用于选择在主模式下送到ADC或其它从定时器的同步信息(TRGO)。可能的组合如下： 000：复位 - T21_EGR寄存器的UG位被用于作为触发输出(TRGO)。如果触发输入(时钟/触发控制器配置为复位模式)产生复位，则TRGO上的信号相对实际的复位会有一个延迟。 001：使能 - 计数器使能信号被用于作为触发输出(TRGO)。其用于启动多个定时器或ADC，以便控制在一段时间内使能从定时器或ADC。计数器使能信号是通过CEN控制位和门控模式下的触发输入信号的逻辑或产生。除非选择了主/从模式(见T21_SMCR寄存器中MSM位的描述)，当计数器使能信号受控于触发输入时，TRGO上会有一个延迟。 010：更新 - 更新事件被选为触发输入(TRGO)。 011：比较脉冲(MATCH1) - 一旦发生一次捕获或一次比较成功，当CC1IF标志被置1时(即使它已经为高)，触发输出	R/W	0

位	符号	功能描述	类型	复位值
		送出一个正脉冲(TRGO)。 100: 比较 – OC1REF信号被用于作为触发输出(TRGO)。 101: 比较 – OC2REF信号被用于作为触发输出(TRGO)。 110: 比较 – OC3REF信号被用于作为触发输出(TRGO)。 111: 比较 – OC4REF信号被用于作为触发输出(TRGO)。		
T21_CR2.3		保留, 必须保持为0。	R	0
T21_CR2.2	COMS	捕获/比较控制位的更新控制选择 0: 当捕获/比较的控制位为预装载时(CCPC=1), 只有在COMG位置1的时候这些控制位才被更新; 1: 当捕获/比较的控制位为预装载时(CCPC=1), 只有在COMG位置1或TRGI发生上升沿的时候这些控制位才被更新; 注: 该位只对拥有互补输出的通道有效。	R/W	0
T21_CR2.1		保留, 被硬件设为0。	R	0
T21_CR2.0	CCPC	捕获/比较预装载控制位 0: CCiE, CCiNE, CCiP, CCiNP位(T21_CCERx寄存器)和OCiM位(T21_CCMRx寄存器)不是预装载的; 1: CCiE, CCiNE, CCiP, CCiNP和OCiM位是预装载的; 设置该位后, 它们只在设置了COMG位(T21_EGR寄存器)后被更新。 注: 该位只对具有互补输出的通道起作用。	R/W	0

17.7.3 从模式控制寄存器(T21_SMCR)

表 17-4 T21_SMCR 寄存器 (3FF8h)

位	符号	功能描述	类型	复位值
T21_SMC R.7	MSM	主/从模式 0: 无作用; 1: 触发输入(TRGI)上的事件被延迟了, 以允许定时器1与它的从定时器间的完美同步(通过TRGO)。	R/W	0
T21_SMC R.6~4	TS	触发选择 这3位选择用于选择同步计数器的触发输入。 000: 内部触发ITR0连接到T6 TRGO 001: 保留 010: 内部触发ITR2连接到T5 TRGO 011: 保留 100: TI1的边沿检测器(TI1F_ED) 101: 滤波后的定时器输入1(TI1FP1) 110: 滤波后的定时器输入2(TI2FP2) 111: 外部触发输入(ETRF)	R/W	0

位	符号	功能描述	类型	复位值
		注：这些位只能在未用到(如SMS=000)时被改变，以避免在改变时产生错误的边沿检测。		
T21_SMC R.3		保留，始终读为0。	R/W	0
T21_SMC R.2-1	SMS	<p>时钟/触发/从模式选择</p> <p>当选择了外部信号，触发信号(TRGI)的有效边沿与选中的外部输入极性相关(见输入控制寄存器和控制寄存器的说明)</p> <p>000：时钟/触发控制器禁止 – 如果CEN=1，则预分频器直接由内部时钟驱动。</p> <p>001：编码器模式1 – 根据TI1FP1的电平，计数器在TI2FP2的边沿向上/下计数。</p> <p>010：编码器模式2 – 根据TI2FP2的电平，计数器在TI1FP1的边沿向上/下计数。</p> <p>011：编码器模式3 – 根据另一个输入的电平，计数器在TI1FP1和TI2FP2的边沿向上/下计数。</p> <p>100：复位模式 – 在选中的触发输入(TRGI)的上升沿时重新初始化计数器，并且产生一个更新寄存器的信号。</p> <p>101：门控模式 – 当触发输入(TRGI)为高时，计数器的时钟开启。一旦触发输入变为低，则计数器停止(但不复位)。计数器的启动和停止都是受控的。</p> <p>110：触发模式 – 计数器在触发输入TRGI的上升沿启动(但不复位)，只有计数器的启动是受控的。</p> <p>111：外部时钟模式1 – 选中的触发输入(TRGI)的上升沿驱动计数器。</p> <p>注：如果TI1F_ED被选为触发输入(TS=100)时，不要使用门控模式。这是因为TI1F_ED在每次TI1F变化时只是输出一个脉冲，然而门控模式是要检查触发输入的电平。</p>	R/W	0

17.7.4 外部触发寄存器 2(T21_ETR)

表 17-5 T21_ETR 寄存器 (3FF9h)

位	符号	功能描述	类型	复位值
T21_ETR.7	ETP	<p>外部触发极性</p> <p>该位决定是ETR还是ETR用于触发操作。</p> <p>0：ETR不反相，即高电平或上升沿有效；</p> <p>1：ETR反相，即低电平或下降沿有效。</p>	R/W	0
T21_ETR.6	ECE	<p>外部时钟使能</p> <p>该位用于使能外部时钟模式2。</p> <p>0：禁止外部时钟模式2；</p> <p>1：使能外部时钟模式2，计数器的时钟为ETRF的有效沿。</p>	R/W	0

位	符号	功能描述	类型	复位值
		<p>注1: ECE位置1的效果与选择把TRGI连接到ETRF的外部时钟模式1相同(T21_SMCR寄存器中, SMS=111, TS=111)。</p> <p>注2: 外部时钟模式2可与下列模式同时使用: 触发标准模式; 触发复位模式; 触发门控模式。</p> <p>但是, 此时TRGI决不能与ETRF相连(T21_SMCR寄存器中, TS不能为111)。</p> <p>注3: 外部时钟模式1与外部时钟模式2同时使能, 外部时钟输入为ETRF。</p>		
T21_ETR.5~4	ETPS	<p>外部触发预分频器</p> <p>外部触发信号ETRP的频率最大不能超过$f_{MASTER}/4$。可用预分频器来降低ETRP的频率, 当ETRP的频率很高时, 它非常有用:</p> <p>00: 预分频器关闭;</p> <p>01: ETRP的频率/2;</p> <p>10: ETRP的频率/4;</p> <p>11: ETRP的频率/8。</p>	R/W	0
T21_ETR.3~0	ETF	<p>外部触发滤波器选择</p> <p>该位域定义了ETRP的采样频率及数字滤波器长度。数字滤波器由一个事件计数器组成, 它记录到N个事件后会产生一个输出的跳变:</p> <p>0000: 无滤波器, 以f_{MASTER}采样</p> <p>0001: 采样频率$f_{SAMPLING}=f_{MASTER}$, N=2</p> <p>0010: 采样频率$f_{SAMPLING}=f_{MASTER}$, N=4</p> <p>0011: 采样频率$f_{SAMPLING}=f_{MASTER}$, N=8</p> <p>0100: 采样频率$f_{SAMPLING}=f_{MASTER}/2$, N=6</p> <p>0101: 采样频率$f_{SAMPLING}=f_{MASTER}/2$, N=8</p> <p>0110: 采样频率$f_{SAMPLING}=f_{MASTER}/4$, N=6</p> <p>0111: 采样频率$f_{SAMPLING}=f_{MASTER}/4$, N=8</p> <p>1000: 采样频率$f_{SAMPLING}=f_{MASTER}/8$, N=6</p> <p>1001: 采样频率$f_{SAMPLING}=f_{MASTER}/8$, N=8</p> <p>1010: 采样频率$f_{SAMPLING}=f_{MASTER}/16$, N=5</p> <p>1011: 采样频率$f_{SAMPLING}=f_{MASTER}/16$, N=6</p> <p>1100: 采样频率$f_{SAMPLING}=f_{MASTER}/16$, N=8</p> <p>1101: 采样频率$f_{SAMPLING}=f_{MASTER}/32$, N=5</p> <p>1110: 采样频率$f_{SAMPLING}=f_{MASTER}/32$, N=6</p> <p>1111: 采样频率$f_{SAMPLING}=f_{MASTER}/32$, N=8</p>	R/W	0

17.7.5 中断使能寄存器(T21_IER)

表 17-6 T21_IER 寄存器 (FBh)

位	符号	功能描述	类型	复位值
T21_IER.7	BIE	允许刹车中断 0: 禁止刹车中断; 1: 允许刹车中断。	R/W	0
T21_IER.6	TIE	触发中断使能 0: 禁止触发中断; 1: 使能触发中断	R/W	0
T21_IER.5	COMIE	允许COM中断 0: 禁止COM中断; 1: 允许COM中断。	R/W	0
T21_IER.4	CC4IE	允许捕获/比较4中断 0: 禁止捕获/比较4中断; 1: 允许捕获/比较4中断。	R/W	0
T21_IER.3	CC3IE	允许捕获/比较3中断 0: 禁止捕获/比较3中断; 1: 允许捕获/比较3中断。	R/W	0
T21_IER.2	CC2IE	允许捕获/比较2中断 0: 禁止捕获/比较2中断; 1: 允许捕获/比较2中断。	R/W	0
T21_IER.1	CC1IE	允许捕获/比较1中断 0: 禁止捕获/比较1中断; 1: 允许捕获/比较1中断。	R/W	0
T21_IER.0	UIE	允许更新中断 0: 禁止更新中断; 1: 允许更新中断。	R/W	0

17.7.6 状态寄存器 1(T21_SR1)

表 17-7 T21_SR1 寄存器 (FCh)

位	符号	功能描述	类型	复位值
T21_SR1.7	BIF	刹车中断标记 一旦刹车输入有效, 由硬件对该位置1。如果刹车输入无效, 则该位可由软件清0。 0: 无刹车事件产生; 1: 刹车输入上检测到有效电平。	R/W	0
T21_SR1.6	TIF	触发器中断标记 当发生触发事件(当从模式控制器处于除门控模式外的其它模式时, 在TRGI输入端检测到有效边沿, 或门控模式下的任一边沿)时由硬件对该位置1。它由软件清0。	R/W	0

位	符号	功能描述	类型	复位值
		0: 无触发器事件产生; 1: 触发中断等待响应		
T21_SR1.5	COMIF	COM中断标记 一旦产生COM事件(当捕获/比较控制位: CCiE、CCiNE、OCiM已被更新)该位由硬件置1。它由软件清0。 0: 无COM事件产生; 1: COM中断等待响应。	R/W	0
T21_SR1.4	CC4IF	捕获/比较4中断标记 参考CC1IF描述。	R/W	0
T21_SR1.3	CC3IF	捕获/比较3中断标记 参考CC1IF描述。	R/W	0
T21_SR1.2	CC2IF	捕获/比较2中断标记 参考CC1IF描述。	R/W	0
T21_SR1.1	CC1IF	捕获/比较1中断标记 如果通道CC1配置为输出模式: 当计数器值与比较值匹配时该位由硬件置1,但在中心对称模式下除外(参考T21_CR1寄存器的CMS位)。它由软件清0。 0: 无匹配发生; 1: Tx_CNT的值与Tx_CCR1的值匹配。 注: 在中心对称模式下,当计数器值为0时,向上计数,当计数器值为ARR时,向下计数(它从0向上计数到ARR-1,再由ARR向下计数到1)。因此,对所有的SMS位值,这两个值都不置标记。但是,如果CCR1>ARR,则当CNT达到ARR值时,CC1IF置1。 如果通道CC1配置为输入模式: 当捕获事件发生时该位由硬件置1,它由软件清0或通过读T21_CCR1L清0。 0: 无输入捕获产生; 1: 计数器值已被捕获(拷贝)至T21_CCR1(在IC1上检测到与所选极性相同的边沿)。	R/W	0
T21_SR1.0	UIF	更新中断标记 当产生更新事件时该位由硬件置1。它由软件清0。 0: 无更新事件产生; 1: 更新事件等待响应。当寄存器被更新时该位由硬件置1: - 若T21_CR1寄存器的UDIS=0,当计数器上溢或下溢时; - 若T21_CR1寄存器的UDIS=0、URS=0,当设置T21_EGR寄存器的UG位软件对计数器CNT重新初始化时; - 若T21_CR1寄存器的UDIS=0、URS=0,当计数器CNT被触发事件重新初始化时(参考从模式控制寄存器T21_SMCR)。	R/W	0

17.7.7 状态寄存器 2(T21_SR2)

表 17-8 T21_SR2 寄存器 (FDh)

位	符号	功能描述	类型	复位值
T21_SR2.7~5	-	保留，始终读为0。	R	0
T21_SR2.4	CC4OF	捕获/比较4重复捕获标记 参见CC1OF描述。	R/W	0
T21_SR2.3	CC3OF	捕获/比较3重复捕获标记 参见CC1OF描述。	R/W	0
T21_SR2.2	CC2OF	捕获/比较2重复捕获标记 参见CC1OF描述。	R/W	0
T21_SR2.1	CC1OF	捕获/比较1重复捕获标记 仅当相应的通道被配置为输入捕获时，该标记可由硬件置1。写0可清除该位。 0：无重复捕获产生； 1：计数器的值被捕获到T21_CCR1寄存器时，CC1IF的状态已经为1。	R/W	0
T21_SR2.0	-	保留，始终读为0。	R	0

17.7.8 事件产生寄存器 (T21_EGR)

表 17-9 T21_EGR 寄存器 (FEh)

位	符号	功能描述	类型	复位值
T21_EGR.7	BG	产生刹车事件 该位由软件置1，用于产生一个刹车事件，由硬件自动清0。 0：无动作； 1：产生一个刹车事件。此时MOE=0、BIF=1，若开启对应的中断(BIE=1)，则产生相应的中断。	W	0
T21_EGR.6	TG	产生触发事件 该位由软件置1，用于产生一个触发事件，由硬件自动清0。 0：无动作； 1：T21_SR寄存器的TIF=1，若开启对应的中断（TIE=1），则产生相应的中断。	W	0
T21_EGR.5	COMG	捕获/比较事件，产生控制更新 该位由软件置1，由硬件自动清0。 0：无动作； 1：当CCPC=1，允许更新CCIE、CCINE、CCiP，CCiNP，OCIM位。	W	0

位	符号	功能描述	类型	复位值
		注：该位只对拥有互补输出的通道有效。		
T21_EGR.4	CC4G	产生捕获/比较4事件 参考CC1G描述	W	0
T21_EGR.3	CC3G	产生捕获/比较3事件 参考CC1G描述	W	0
T21_EGR.2	CC2G	产生捕获/比较2事件 参考CC1G描述	W	0
T21_EGR.1	CC1G	产生捕获/比较1事件 该位由软件置1，用于产生一个捕获/比较事件，由硬件自动清0。 0：无动作； 1：在通道CC1上产生一个捕获/比较事件： 若通道CC1配置为输出： 设置CC1IF=1，若开启对应的中断，则产生相应的中断。 若通道CC1配置为输入： 当前的计数器值被捕获至T21_CCR1寄存器，设置CC1IF=1，若开启对应的中断，则产生相应的中断。若CC1IF已经为1，则设置CC1OF=1。	W	0
T21_EGR.0	UG	产生更新事件 该位由软件置1，由硬件自动清0。 0：无动作； 1：重新初始化计数器，并产生一个更新事件。注意预分频器的计数器也被清0(但是预分频系数不变)。若在中心对称模式下或DIR=0(向上计数)则计数器被清0；若DIR=1(向下计数)则计数器取T21_ARR的值。	W	0

17.7.9 捕获/比较模式寄存器 1(T21_CCMR1)

通道可用于输入(捕获模式)或输出(比较模式)，通道的方向由相应的CC1S位定义。该寄存器其它位的作用在输入和输出模式下不同。OCxx描述了通道在输出模式下的功能，ICxx描述了通道在输入模式下的功能。因此必须注意，同一个位在输出模式和输入模式下的功能是不同的。

表 17-10 T21_CCMR1 寄存器 (3FFAh)

输出模式：

位	符号	功能描述	类型	复位值
T21_CCMR1.7	OC1CE	输出比较1清零使能 该位用于使能使用T21_ETR引脚上的外部事件来清通道1的输出信号(OC1REF)，参考17.5.9在外部事件发生时清除OCiREF信号 0：OC1REF不受ETRF输入（来自T21_ETR引脚）的影响； 1：一旦检测到ETRF输入高电平，OC1REF=0。	R/W	0

位	符号	功能描述	类型	复位值
T21_CCM R1.6~4	OC1M	<p>输出比较1模式</p> <p>该3位定义了输出参考信号OC1REF的动作，而OC1REF决定了OC1的值。OC1REF是高电平有效，而OC1的有效电平取决于CC1P位。</p> <p>000: 冻结。输出比较寄存器T21_CCR1与计数器T21_CNT间的比较对OC1REF不起作用；</p> <p>001: 匹配时设置通道1的输出为有效电平。当计数器T21_CNT的值与捕获/比较寄存器1 (T21_CCR1)相同时，强制OC1REF为高。</p> <p>010: 匹配时设置通道1的输出为无效电平。当计数器T21_CNT的值与捕获/比较寄存器1 (T21_CCR1)相同时，强制OC1REF为低。</p> <p>011: 翻转。当T21_CCR1=T21_CNT时，翻转OC1REF的电平。</p> <p>100: 强制为无效电平。强制OC1REF为低。</p> <p>101: 强制为有效电平。强制OC1REF为高。</p> <p>110: PWM模式1— 在向上计数时，一旦T21_CNT<T21_CCR1时通道1为有效电平，否则为无效电平；在向下计数时，一旦T21_CNT>T21_CCR1时通道1为无效电平(OC1REF=0)，否则为有效电平(OC1REF=1)。</p> <p>111: PWM模式2— 在向上计数时，一旦T21_CNT<T21_CCR1时通道1为无效电平，否则为有效电平；在向下计数时，一旦T21_CNT>T21_CCR1时通道1为有效电平，否则为无效电平。</p> <p>注1: 一旦LOCK级别设为3(T21_BKR寄存器中的LOCK位)并且CC1S=00(该通道配置成输出)则该位不能被修改。</p> <p>注2: 在PWM模式1或PWM模式2中，只有当比较结果改变了或在输出比较模式中从冻结模式切换到PWM模式时，OC1REF电平才改变。(参考17.5.7PWM模式)</p> <p>注3: 在有互补输出的通道上，这些位是预装载的。如果T21_CR2寄存器的CCPC=1，OCM位只有在COM事件发生时，才从预装载位取新值。</p>	R/W	0
T21_CCM R1.3	OC1PE	<p>输出比较1预装载使能</p> <p>0: 禁止T21_CCR1寄存器的预装载功能，可随时写入T21_CCR1寄存器，并且新写入的数值立即起作用。</p> <p>1: 开启T21_CCR1寄存器的预装载功能，读写操作仅对预装载寄存器操作，T21_CCR1的预装载值在更新事件到来时被加载至当前寄存器中。</p> <p>注1: 一旦LOCK级别设为3(T21_BKR寄存器中的LOCK位)并且CC1S=00(该通道配置成输出)则该位不能被修改。</p> <p>注2: 为了操作正确，在PWM模式下必须使能预装载功能。但在单脉冲模式下(T21_CR1寄存器的OPM=1)，它不是必须的。</p>	R/W	0
T21_CCM R1.2	OC1FE	<p>输出比较1快速使能</p>	R/W	0

位	符号	功能描述	类型	复位值
		<p>该位用于加快CC输出对触发输入事件的响应。</p> <p>0: 根据计数器与CCR1的值, CC1正常操作, 即使触发器是打开的。当触发器的输入有一个有效沿时, 激活CC1输出的最小延时为5个时钟周期。</p> <p>1: 输入到触发器的有效沿的作用就象发生了一次比较匹配。因此, OC被设置为比较电平而与比较结果无关。采样触发器的有效沿和CC1输出间的延时被缩短为3个时钟周期。</p> <p>OCFE只在通道被配置成PWM1或PWM2模式时起作用。</p>		
T21_CCM R1.1~0	CC1S	<p>捕获/比较1选择</p> <p>这2位定义通道的方向(输入/输出), 及输入脚的选择:</p> <p>00: CC1通道被配置为输出;</p> <p>01: CC1通道被配置为输入, IC1映射在TI1FP1上;</p> <p>10: CC1通道被配置为输入, IC1映射在TI2FP1上;</p> <p>11: CC1通道被配置为输入, IC1映射在TRC上。此模式仅工作在内部触发器输入被选中时(由T21_SMCR寄存器的TS位选择)。</p> <p>注: CC1S仅在通道关闭时(T21_CCER1寄存器的CC1E=0)才是可写的。</p>	R/W	0

输入模式:

位	符号	功能描述	类型	复位值
T21_CCM R1.7-4	IC1F	<p>输入捕获1滤波器</p> <p>这几位定义了TI1输入的采样频率及数字滤波器长度。数字滤波器由一个事件计数器组成, 只有发生了N个事件后输出的跳变才被认为有效。</p> <p>0000: 无滤波器, $f_{SAMPLING}=f_{MASTER}$</p> <p>0001: 采样频率$f_{SAMPLING}=f_{MASTER}$, N=2</p> <p>0010: 采样频率$f_{SAMPLING}=f_{MASTER}$, N=4</p> <p>0011: 采样频率$f_{SAMPLING}=f_{MASTER}$, N=8</p> <p>0100: 采样频率$f_{SAMPLING}=f_{MASTER}/2$, N=6</p> <p>0101: 采样频率$f_{SAMPLING}=f_{MASTER}/2$, N=8</p> <p>0110: 采样频率$f_{SAMPLING}=f_{MASTER}/4$, N=6</p> <p>0111: 采样频率$f_{SAMPLING}=f_{MASTER}/4$, N=8</p> <p>1000: 采样频率$f_{SAMPLING}=f_{MASTER}/8$, N=6</p> <p>1001: 采样频率$f_{SAMPLING}=f_{MASTER}/8$, N=8</p> <p>1010: 采样频率$f_{SAMPLING}=f_{MASTER}/16$, N=5</p> <p>1011: 采样频率$f_{SAMPLING}=f_{MASTER}/16$, N=6</p> <p>1100: 采样频率$f_{SAMPLING}=f_{MASTER}/16$, N=8</p> <p>1101: 采样频率$f_{SAMPLING}=f_{MASTER}/32$, N=5</p> <p>1110: 采样频率$f_{SAMPLING}=f_{MASTER}/32$, N=6</p> <p>1111: 采样频率$f_{SAMPLING}=f_{MASTER}/32$, N=8</p> <p>注: 即使对于带互补输出的通道, 该位域也是非预装载的, 并且不会考虑CCPC (T21_CR2寄存器) 的值。</p>	R/W	0

位	符号	功能描述	类型	复位值
T21_ T21_CCM R1.3-2	IC1PSC	输入/捕获1预分频器 这2位定义了CC1输入(IC1)的预分频系数。 一旦CC1E=0(T21_CCER寄存器中), 则预分频器复位。 00: 无预分频器, 捕获输入口上检测到的每一个边沿都触发一次捕获; 01: 每2个事件触发一次捕获; 10: 每4个事件触发一次捕获; 11: 每8个事件触发一次捕获。	R/W	0
T21_CCM R1.1-0	CC1S	捕获/比较1选择 这2位定义通道的方向(输入/输出), 及输入脚的选择: 00: CC1通道被配置为输出; 01: CC1通道被配置为输入, IC1映射在TI1FP1上; 10: CC1通道被配置为输入, IC1映射在TI2FP1上; 11: CC1通道被配置为输入, IC1映射在TRC上。此模式仅工作在内部触发器输入被选中时(由T21_SMCR寄存器的TS位选择)。 注: CC1S仅在通道关闭时(T21_CCER1寄存器的CC1E=0)才是可写的。	R/W	0

17.7.10 捕获/比较模式寄存器 2(T21_CCMR2)

表 17-11 T21_CCMR2 寄存器 (3FFBh)

输出比较模式:

位	符号	功能描述	类型	复位值
T21_CCM R2.7	OC2CE	输出比较2清零使能 该位用于使能使用T21_ETR引脚上的外部事件来清通道2的输出信号(OC2REF), 参考17.5.9在外部事件发生时清除OCREF信号 0: OC2REF不受ETRF输入(来自T21_ETR引脚)的影响; 1: 一旦检测到ETRF输入高电平, OC2REF=0。	R/W	0
T21_CCM R2.6~4	OC2M	输出比较2模式	R/W	0
T21_CCM R2.3	OC2PE	输出比较2预装载使能	R/W	0
T21_CCM R2.2	OC2FE	输出比较2快速使能	R/W	0
T21_CCM R2.1~0	CC2S	捕获/比较2选择 该位定义通道的方向(输入/输出), 及输入脚的选择: 00: CC2通道被配置为输出; 01: CC2通道被配置为输入, IC2映射在TI2FP2上; 10: CC2通道被配置为输入, IC2映射在TI1FP2上;	R/W	0

位	符号	功能描述	类型	复位值
		11: CC2通道被配置为输入, IC2映射在TRC上。 注: CC2S仅在通道关闭时(T21_CCER1寄存器的CC2E=0, CC2NE=0且已被更新)才是可写的。		

输入捕获模式:

位	符号	功能描述	类型	复位值
T21_CCM R2.7~4	IC2F	输入捕获2滤波器	R/W	0
T21_CCM R2.3~2	IC2PSC	输入捕获2预分频器	R/W	0
T21_CCM R2.1~0	CC2S	捕获/比较2选择 该位定义通道的方向(输入/输出), 及输入脚的选择: 00: CC2通道被配置为输出; 01: CC2通道被配置为输入, IC2映射在TI2FP2上; 10: CC2通道被配置为输入, IC2映射在TI1FP2上; 11: CC2通道被配置为输入, IC2映射在TRC上。此模式仅工作在内部触发器输入被选中时(由T21_SMCR寄存器的TS位选择)。 注: CC2S仅在通道关闭时(T21_CCER1寄存器的CC2E=0, CC2NE=0且已被更新)才是可写的。	R/W	0

17.7.11 捕获/比较模式寄存器 3(T21_CCMR3)

表 17-12 T21_CCMR3 寄存器 (3FFCh)

输出比较模式:

位	符号	功能描述	类型	复位值
T21_CCM R3.7	OC3CE	输出比较3清零使能 该位用于使能使用T21_ETR引脚上的外部事件来清通道3的输出信号(OC3REF), 参考17.5.9在外部事件发生时清除OC3REF信号 0: OC3REF不受ETRF输入(来自T21_ETR引脚)的影响; 1: 一旦检测到ETRF输入高电平, OC3REF=0。	R/W	0
T21_CCM R3.6~4	OC3M	输出比较3模式	R/W	0
T21_CCM R3.3	OC3PE	输出比较3预装载使能	R/W	0
T21_CCM R3.2	OC3FE	输出比较3快速使能	R/W	0
T21_CCM R3.1~0	CC3S	捕获/比较3选择 该位定义通道的方向(输入/输出), 及输入脚的选择: 00: CC3通道被配置为输出;	R/W	0

位	符号	功能描述	类型	复位值
		01: CC3通道被配置为输入, IC3映射在TI3FP3上; 10: CC3通道被配置为输入, IC3映射在TI4FP3上; 11: CC3通道被配置为输入, IC3映射在TRC上。 注: CC3S仅在通道关闭时(T21_CCER2寄存器的CC3E=0, CC3NE=0且已被更新)才是可写的。		

输入捕获模式:

位	符号	功能描述	类型	复位值
T21_CCMR3.7~4	IC3F	输入捕获3滤波器	R/W	0
T21_CCMR3.3~2	IC3PSC	输入捕获3预分频器	R/W	0
T21_CCMR3.1~0	CC3S	捕获/比较3选择 该位定义通道的方向(输入/输出), 及输入脚的选择: 00: CC3通道被配置为输出; 01: CC3通道被配置为输入, IC3映射在TI3FP3上; 10: CC3通道被配置为输入, IC3映射在TI4FP3上; 11: CC3通道被配置为输入, IC3映射在TRC上。 注: CC3S仅在通道关闭时(T21_CCER2寄存器的CC3E=0, CC3NE=0且已被更新)才是可写的。	R/W	0

17.7.12 捕获/比较模式寄存器 4(T21_CCMR4)

表 17-13 T21_CCMR4 寄存器 (3FFDh)

输出比较模式:

位	符号	功能描述	类型	复位值
T21_CCMR4.7	OC4CE	输出比较4清零使能 该位用于使能使用T21_ETR引脚上的外部事件来清通道4的输出信号(OC4REF), 参考17.5.9在外部事件发生时清除OC4REF信号 0: OC4REF不受ETRF输入(来自T21_ETR引脚)的影响; 1: 一旦检测到ETRF输入高电平, OC4REF=0。	R/W	0
T21_CCMR4.6~4	OC4M	输出比较4模式	R/W	0
T21_CCMR4.3	OC4PE	输出比较4预装载使能	R/W	0
T21_CCMR4.2	OC4FE	输出比较4快速使能	R/W	0
T21_CCMR4.1~0	CC4S	捕获/比较4选择 该位定义通道的方向(输入/输出), 及输入脚的选择:	R/W	0

位	符号	功能描述	类型	复位值
		00: CC4通道被配置为输出; 01: CC4通道被配置为输入, IC4映射在TI4FP4上; 10: CC4通道被配置为输入, IC4映射在TI3FP4上; 11: CC4通道被配置为输入, IC4映射在TRC上。 注: CC4S仅在通道关闭时(T21_CCER2寄存器的CC4E=0且已被更新)才是可写的。		

输入捕获模式:

位	符号	功能描述	类型	复位值
T21_CCM R4.7~4	IC4F	输入捕获4滤波器	R/W	0
T21_CCM R4.3~2	IC4PSC	输入捕获4预分频器	R/W	0
T21_CCM R4.1~0	CC4S	捕获/比较4选择 该位定义通道的方向(输入/输出), 及输入脚的选择: 00: CC4通道被配置为输出; 01: CC4通道被配置为输入, IC4映射在TI4FP4上; 10: CC4通道被配置为输入, IC4映射在TI3FP4上; 11: CC4通道被配置为输入, IC4映射在TRC上。 注: CC4S仅在通道关闭时(T21_CCER2寄存器的CC4E=0且已被更新)才是可写的。	R/W	0

17.7.13 捕获/比较使能寄存器 1(T21_CCER1)

表 17-14 T21_CCER1 寄存器 (3FFEh)

位	符号	功能描述	类型	复位值
T21_CCER1.7	CC2NP	输入捕获/比较2互补输出极性 参考CC1NP的描述。	R/W	0
T21_CCER1.6	CC2NE	输入捕获/比较2互补输出使能 参考CC1NE的描述。	R/W	0
T21_CCER1.5	CC2P	输入捕获/比较2输出极性 参考CC1P的描述。	R/W	0
T21_CCER1.4	CC2E	输入捕获/比较2输出使能 参考CC1E的描述。	R/W	0
T21_CCER1.3	CC1NP	输入捕获/比较1互补输出极性 0: OC1N高电平有效; 1: OC1N低电平有效。 注1: 一旦LOCK级别(T21_BKR寄存器中的LCCK位)设为3或2且CC1S=00(通道配置为输出)则该位不能被	R/W	0

位	符号	功能描述	类型	复位值
		修改。 注2: 对于有互补输出的通道, 该位是预装载的。如果CCPC=1(T21_CR2寄存器), 只有在COM事件发生时, CC1NP位才从预装载位中取新值。		
T21_CCER1.2	CC1NE	输入捕获/比较1互补输出使能 0: 关闭— OC1N禁止输出, 因此OC1N的输出电平依赖于MOE、OSSI、OSSR、OIS1、OIS1N和CC1E位的值。 1: 开启— OC1N信号输出到对应的输出引脚, 其输出电平依赖于MOE、OSSI、OSSR、OIS1、OIS1N和CC1E位的值。 注: 对于有互补输出的通道, 该位是预装载的。如果CCPC=1(T21_CR2寄存器), 只有在COM事件发生时, CC1NE位才从预装载位中取新值。	R/W	0
T21_CCER1.1	CC1P	输入捕获/比较1输出极性 CC1通道配置为输出: 0: OC1高电平有效; 1: OC1低电平有效。 CC1通道配置为触发(参考图17-34): 0: 触发发生在TI1F的高电平或上升沿; 1: 触发发生在TI1F的低电平或下降沿。 CC1通道配置为输入(参考图17-34): 0: 捕捉发生在TI1F的高电平或上升沿; 1: 捕捉发生在TI1F的低电平或下降沿。 注1: 一旦LOCK级别(T21_BKR寄存器中的LCCK位)设为3或2, 则该位不能被修改。 注2: 对于有互补输出的通道, 该位是预装载的。如果CCPC=1(T21_CR2寄存器), 只有在COM事件发生时, CC1P位才从预装载位中取新值。	R/W	0
T21_CCER1.0	CC1E	输入捕获/比较1输出使能 CC1通道配置为输出: 0: 关闭— OC1禁止输出, 因此OC1的输出电平依赖于MOE、OSSI、OSSR、OIS1、OIS1N和CC1NE位的值。 1: 开启— OC1信号输出到对应的输出引脚, 其输出电平依赖于MOE、OSSI、OSSR、OIS1、OIS1N和CC1NE位的值。 CC1通道配置为输入: 该位决定了计数器的值是否能捕获入T21_CCR1寄存器。 0: 捕获禁止; 1: 捕获使能。 注: 对于有互补输出的通道, 该位是预装载的。如果CCPC=1(T21_CR2寄存器), 只有在COM事件发生时,	R/W	0

位	符号	功能描述	类型	复位值
		CCiE位才从预装载位中取新值。		

表 17-15 带刹车功能的互补输出通道 OC_i 和 OC_{iN} 的控制位

MOE 位	OSSI 位	控制位			输出状态	
		OSSR 位	CCiE 位	CCiNE 位	OC _i 输出状态	OC _{iN} 输出状态
1	X	0	0	0	输出禁止（与定时器断开）	输出禁止（与定时器断开）
		0	0	1	输出禁止（与定时器断开）	OC _i REF + 极性 OC _{iN} =OC _i REF xor CC _i NP
		0	1	0	OC _i REF + 极性 OC _i =OC _i REF xor CC _i P	输出禁止（与定时器断开）
		0	1	1	OC _i REF + 极性 + 死区	OC _i REF反相 + 极性 + 死区
		1	0	0	输出禁止（与定时器断开）	输出禁止（与定时器断开）
		1	0	1	关闭状态（输出使能且为无效）OC _i =CC _i P	OC _i REF + 极性 OC _{iN} =OC _i REF xor CC _i NP
		1	1	0	OC _i REF + 极性 OC _i =OC _i REF xor CC _i P	关闭状态（输出使能且为无效）OC _{iN} =CC _i NP
		1	1	1	OC _i REF + 极性 + 死区	OC _i REF反相 + 极性 + 死区
0	0	X	X	X	输出禁止（与定时器断开）	
	0					
	0					
	0					
	1				关闭状态（输出使能且为无效电平） 异步地：OC _i =CC _i P, OC _{iN} =CC _i NP; 然后，若时钟存在：经过一个死区时间后OC _i =OIS _i , OC _{iN} =OIS _{iN} ，假设OIS _i 与OIS _{iN} 并不都对应OC _i 和OC _{iN} 的有效电平。	
	1					
	1					
	1					

注：管脚连接到互补的 OC_i 和 OC_{iN} 通道的外部 I/O 管脚的状态，取决于 OC_i 和 OC_{iN} 通道状态和 GPIO 寄存器。

17.7.14 捕获/比较使能寄存器 2(T21_CCER2)

表 17-16 T21_CCER2 寄存器 (3FFFh)

位	符号	功能描述	类型	复位值
T21_CCER2.7~6	-	保留	R	0

位	符号	功能描述	类型	复位值
T21_CCER2.5	CC4P	输入捕获/比较4输出极性 参考CC1P的描述。	R/W	0
T21_CCER2.4	CC4E	输入捕获/比较4输出使能 参考CC1E 的描述	R/W	0
T21_CCER2.3	CC3NP	输入捕获/比较3互补输出极性 参考CC1NP的描述。	R/W	0
T21_CCER2.2	CC3NE	输入捕获/比较3互补输出使能 参考CC1NE的描述。	R/W	0
T21_CCER2.1	CC3P	输入捕获/比较3输出极性 参考CC1P的描述。	R/W	0
T21_CCER2.0	CC3E	输入捕获/比较3输出使能 参考CC1E 的描述。	R/W	0

17.7.15 计数器高 8 位(T21_CNTRH)

表 17-17 T21_CNTRH 寄存器 (E3h)

位	符号	功能描述	类型	复位值
T21_CNTRH.7~0	CNT15~8	计数器的高 8 位值	R/W	8'b0

17.7.16 计数器低 8 位(T21_CNTRL)

表 17-18 T21_CNTRL 寄存器 (E2h)

位	符号	功能描述	类型	复位值
T21_CNTRL.7~0	CNT7~0	计数器的低 8 位值	R/W	8'b0

17.7.17 预分频器高 8 位(T21_PSCRH)

表 17-19 T21_PSCRH 寄存器 (3FE8h)

位	符号	功能描述	类型	复位值
T21_PSCRH.7~0	PSCR15~7	预分频器的高8位值 预分频器用于对CK_PSC进行分频。 计数器的时钟频率 (f_{CK_CNT}) 等于 $f_{CK_PSC}/(PSCR[15:0]+1)$ 。 PSCR 包含了当更新事件产生时装入当前预分频器寄存器的值(更新事件包括计数器被 T21_EGR 的 UG 位清 0 或被工作在复位模式的从控制器清 0)。	R/W	8'b0

位	符号	功能描述	类型	复位值
		这意味着为了使新的值起作用，必须产生一个更新事件。		

17.7.18 预分频器低 8 位(T21_PSCRL)

表 17-20 T21_PSCRL 寄存器 (3FE9h)

位	符号	功能描述	类型	复位值
T21_PSCRL.7~0	PSCR7~0	<p>预分频器的低8位值</p> <p>预分频器用于对CK_PSC进行分频。 计数器的时钟频率 (f_{CK_CNT}) 等于 $f_{CK_PSC}/(PSCR[15:0]+1)$。 PSCR包含了当更新事件产生时装入当前预分频器寄存器的值(更新事件包括计数器被T21_EGR的UG位清0或被工作在复位模式的从控制器清0)。这意味着为了使新的值起作用，必须产生一个更新事件。</p>	R/W	8'b0

17.7.19 自动重装载寄存器高 8 位(T21_ARRH)

表 17-21 T21_ARRH 寄存器 (3FEAh)

位	符号	功能描述	类型	复位值
T21_ARRH.7~0	ARR15~8	<p>自动重装载的高8位值</p> <p>ARR包含了将要装载入实际的自动重装载寄存器的值。 详细请参考17.3。 当自动重装载的值为空时，计数器不工作。</p>	R/W	8'b1

17.7.20 自动重装载寄存器低 8 位(T21_ARRL)

表 17-22 T21_ARRL 寄存器 (3FEBh)

位	符号	功能描述	类型	复位值
T21_ARRL.7~0	ARR7~0	自动重装载的低8位值	R/W	8'b1

17.7.21 重复计数寄存器(T21_RCR)

表 17-23 T21_RCR 寄存器 (3FECh)

位	符号	功能描述	类型	复位值
T21_RCR. 7~0	REP7~ 0	<p>重复计数器的值</p> <p>开启了预装载功能后，这些位允许用户设置比较寄存器的更新速率(即周期性地从预装载寄存器传输到当前寄存器)；如果允许产生更新中断，则会同时影响产生更新中断的速率。</p> <p>每次向下计数器REP_CNT达到0，会产生一个更新事件并且计数器REP_CNT重新从REP值开始计数。由于REP_CNT只有在周期更新事件UEV发生时才重载REP值，因此对T21_RCR寄存器写入的新值只在下次周期更新事件发生时才起作用。</p> <p>这意味着在PWM模式中，(REP+1)对应着：</p> <ul style="list-style-type: none"> — 在边沿对齐模式下，PWM周期的数目； — 在中心对称模式下，PWM半周期的数目； 	R/W	8'b0

17.7.22 捕获/比较寄存器 1 高 8 位(T21_CCR1H)

表 17-24 T21_CCR1H 寄存器 (3FF0h)

位	符号	功能描述	类型	复位值
T21_CCR1 H.7~0	CCR1 15~8	<p>捕获/比较1的高8位值</p> <p>若CC1通道配置为输出(T21_CCMR1的CC1S位)：</p> <p>CCR1包含了装入当前捕获/比较1寄存器的值(预装载值)。如果在T21_CCMR1寄存器(OC1PE位)中未选择预装载功能，写入的数值会立即传输至当前寄存器中。否则只有当更新事件发生时，此预装载值才传输至当前捕获/比较1寄存器中。</p> <p>当前捕获/比较寄存器的值同计数器T21_CNT的值相比较，并在OC1端口上产生输出信号。</p> <p>若CC1通道配置为输入：</p> <p>CCR1包含了上一次输入捕获1事件(IC1)发生时的计数器值（此时该寄存器为只读）。</p>	R/W	8'b0

17.7.23 捕获/比较寄存器 1 低 8 位(T21_CCR1L)

表 17-25 T21_CCR1L 寄存器 (3FF1h)

位	符号	功能描述	类型	复位值
---	----	------	----	-----

位	符号	功能描述	类型	复位值
T21_CCR1 L.7~0	CCR1 7~0	捕获/比较1的低8位值	R/W	8'b0

17.7.24 捕获/比较寄存器 2 高 8 位(T21_CCR2H)

表 17-26 T21_CCR2H 寄存器 (3FF2h)

位	符号	功能描述	类型	复位值
T21_CCR2 H.7~0	CCR2 15~8	<p>捕获/比较2的高8位值</p> <p>若CC2通道配置为输出(T21_CCMR2的CC2S位): CCR2包含了装入当前捕获/比较2寄存器的值(预装载值)。 如果在T21_CCMR2寄存器(OC2PE位)中未选择预装载功能, 写入的数值会立即传输至当前寄存器中。否则只有当更新事件发生时, 此预装载值才传输至当前捕获/比较2寄存器中。</p> <p>当前捕获/比较寄存器的值同计数器T21_CNT的值相比较, 并在OC2端口上产生输出信号。</p> <p>若CC2通道配置为输入: CCR2包含了上一次输入捕获2事件(IC2)发生时的计数器值 (此时该寄存器为只读)。</p>	R/W	8'b0

17.7.25 捕获/比较寄存器 2 低 8 位(T21_CCR2L)

表 17-27 T21_CCR2L 寄存器 (3FF3h)

位	符号	功能描述	类型	复位值
T21_CCR2 L.7~0	CCR2 7~0	捕获/比较2的低8位值	R/W	8'b0

17.7.26 捕获/比较寄存器 3 高 8 位(T21_CCR3H)

表 17-28 T21_CCR3H 寄存器 (3FF4h)

位	符号	功能描述	类型	复位值
T21_CCR3 H.7~0	CCR3 15~8	<p>捕获/比较3的高8位值</p> <p>若CC3通道配置为输出(T21_CCMR3的CC3S位): CCR3包含了装入当前捕获/比较3寄存器的值(预装载值)。 如果在T21_CCMR3寄存器(OC3PE位)中未选择预装载功能, 写入的数值会立即传输至当前寄存器中。否则只有当更新事件发生时, 此预装载值才传输至当前捕获/比较3寄存器中。</p>	R/W	8'b0

位	符号	功能描述	类型	复位值
		当前捕获/比较寄存器的值同计数器T21_CNT的值相比较，并在OC3端口上产生输出信号。 若CC3通道配置为输入： CCR3包含了上一次输入捕获3事件(IC3)发生时的计数器值（此时该寄存器为只读）。		

17.7.27 捕获/比较寄存器 3 低 8 位(T21_CCR3L)

表 17-29 T21_CCR3L 寄存器 (3FF5h)

位	符号	功能描述	类型	复位值
T21_CCR3 L.7~0	CCR3 7~0	捕获/比较3的低8位值	R/W	8'b0

17.7.28 捕获/比较寄存器 4 高 8 位(T21_CCR4H)

表 17-30 T21_CCR4H 寄存器 (3FF6h)

位	符号	功能描述	类型	复位值
T21_CCR4 H.7~0	CCR4 15~8	捕获/比较4的高8位值 若CC4通道配置为输出(T21_CCMR4的CC4S位)： CCR4包含了装入当前捕获/比较4寄存器的值(预装载值)。如果在T21_CCMR4寄存器(OC4PE位)中未选择预装载功能，写入的数值会立即传输至当前寄存器中。否则只有当更新事件发生时，此预装载值才传输至当前捕获/比较4寄存器中。 当前捕获/比较寄存器的值同计数器T21_CNT的值相比较，并在OC4端口上产生输出信号。 若CC4通道配置为输入： CCR4包含了上一次输入捕获4事件(IC4)发生时的计数器值（此时该寄存器为只读）。	R/W	8'b0

17.7.29 捕获/比较寄存器 4 低 8 位(T21_CCR4L)

表 17-31 T21_CCR4L 寄存器 (3FF7h)

位	符号	功能描述	类型	复位值
T21_CCR4 L.7~0	CCR4 7~0	捕获/比较4的低8位值	R/W	8'b0

17.7.30 刹车寄存器(T21_BKR)

表 17-32 T21_BKR 寄存器 (3FEDh)

位	符号	功能描述	类型	复位值
T21_BKR.7	MOE	<p>主输出使能</p> <p>一旦刹车输入有效, 该位被硬件异步清0。根据AOE位的设置值, 该位可以由软件置1或被自动置1。它仅对配置为输出的通道有效。</p> <p>0: 禁止OC和OCN输出或强制为空闲状态;</p> <p>1: 如果设置了相应的使能位(T21_CCERx寄存器的CCIE位), 则使能OC和OCN输出。</p> <p>有关OC/OCN使能的细节, 参见17.7.13。</p>	R/W	0
T21_BKR.6	AOE	<p>自动输出使能</p> <p>0: MOE只能被软件置1;</p> <p>1: MOE能被软件置1或在下一个更新事件被自动置1(如果刹车输入无效)。</p> <p>注: 一旦LOCK级别(T21_BKR寄存器中的LOCK位)设为1, 则该位不能被修改。</p>	R/W	0
T21_BKR.5	BKP	<p>刹车输入极性</p> <p>0: 刹车输入低电平有效;</p> <p>1: 刹车输入高电平有效。</p> <p>注: 一旦LOCK级别(T21_BKR寄存器中的LOCK位)设为1, 则该位不能被修改。</p>	R/W	0
T21_BKR.4	BKE	<p>刹车功能使能</p> <p>0: 禁止刹车输入(BRK);</p> <p>1: 开启刹车输入(BRK)。</p> <p>注: 一旦LOCK级别(T21_BKR寄存器中的LOCK位)设为1, 则该位不能被修改。</p>	R/W	0
T21_BKR.3	OSSR	<p>运行模式下“关闭状态”选择</p> <p>该位用于当MOE=1且通道为互补输出时。</p> <p>参考OC/OCN使能的详细说明(参见17.7.13)。</p> <p>0: 当定时器不工作时, 禁止OC/OCN输出(OC/OCN使能输出信号=0);</p> <p>1: 当定时器不工作时, 一旦CCiE=1或CCiNE=1, 首先开启OC/OCN并输出无效电平, 然后置OC/OCN使能输出信号=1。</p> <p>注: 一旦LOCK级别(T21_BKR寄存器中的LOCK位)设为2, 则该位不能被修改。</p>	R/W	0
T21_BKR.2	OSSI	<p>空闲模式下“关闭状态”选择</p> <p>该位用于当MOE=0且通道设为输出时。</p> <p>参考OC/OCN使能的详细说明(参见17.7.13)。</p> <p>0: 当定时器不工作时, 禁止OC/OCN输出(OC/OCN使能</p>	R/W	0

位	符号	功能描述	类型	复位值
		输出信号=0); 1: 当定时器不工作时, 一旦CCiE=1或CCiNE=1, OC/OCN首先输出其空闲电平, 然后OC/OCN使能输出信号=1。 注: 一旦LOCK级别(T21_BKR寄存器中的LOCK位)设为2, 则该位不能被修改。		
T21_BKR.1-0	LOCK	锁定设置 该位为防止软件错误而提供写保护。 00: 锁定关闭, 寄存器无写保护; 01: 锁定级别1, 不能写入T21_BKR寄存器的BKE、BKP、AOE位和T21_OISR寄存器的OISI位; 10: 锁定级别2, 不能写入锁定级别1中的各位, 也不能写入CC极性位(一旦相关通道通过CCIS位设为输出, CC极性位是T21_CCERX寄存器的CCIP位)以及OSSR/OSSI位; 11: 锁定级别3, 不能写入锁定级别2中的各位, 也不能写入CC控制位(一旦相关通道通过CCIS位设为输出, CC控制位是T21_CCMRx寄存器的OCIM/OCIPE位); 注: 在系统复位后, 只能写一次LOCK位, 一旦写入T21_BKR寄存器, 则其内容保持不变直至复位。	R/W	0

17.7.31 死区寄存器 (T21_DTR)

表 17-33 T21_DTR 寄存器 (3FEEh)

位	符号	功能描述	类型	复位值
T21_DTR.7~0	DTG 7~0	死区发生器设置 这些位定义了插入互补输出之间的死区持续时间。假设DT表示其持续时间, t_{CK_PSC} 为T21的时钟脉冲: DTG[7:5]=0xx => $DT=DTG[7:0] \times tdtg$, 其中: $tdtg=t_{CK_PSC} \cdot (f1)$ DTG[7:5]=10x => $DT=(64+DTG[5:0]) \times tdtg$, 其中: $tdtg=2 \times t_{CK_PSC} \cdot (f2)$ DTG[7:5]=110 => $DT=(32+DTG[4:0]) \times tdtg$, 其中: $tdtg=8 \times t_{CK_PSC} \cdot (f3)$ DTG[7:5]=111 => $DT=(32+DTG[4:0]) \times tdtg$, 其中: $tdtg=16 \times t_{CK_PSC} \cdot (f4)$ 举例: 如果 $t_{CK_PSC}=125\text{ ns}$ (8 MHz), 可能的死区时间为: DTG[7:0] = 0到7Fh, 0到15875 ns, 步长时间为125 ns (参考f1), DTG[7:0] = 80h到BFh, 16 μs 到31750 ns, 步长时间为250 ns (参考f2), DTG[7:0] = C0h到DFh, 32 μs 到63 μs , 步长时间为1 μs (参考f3),	R/W	8'b0

位	符号	功能描述	类型	复位值
		DTG[7:0] = E0h到FFh, 64 μs到126 μs, 步长时间为2 μs (参考f4), 注: 一旦LOCK级别(T21_BKR寄存器中的LOCK位)设为1、2或3, 则不能修改这些位。		

17.7.32 输出空闲状态寄存器 1(T21_OISR)

表 17-34 T21_OISR 寄存器 (3FEFh)

位	符号	功能描述	类型	复位值
T21_OISR.7		保留, 始终读为0。	R	0
T21_OISR.6	OIS4	输出空闲状态4(OC4输出) 参见OIS1位。	R/W	0
T21_OISR.5	OIS3N	输出空闲状态3(OC3N输出) 参见OIS1N位	R/W	0
T21_OISR.4	OIS3	输出空闲状态3(OC3输出) 参见OIS1位。	R/W	0
T21_OISR.3	OIS2N	输出空闲状态2(OC2N输出) 参见OIS1N位	R/W	0
T21_OISR.2	OIS2	输出空闲状态2(OC2输出) 参见OIS1位。	R/W	0
T21_OISR.1	OIS1N	输出空闲状态1(OC1N输出) 0: 当MOE=0时, 则在一个死区时间后, OC1N=0; 1: 当MOE=0时, 则在一个死区时间后, OC1N=1。 注: 已经设置了LOCK(T21_BKR寄存器)级别1、2或3后, 该位不能被修改。	R/W	0
T21_OISR.0	OIS1	输出空闲状态1(OC1输出) 0: 当MOE=0时, 如果OC1N使能, 则在一个死区后, OC1=0; 1: 当MOE=0时, 如果OC1N使能, 则在一个死区后, OC1=1。 注: 已经设置了LOCK(T21_BKR寄存器)级别1、2或3后, 该位不能被修改。	R/W	0

18 定时器 TIM5

18.1 概述

T5 有 3 个通道，T5 带有两个额外的寄存器，用于定时器的同步和级联。

通用型定时器由带有可编程预分频器的 16 位自动装载计数器构成。

它适用于多种场合，包括：

- 基本的定时
- 测量输入信号的脉冲长度(输入捕获)
- 产生输出波形(输出比较，PWM 和单脉冲)
- 与其他定时器或外部信号同步(外部时钟，复位，触发和使能信号)(仅针对带有 T5 的芯片) 定时器可由内部时钟驱动

18.2 主要特性

T5 的功能包括：

- 16 位向上计数和自动装载计数器
- 4 位可编程(可以实时修改的)预分频器，计数器时钟频率的分频系数为值为 1~32768 之间的 2 的幂
- 3 个独立通道：
 - 输入捕获
 - 输出比较
 - PWM 生成(边缘对齐模式)
 - 单脉冲模式输出
- 使用外部信号控制定时器和定时器互连的同步电路
- 如下事件发生时产生中断：
 - 更新：计数器向上溢出，计数器初始化(通过软件)
 - 输入捕获
 - 输出比较

18.3 T5 功能概述

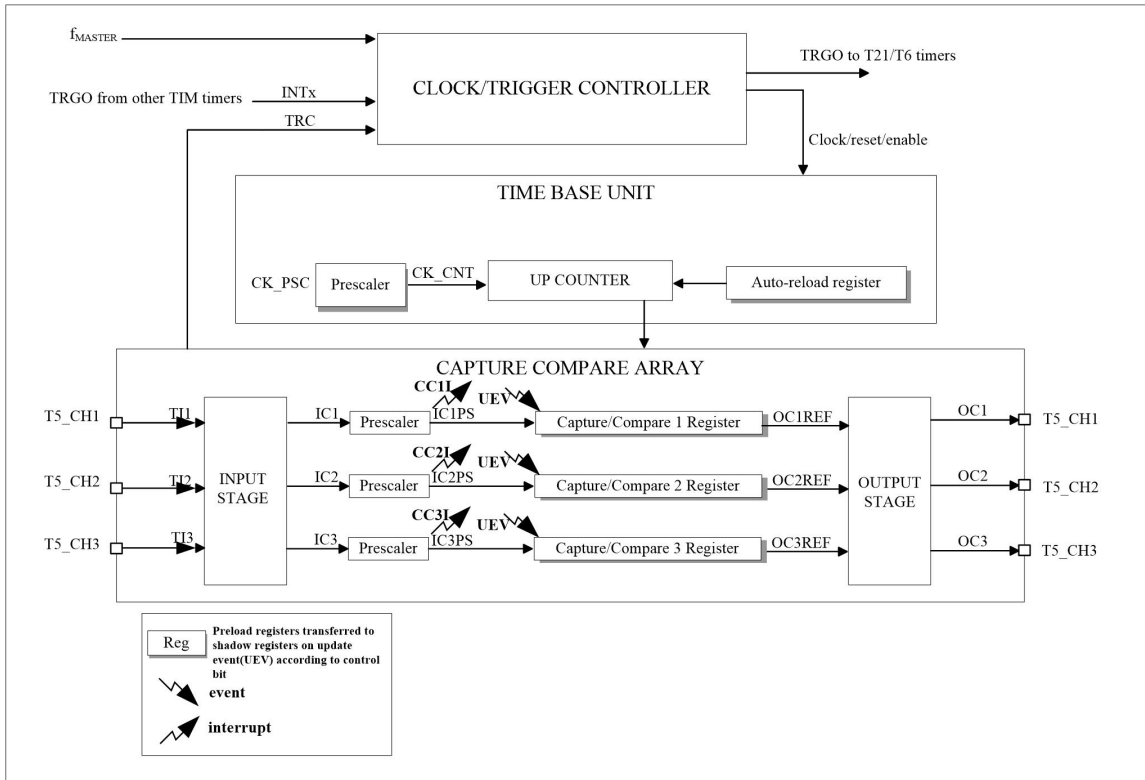


图 18-1 T5 框图

18.3.1 时基单元

时基单元包含:

- 16 位向上计数器
- 预分频器
- 16 位自动装载寄存器

没有重复寄存器。

计数器使用内部时钟(f_{MASTER}), 它由 CK_PSC 提供, 并经过预分频器分频产生计数器时钟 CK_CNT。

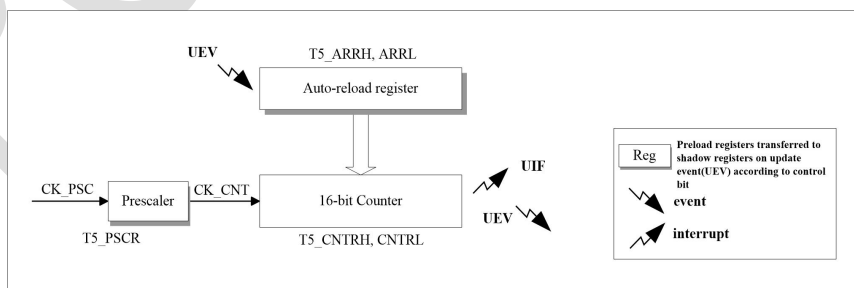


图 18-2 时基单元

预分频器的实现:

- 预分频器基于 4 位寄存器控制的 16 位计数器, 由于寄存器带有缓冲器因此可以随时

修改预分频的数值。计数器可以取值为 1 到 32768 之间的 2 的幂进行分频。

计数器时钟频率的计算公式： $f_{CK_CNT} = f_{CK_PSC} / 2^{(PSCR[3:0])}$

预分频器的值由预装载寄存器写入。一旦写入预装载寄存器的 LS 字节时，带有当前使用值的影子寄存器就被写入了新的值。

新的预分频值在下一个周期时生效(在下一个更新事件之后)。

对 Tx_PSCR 寄存器的读操作通过预装载寄存器实现，因此可以随时读取不受限制。

18.3.2 时钟/触发控制器

时钟/触发控制器以及相应的 Tx_CR2 和 Tx_SMCR 寄存器存在于 T5 中，更多信息请参考 17.4 部分。

18.3.3 捕获/比较通道

输入部分

如图 18-3 输入部分框图所示，定时器 T5 带有三个输入通道，通道 1 在内部链接到比较器。

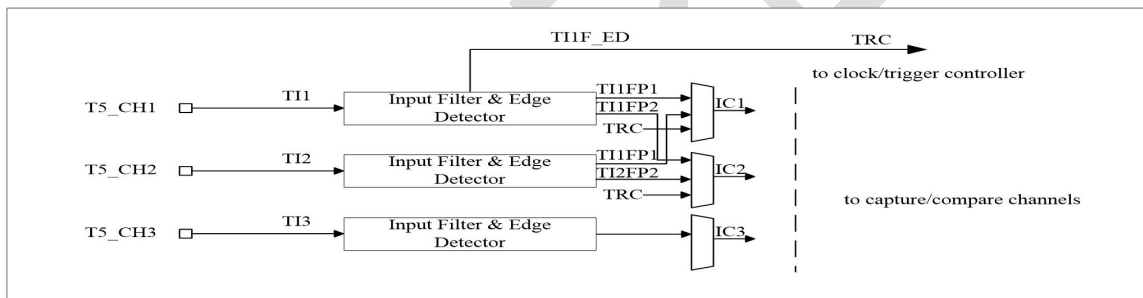


图 18-3 输入部分框图

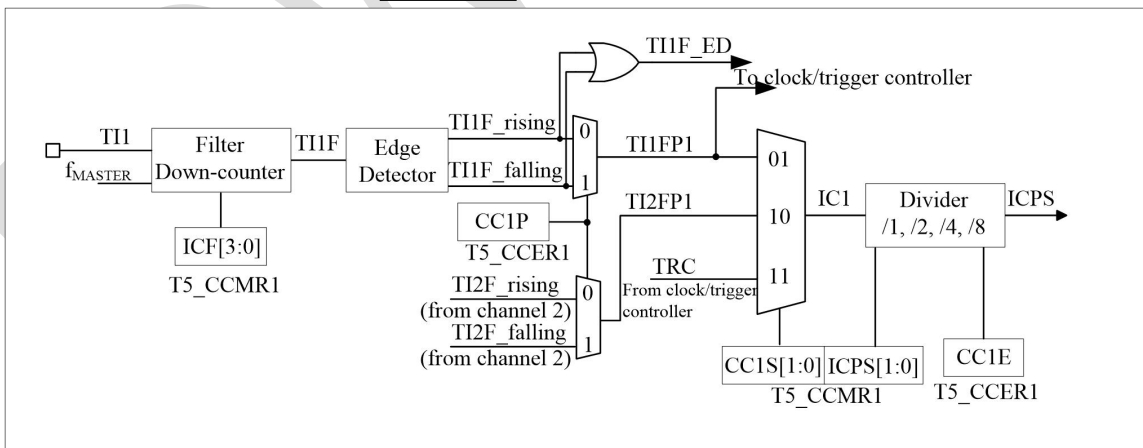


图 18-4 T5 通道 1 的输入部分框图

输出部分:

如图所示通用型定时器不带死区控制和互补输出。

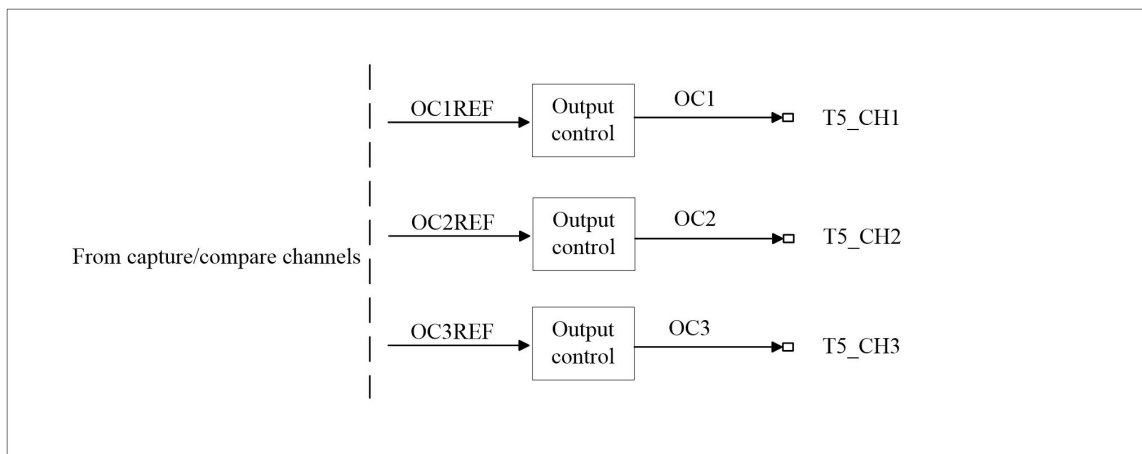


图 18-5 输出部分框图

输出部分产生内部的波形到参考信号 OCxREF(高有效), 极性的判断在最后进行。(参考图 18-6 通道 1 的输出部分框图)

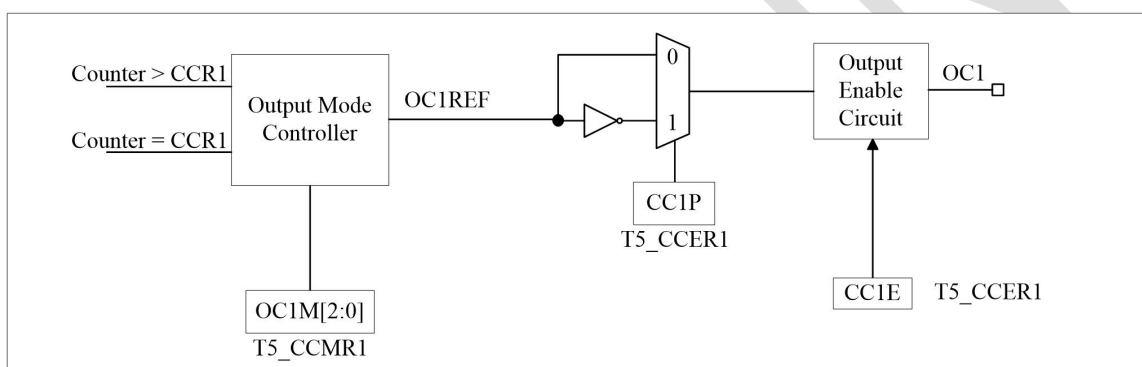


图 18-6 通道 1 的输出部分框图

18.4 中断

通用型定时器包括 5 个中断源:

- 捕获/比较 3 中断
- 捕获/比较 2 中断
- 捕获/比较 1 中断
- 更新中断
- 触发中断

在使用中断功能时, 需要先设置 T5_IER 寄存器的 CC3IE 位或 CC2IE 位或 CC1IE 位使能中断请求。

通过软件设置 T5_EGR 寄存器的相应位也能产生不同的中断源。

18.5 寄存器

18.5.1 控制寄存器 1(T5_CR1)

表 18-1 T5_CR1 寄存器 (F1h)

位	符号	功能描述	类型	复位值
T5_CR1.7	APRE	自动预装载允许位 0: T5_ARR寄存器没有预装载寄存器可以缓冲, 可以直接对其进行写操作; 1: T5_ARR寄存器通过预装载寄存器缓冲。	R/W	0
T5_CR1.6~4	-	保留	R	0
T5_CR1.3	OPM	单脉冲模式 0: 在发生更新事件时, 计数器不停止; 1: 在发生下一次更新事件(清除CEN位)时, 计数器停止。	R/W	0
T5_CR1.2	URS	更新请求源 0: 如果UDIS允许产生更新事件, 则下述任一事件产生一个更新中断: - 寄存器被更新(计数器上溢/下溢) - 软件设置UG位 - 时钟/触发控制器产生的更新 1: 如果UDIS允许产生更新事件, 则只有当寄存器被更新(计数器上溢/下溢)事件发生时才产生更新中断, 并UIF置1。	R/W	0
T5_CR1.1	UDIS	禁止更新 0: 一旦下列事件发生, 产生更新(UEV)事件: - 计数器溢出/下溢 - 产生软件更新事件 - 时钟/触发模式控制器产生的硬件复位 被缓存的寄存器被装入它们的预装载值。 1: 不产生更新事件, 影子寄存器(ARR、PSC、CCR _x)保持它们的值。如果设置了UG位或时钟/触发控制器发出了一个硬件复位, 则计数器和预分频器被重新初始化。	R/W	0
T5_CR1.0	CEN	允许计数器 0: 禁止计数器; 1: 使能计数器。	R/W	0

18.5.2 控制寄存器 2(T5_CR2)

表 18-2 T5_CR2 寄存器 (F2h)

位	符号	功能描述	类型	复位值
T5_CR2.7	-	保留	R	0
T5_CR2.6~4	MMS	<p>主模式选择</p> <p>该位用于选择在主模式下送到T21和T6的同步信息(TRGO)。可能的组合如下：</p> <p>000: 复位 – T5_EGR寄存器的UG位被用于作为触发输出(TRGO)。如果触发输入(时钟/触发控制器配置为复位模式)产生复位,则TRGO上的信号相对实际的复位会有一个延迟。</p> <p>001: 使能 – 计数器使能信号被用于作为触发输出(TRGO)。其用于启动多个定时器或控制在一段时间内使能从定时器。计数器使能信号是通过CEN控制位和门控模式下的触发输入信号的逻辑或产生。除非选择了主/从模式(见T5_SMCR寄存器中MSM位的描述),当计数器使能信号受控于触发输入时,TRGO上会有一个延迟。</p> <p>010: 更新 – 更新事件被选为触发输出(TRGO)。</p> <p>011: 保留</p> <p>100: 保留</p> <p>101: 保留</p> <p>110: 保留</p> <p>111: 保留</p>	R/W	0
T5_CR2.3~0		保留, 始终读为0。	R	0

18.5.3 从模式控制寄存器(T5_SMCR)

表 18-3 T5_SMCR 寄存器 (3FE0h)

位	符号	功能描述	类型	复位值
T5_SMCR.7	MSM	<p>主/从模式</p> <p>0: 无作用;</p> <p>1: 触发输入(TRGI)上的事件被延迟了,以允许当前定时器与它的从定时器间的完美同步(通过TRGO)。</p>	R/W	0
T5_SMCR.6~4	TS2~0	<p>触发选择</p> <p>这3位选择用于选择同步计数器的触发输入。</p> <p>000: 内部触发ITR0连接到T6 TRGO</p> <p>001: 保留</p> <p>010: 保留</p> <p>011: 内部触发ITR3连接到T21 TRGO</p>	R/W	0

位	符号	功能描述	类型	复位值
		100: 保留 101: 保留 110: 保留 111: 保留 注: 这些位只能在未用到(如SMS=000)时被改变, 以避免在改变时产生错误的边沿检测。		
T5_SMCR.3		保留, 始终读为0。	R	0
T5_SMCR.2~0	SMS	时钟/触发/从模式选择 当选择了外部信号, 触发信号(TRGI)的有效边沿与选中的外部输入极性相关(见输入控制寄存器和控制寄存器的说明) 000: 时钟/触发控制器禁止 – 如果CEN=1, 则预分频器直接由内部时钟驱动。 001: 保留 010: 保留 011: 保留 100: 触发复位模式 – 选中的触发输入(TRGI)的上升沿时重新初始化计数器, 并且产生一个更新寄存器的信号。 101: 门控模式 – 当触发输入(TRGI)为高时, 计数器的时钟开启。一旦触发输入变为低, 则计数器停止(但不复位)。计数器的启动和停止都是受控的。 110: 触发模式 – 计数器在触发输入TRGI的上升沿启动(但不复位), 只有计数器的启动是受控的。 111: 外部时钟模式1 – 选中的触发输入(TRGI)的上升沿驱动计数器。	R/W	0

18.5.4 中断使能寄存器(T5_IER)

表 18-4 T5_IER 寄存器 (F3h)

位	符号	功能描述	类型	复位值
T5_IER.7	-	保留	R	0
T5_IER.6	TIE	触发中断使能 0: 禁止触发中断 1: 使能触发中断	R/W	0
T5_IER.5~4	-	保留	R	0
T5_IER.3	CC3IE	允许捕获/比较3中断 0: 禁止捕获/比较3中断 1: 允许捕获/比较3中断	R/W	0
T5_IER.2	CC2IE	允许捕获/比较2中断	R/W	0

位	符号	功能描述	类型	复位值
		0: 禁止捕获/比较2中断 1: 允许捕获/比较2中断		
T5_IER.1	CC1IE	允许捕获/比较1中断 0: 禁止捕获/比较1中断 1: 允许捕获/比较1中断	R/W	0
T5_IER.0	UIE	允许更新中断 0: 禁止更新中断 1: 允许更新中断	R/W	0

18.5.5 状态寄存器 1(T5_SR1)

表 18-5 T5_SR1 寄存器 (F4h)

位	符号	功能描述	类型	复位值
T5_SR1.7	-	保留	R	0
T5_SR1.6	TIF	触发器中断标记 当发生触发事件(当从模式控制器处于除门控模式外的其它模式时, 在TRGI输入端检测到有效边沿, 或门控模式下的任一边沿)时由硬件对该位置1。它由软件清0。 0: 无触发器事件产生; 1: 触发中断等待响应	R/W	0
T5_SR1.5~4	-	保留	R	0
T5_SR1.3	CC3IF	捕获/比较3中断标记 参考CC1IF描述。	R/W	0
T5_SR1.2	CC2IF	捕获/比较2中断标记 参考CC1IF描述。	R/W	0
T5_SR1.1	CC1IF	捕获/比较1中断标记 如果通道CC1配置为输出模式: 当计数器值与比较值匹配时该位由硬件置1, 由软件清0。 0: 无匹配发生; 1: T5_CNT的值与T5_CCR1的值匹配。 如果通道CC1配置为输入模式: 当捕获事件发生时该位由硬件置1, 它由软件清0或通过读T5_CCR1L清0。 0: 无输入捕获产生; 1: 计数器值已被捕获(拷贝)至T5_CCR1(在IC1上检测到与所选极性相同的边沿)。	R/W	0
T5_SR1.0	UIF	更新中断标记 当产生更新事件时该位由硬件置1。它由软件清0。 0: 无更新事件产生;	R/W	0

位	符号	功能描述	类型	复位值
		1: 更新事件等待响应。当寄存器被更新时该位由硬件置1: - 若T5_CR1寄存器的UDIS=0, 当计数器上溢或下溢时; - 若T5_CR1寄存器的UDIS=0、URS=0, 当设置T5_EGR寄存器的UG位软件对计数器CNT重新初始化时; - 若T5_CR1寄存器的UDIS=0、URS=0, 当计数器CNT被触发事件重新初始化时 (参考从模式控制寄存器T5_SMCR)。		

18.5.6 状态寄存器 2(T5_SR2)

表 18-6 T5_SR2 寄存器 (F5h)

位	符号	功能描述	类型	复位值
T5_SR.7~4	-	保留, 始终读为0。	R	0
T5_SR2.3	CC3OF	捕获/比较3重复捕获标记 参见CC1OF描述。	R/W	0
T5_SR2.2	CC2OF	捕获/比较2重复捕获标记 参见CC1OF描述。	R/W	0
T5_SR2.1	CC1OF	捕获/比较1重复捕获标记 仅当相应的通道被配置为输入捕获模式时, 该标记可由硬件置1。写0可清除该位。 0: 无重复捕获产生 1: 计数器的值被捕获到T5_CCR1寄存器时, CC1IF的状态已经为1	R/W	0
T5_SR2.0	-	保留, 硬件强制为0。	R	0

18.5.7 事件产生寄存器 (T5_EGR)

表 18-7 T5_EGR 寄存器 (F6h)

位	符号	功能描述	类型	复位值
T5_EGR.7	-	保留	R	0
T5_EGR.6	TG	产生触发事件 该位由软件置1, 用于产生一个触发事件, 由硬件自动清0。 0: 无动作 1: T5_SR1的TIF=1, 若开启对应的中断 (TIE=1), 则产生相应的中断	W	0

位	符号	功能描述	类型	复位值
T5_EGR.5~4	-	保留	R	0
T5_EGR.3	CC3G	产生捕获/比较3事件 参考CC1G描述	W	0
T5_EGR.2	CC2G	产生捕获/比较2事件 参考CC1G描述	W	0
T5_EGR.1	CC1G	产生捕获/比较1事件 该位由软件置1，用于产生一个捕获/比较事件，由硬件自动清0。 0：无动作 1：在通道CC1上产生一个捕获/比较事件： 若通道CC1配置为输出： 设置CC1IF=1，若开启对应的中断，则产生相应的中断。 若通道CC1配置为输入： 当前的计数器值被捕获至T5_CCR1寄存器，设置CC1IF=1，若开启对应的中断，则产生相应的中断。若CC1IF已经为1，则设置CC1OF=1。	W	0
T5_EGR.0	UG	产生更新事件 该位由软件置1，由硬件自动清0。 0：无动作 1：重新初始化计数器，并产生一个更新事件。注意预分频器的计数器也被清0	W	0

18.5.8 捕获/比较模式寄存器 1(T5_CCMR1)

通道可用于输入(捕获模式)或输出(比较模式)，通道的方向由相应的CC1S位定义。该寄存器其它位的作用在输入和输出模式下不同。OCxx描述了通道在输出模式下的功能，ICxx描述了通道在输入模式下的功能。因此必须注意，同一个位在输出模式和输入模式下的功能是不同的。

表 18-8 T5_CCMR1 寄存器 (3FE2h)

输出模式:

位	符号	功能描述	类型	复位值
T5_CCMR1.7	-	保留	R	0
T5_CCMR1.6~4	OC1M	输出比较1模式 该3位定义了输出参考信号OC1REF的动作，而OC1REF决定了OC1的值。OC1REF是高电平有效，而OC1的有效电平取决于CC1P位。 000：冻结。输出比较寄存器T5_CCR1与计数器T5_CNT间的比较对OC1REF不起作用； 001：匹配时设置通道1为有效电平。当计数器T5_CNT的值与捕获/比较寄存器1 (T5_CCR1)相同时，强制OC1REF为高。	R/W	0

位	符号	功能描述	类型	复位值
		<p>010: 匹配时设置通道1为无效电平。当计数器T5_CNT的值与捕获/比较寄存器1 (T5_CCR1)相同时, 强制OC1REF为低。</p> <p>011: 翻转。当T5_CCR1=T5_CNT时, 翻转OC1REF的电平。</p> <p>100: 强制为无效电平。强制OC1REF为低。</p> <p>101: 强制为有效电平。强制OC1REF为高。</p> <p>110: PWM模式1— 在向上计数时, 一旦T5_CNT<T5_CCR1时通道1为有效电平, 否则为无效电平; 在向下计数时, 一旦T5_CNT>T5_CCR1时通道1为无效电平(OC1REF=0), 否则为有效电平(OC1REF=1)。</p> <p>111: PWM模式2— 在向上计数时, 一旦T5_CNT<T5_CCR1时通道1为无效电平, 否则为有效电平; 在向下计数时, 一旦T5_CNT>T5_CCR1时通道1为有效电平, 否则为无效电平。</p> <p>注: 在PWM模式1或PWM模式2中, 只有当比较结果改变了或在输出比较模式中从冻结模式切换到PWM模式时, OC1REF电平才改变。(参考17.5.7PWM模式)</p>		
T5_CCMR1.3	OC1PE	<p>输出比较1预装载使能</p> <p>0: 禁止T5_CCR1寄存器的预装载功能, 可随时写入T5_CCR1寄存器, 并且新写入的数值立即起作用。</p> <p>1: 开启T5_CCR1寄存器的预装载功能, 读写操作仅对预装载寄存器操作, T5_CCR1的预装载值在更新事件到来时被加载至当前寄存器中。</p> <p>注: 为了操作正确, 在PWM模式下必须使能预装载功能。但在单脉冲模式下(T5_CR1寄存器的OPM=1), 它不是必须的。</p>	R/W	0
T5_CCMR1.2	-	保留	R	0
T5_CCMR1.1-0	CC1S	<p>捕获/比较1选择</p> <p>这2位定义通道的方向(输入/输出), 及输入脚的选择:</p> <p>00: CC1通道被配置为输出;</p> <p>01: CC1通道被配置为输入, IC1映射在TI1FP1上;</p> <p>10: CC1通道被配置为输入, IC1映射在TI2FP1上;</p> <p>11: 保留</p> <p>注: CC1S仅在通道关闭时(T5_CCER1寄存器的CC1E=0)才是可写的。</p>	R/W	0

输入模式:

位	符号	功能描述	类型	复位值
T5_CCMR1.7~4	IC1F	<p>输入捕获1滤波器</p> <p>这几位定义了TI1输入的采样频率及数字滤波器长度。数字滤波器由一个事件计数器组成, 只有发生了N个事件后输出的跳变才被认为有效。</p>	R/W	0

位	符号	功能描述	类型	复位值
		0000: 无滤波器, $f_{\text{SAMPLING}}=f_{\text{MASTER}}$ 0001: 采样频率 $f_{\text{SAMPLING}}=f_{\text{MASTER}}$, $N=2$ 0010: 采样频率 $f_{\text{SAMPLING}}=f_{\text{MASTER}}$, $N=4$ 0011: 采样频率 $f_{\text{SAMPLING}}=f_{\text{MASTER}}$, $N=8$ 0100: 采样频率 $f_{\text{SAMPLING}}=f_{\text{MASTER}}/2$, $N=6$ 0101: 采样频率 $f_{\text{SAMPLING}}=f_{\text{MASTER}}/2$, $N=8$ 0110: 采样频率 $f_{\text{SAMPLING}}=f_{\text{MASTER}}/4$, $N=6$ 0111: 采样频率 $f_{\text{SAMPLING}}=f_{\text{MASTER}}/4$, $N=8$ 1000: 采样频率 $f_{\text{SAMPLING}}=f_{\text{MASTER}}/8$, $N=6$ 1001: 采样频率 $f_{\text{SAMPLING}}=f_{\text{MASTER}}/8$, $N=8$ 1010: 采样频率 $f_{\text{SAMPLING}}=f_{\text{MASTER}}/16$, $N=5$ 1011: 采样频率 $f_{\text{SAMPLING}}=f_{\text{MASTER}}/16$, $N=6$ 1100: 采样频率 $f_{\text{SAMPLING}}=f_{\text{MASTER}}/16$, $N=8$ 1101: 采样频率 $f_{\text{SAMPLING}}=f_{\text{MASTER}}/32$, $N=5$ 1110: 采样频率 $f_{\text{SAMPLING}}=f_{\text{MASTER}}/32$, $N=6$ 1111: 采样频率 $f_{\text{SAMPLING}}=f_{\text{MASTER}}/32$, $N=8$		
T5_CCMR1.3 ~2	IC1PSC	输入/捕获1预分频器 这2位定义了CC1输入(IC1)的预分频系数。 一旦CC1E=0(T5_CCER寄存器中), 则预分频器复位。 00: 无预分频器, 捕获输入口上检测到的每一个边沿都触发一次捕获; 01: 每2个事件触发一次捕获; 10: 每4个事件触发一次捕获; 11: 每8个事件触发一次捕获。	R/W	0
T5_CCMR1.1 ~0	CC1S	捕获/比较1 选择 这2位定义通道的方向(输入/输出), 及输入脚的选择: 00: CC1通道被配置为输出; 01: CC1通道被配置为输入, IC1映射在TI1FP1上; 10: CC1通道被配置为输入, IC1映射在TI2FP1上; 11: 保留 注: CC1S仅在通道关闭时(T5_CCER1寄存器的CC1E=0)才是可写的。	R/W	0

18.5.9 捕获/比较模式寄存器 2(T5_CCMR2)

表 18-9 T5_CCMR2 寄存器 (3FE3h)

输出比较模式:

位	符号	功能描述	类型	复位值
T5_CCMR2.7	-	保留	R	0

位	符号	功能描述	类型	复位值
T5_CCMR2.6 ~4	OC2M	输出比较2模式	R/W	0
T5_CCMR2.3	OC2PE	输出比较2预装载使能	R/W	0
T5_CCMR2.2	-	保留	R	0
T5_CCMR2.1 ~0	CC2S	捕获/比较2选择 该位定义通道的方向(输入/输出), 及输入脚的选择: 00: CC2通道被配置为输出; 01: CC2通道被配置为输入, IC2映射在TI2FP2上; 10: CC2通道被配置为输入, IC2映射在TI1FP2上; 11: 保留 注: CC2S仅在通道关闭时(T5_CCER1寄存器的CC2E=0)才是可写的。	R/W	0

输入捕获模式:

位	符号	功能描述	类型	复位值
T5_CCMR2.7 ~4	IC2F	输入捕获2滤波器	R/W	0
T5_CCMR2.3 ~2	IC2PSC	输入捕获2预分频器	R/W	0
T5_CCMR2.1 ~0	CC2S	捕获/比较2选择 该位定义通道的方向(输入/输出), 及输入脚的选择: 00: CC2通道被配置为输出; 01: CC2通道被配置为输入, IC2映射在TI2FP2上; 10: CC2通道被配置为输入, IC2映射在TI1FP2上; 11: 保留。 注: CC2S仅在通道关闭时(T5_CCER1寄存器的CC2E=0)才是可写的。	R/W	0

18.5.10 捕获/比较模式寄存器 3(T5_CCMR3)

表 18-10 T5_CCMR3 寄存器 (3FE4h)

输出比较模式:

位	符号	功能描述	类型	复位值
T5_CCMR3.7	-	保留	R	0
T5_CCMR3.6 ~4	OC3M	输出比较3模式	R/W	0
T5_CCMR3.3	OC3PE	输出比较3预装载使能	R/W	0
T5_CCMR3.2	-	保留	R	0

位	符号	功能描述	类型	复位值
T5_CCMR3.1~0	CC3S	捕获/比较3选择 该位定义通道的方向(输入/输出), 及输入脚的选择: 00: CC3通道被配置为输出; 01: CC3通道被配置为输入, IC3映射在TI3FP3上; 10: 保留; 11: 保留 注: CC3S 仅在通道关闭时(T5_CCER2 寄存器的CC3E=0)才是可写的。	R/W	0

输入捕获模式:

位	符号	功能描述	类型	复位值
T5_CCMR3.7~4	IC3F	输入捕获3滤波器	R/W	0
T5_CCMR3.3~2	IC3PSC	输入捕获3预分频器	R/W	0
T5_CCMR3.1~0	CC3S	捕获/比较3选择 该位定义通道的方向(输入/输出), 及输入脚的选择: 00: CC3通道被配置为输出; 01: CC3通道被配置为输入, IC3映射在TI3FP3上; 10: 保留; 11: 保留 注: CC3S仅在通道关闭时(T5_CCER2寄存器的CC3E=0)才是可写的。	R/W	0

18.5.11 捕获/比较使能寄存器 1(T5_CCER1)

表 18-11 T5_CCER1 寄存器 (3FE6h)

位	符号	功能描述	类型	复位值
T5_CCER1.7~6	-	保留	R	0
T5_CCER1.5	CC2P	输入捕获/比较2输出极性 参考CC1P的描述。	R/W	0
T5_CCER1.4	CC2E	输入捕获/比较2输出使能 参考CC1E的描述。	R/W	0
T5_CCER1.3~2	-	保留	R	0
T5_CCER1.1	CC1P	输入捕获/比较1输出极性 CC1通道配置为输出: 0: OC1高电平有效;	R/W	0

位	符号	功能描述	类型	复位值
		1: OC1低电平有效。 CC1通道配置为输入或捕获(参考图17-34): 0: 捕捉发生在TI1F或TI2F的上升沿; 1: 捕捉发生在TI1F或TI2F的下降沿。		
T5_CCER1.0	CC1E	输入捕获/比较1输出使能 CC1通道配置为输出: 0: 关闭— OC1禁止输出。 1: 开启— OC1信号输出到对应的输出引脚。 CC1通道配置为输入: 该位决定了计数器的值是否能捕获入T5_CCR1寄存器。 0: 捕获禁止; 1: 捕获使能。	R/W	0

18.5.12 捕获/比较使能寄存器 2(T5_CCER2)

表 18-12 T5_CCER2 寄存器 (3FE7h)

位	符号	功能描述	类型	复位值
T5_CCER2.7~2	-	保留	R	0
T5_CCER2.1	CC3P	输入捕获/比较3输出极性 参考CC1P的描述。	R/W	0
T5_CCER2.0	CC3E	输入捕获/比较3输出使能 参考CC1E 的描述。	R/W	0

18.5.13 计数器高 8 位(T5_CNTRH)

表 18-13 T5_CNTRH 寄存器 (E5h)

位	符号	功能描述	类型	复位值
T5_CNTRH.7~0	CNT15~8	计数器的高8位值	R/W	8'b0

18.5.14 计数器低 8 位(T5_CNTRL)

表 18-14 T5_CNTRL 寄存器 (E4h)

位	符号	功能描述	类型	复位值
---	----	------	----	-----

位	符号	功能描述	类型	复位值
T5_CNTRL.7~0	CNT7~0	计数器的低8位值	R/W	8'b0

18.5.15 预分频器(T5_PSCR)

表 18-15 T5_PSCR 寄存器 (3FD0h)

位	符号	功能描述	类型	复位值
T5_PSCR.7~4	-	保留，硬件清0	R	5'b0
T5_PSCR.3~0	PSC	<p>预分频器的值</p> <p>预分频器用于对CK_PSC进行分频。</p> <p>计数器的时钟频率(f_{CK_CNT})等于$f_{CK_PSC}/2^{(PSCR[3:0])}$。</p> <p>PSCR包含了当更新事件产生时装入当前预分频器寄存器的值(更新事件包括计数器被T5_EGR的UG位产生的计数器清除事件)。这意味着为了使新的值起作用，必须产生更新事件。</p>	R/W	3'b0

18.5.16 自动重载寄存器高 8 位(T5_ARRH)

表 18-16 T5_ARRH 寄存器 (3FD2h)

位	符号	功能描述	类型	复位值
T5_ARRH.7~0	ARR15~8	<p>自动重载的高8位值</p> <p>ARR包含了将要装载入实际的自动重载寄存器的值。当自动重载的值为0时，计数器不工作。</p>	R/W	8'b1

18.5.17 自动重载寄存器低 8 位(T5_ARRL)

表 18-17 T5_ARRL 寄存器 (3FD3h)

位	符号	功能描述	类型	复位值
T5_ARRL.7~0	ARR7~0	自动重载的低8位值	R/W	8'b1

18.5.18 捕获/比较寄存器 1 高 8 位(T5_CCR1H)

表 18-18 T5_CCR1H 寄存器 (3FD8h)

位	符号	功能描述	类型	复位值
---	----	------	----	-----

位	符号	功能描述	类型	复位值
T5_CCR1H.7~0	CCR1.15~8	<p>捕获/比较1的高8位值</p> <p>若CC1通道配置为输出(T5_CCMR1的CC1S位): CCR1包含了装入当前捕获/比较1寄存器的值(预装载值)。</p> <p>如果在 T5_CCMR1 寄存器(OC1PE 位)中未选择预装载功能,写入的数值会立即传输至当前寄存器中。否则只有当更新事件发生时,此预装载值才传输至当前捕获/比较1寄存器中。</p> <p>当前捕获/比较寄存器的值同计数器T5_CNT的值相比较,并在OC1端口上产生输出信号。</p> <p>若CC1通道配置为输入: CCR1包含了上一次输入捕获1事件(IC1)发生时的计数器值(此时该寄存器为只读)。</p>	R/W	8'b0

18.5.19 捕获/比较寄存器 1 低 8 位(T5_CCR1L)

表 18-19 T5_CCR1L 寄存器 (3FD9h)

位	符号	功能描述	类型	复位值
T5_CCR1L.7~0	CCR1.7~0	捕获/比较1的低8位值	R/W	8'b0

18.5.20 捕获/比较寄存器 2 高 8 位(T5_CCR2H)

表 18-20 T5_CCR2H 寄存器 (3FDAh)

位	符号	功能描述	类型	复位值
T5_CCR2H.7~0	CCR2.15~8	<p>捕获/比较2的高8位值</p> <p>若CC2通道配置为输出(T5_CCMR2的CC2S位): CCR2包含了装入当前捕获/比较2寄存器的值(预装载值)。</p> <p>如果在 T5_CCMR2 寄存器(OC2PE 位)中未选择预装载功能,写入的数值会立即传输至当前寄存器中。否则只有当更新事件发生时,此预装载值才传输至当前捕获/比较2寄存器中。</p> <p>当前捕获/比较寄存器的值同计数器 T5_CNT 的值相比较,并在 OC2 端口上产生输出信号。</p> <p>若 CC2 通道配置为输入: CCR2包含了上一次输入捕获2事件(IC2)发生时的计数器值(此时该寄存器为只读)。</p>	R/W	8'b0

18.5.21 捕获/比较寄存器 2 低 8 位(T5_CCR2L)

表 18-21 T5_CCR2L 寄存器 (3FDBh)

位	符号	功能描述	类型	复位值
T5_CCR2L.7~0	CCR2.7~0	捕获/比较 2 的低 8 位值	R/W	8'b0

18.5.22 捕获/比较寄存器 3 高 8 位(T5_CCR3H)

表 18-22 T5_CCR3H 寄存器 (3FDCh)

位	符号	功能描述	类型	复位值
T5_CCR3H.7~0	CCR3.5~8	<p>捕获/比较 3 的高 8 位值</p> <p>若 CC3 通道配置为输出(T5_CCMR3 的 CC3S 位): CCR3 包含了装入当前捕获/比较 3 寄存器的值(预装载值)。</p> <p>如果在 T5_CCMR3 寄存器(OC3PE 位)中未选择预装载功能, 写入的数值会立即传输至当前寄存器中。否则只有当更新事件发生时, 此预装载值才传输至当前捕获/比较 3 寄存器中。</p> <p>当前捕获/比较寄存器的值同计数器 T5_CNT 的值相比较, 并在 OC3 端口上产生输出信号。</p> <p>若 CC3 通道配置为输入: CCR3 包含了上一次输入捕获 3 事件(IC3)发生时的计数器值 (此时该寄存器为只读)。</p>	R/W	8'b0

18.5.23 捕获/比较寄存器 3 低 8 位(T5_CCR3L)

表 18-23 T5_CCR3L 寄存器 (3FDDh)

位	符号	功能描述	类型	复位值
T5_CCR3L.7~0	CCR3.7~0	捕获/比较 3 的低 8 位值	R/W	8'b0

19 定时器 TIM6

19.1 概述

该定时器由一个带可编程预分频器的 8 位自动重载的向上计数器所组成，它可以用来作为时基发生器，具有溢出中断功能。

T6 同时钟/触发信号控制器一起用于定时器同步和级联。

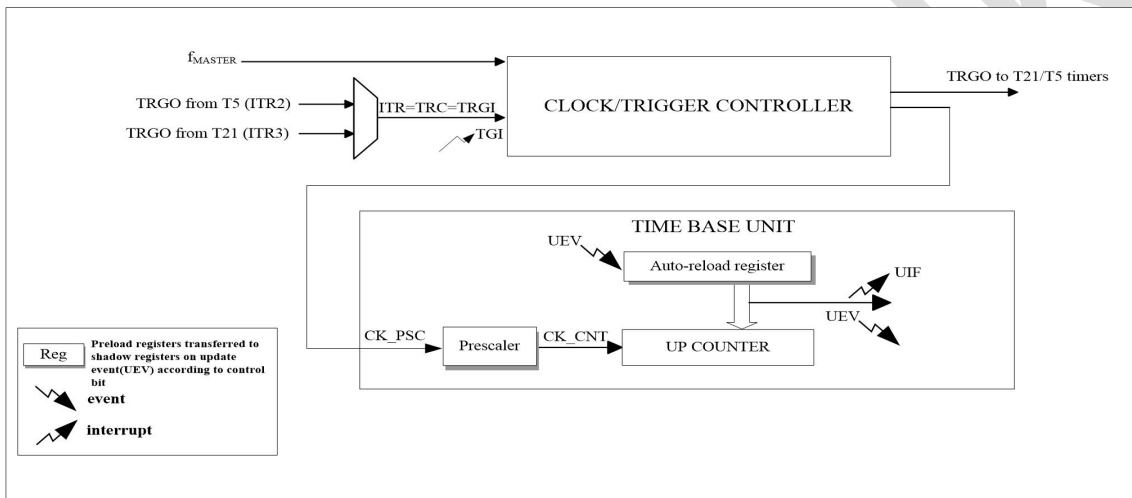


图 19-1 T6 功能图

19.2 特性

T6 的主要功能包括如下：

8 位向上计数的自动重载计数器；

3 位可编程的预分频器（可在运行中修改），提供 1、2、4、8、16、32、64 和 128 这 8 种分频比例；

用于和定时器级联的同步电路；

中断产生

- 在计数器更新时，计数器溢出
- 在触发信号输入时

19.3 T6 中断

该定时器具有 2 个中断请求源：

更新中断（溢出，计数器初始化）；

触发信号输入

19.4 T6 时钟选择

该定时器的时钟源是内部时钟（fMASTER）。该时钟源是直接连接到 CK_PSC 时钟的，CK_PSC 时钟通过预分频器分频后给定时器提供 CK_CNT 时钟。

预分频器的功能如下：

预分频器是基于由一个 3 位寄存器（在 T6_PSCR 寄存器中）来控制的一个 7 位的计数器。由于该控制寄存器是带缓冲的所以它可以在系统运行中被改变。可以分频计数器的时钟频率为 1 到 128 之间的 2 的任意次幂。 $fCK_CNT=fCK_PSC/2(PSCR[2:0])$

预分频器的值是通过一个预装载寄存器来载入的。一旦 LS 字节被写入，保存当前要被使用值的影子寄存器的值就被立即载入。对于 T6_PSCR 寄存器的读操作是访问预装载寄存器，因此在读的过程中没有什么特别要注意的地方。

19.5 寄存器

19.5.1 控制寄存器 1(T6_CR1)

表 19-1 T6_CR1 寄存器 (E9h)

位	符号	功能描述	类型	复位值
T6_CR1.7	APRE	自动预装载允许位 0: T6_ARR寄存器没有预装载寄存器可以缓冲，可以直接对其进行写操作； 1: T6_ARR寄存器通过预装载寄存器缓冲。	R/W	0
T6_CR1.6~4	-	保留，须保持清零	R	0
T6_CR1.3	OPM	单脉冲模式 0: 在发生更新事件时，计数器不停止； 1: 在发生下一次更新事件(清除CEN位)时，计数器停止。	R/W	0
T6_CR1.2	URS	更新请求源 0: 当使能时，寄存器更新（计数器溢出）时立即发送一个中断请求。 1: 当使能时，仅当计数器达到向上溢出时才发送一个中断请求。	R/W	0
T6_CR1.1	UDIS	禁止更新 0: 一旦下列事件发生，产生更新(UEV)事件： - 计数器溢出/下溢 - 产生软件更新事件 被缓存的寄存器被装入它们的预装载值。 1: 不产生更新事件，影子寄存器(ARR、PSC)保持它们的值。如果设置了UG位，则计数器和预分频器被重新初始化。	R/W	0
T6_CR1.0	CEN	允许计数器	R/W	0

位	符号	功能描述	类型	复位值
		0: 禁止计数器; 1: 使能计数器。		

19.5.2 控制寄存器 2(T6_CR2)

表 19-2 T6_CR2 寄存器 (EAh)

位	符号	功能描述	类型	复位值
T6_CR2.7	-	保留	R	0
T6_CR2.6~4	MMS	主模式选择 该位用于选择在主模式下送到T21和T5的同步信息(TRGO)。可能的组合如下: 000: 复位 – T6_EGR寄存器的UG位被用于作为触发输出(TRGO)。如果触发输入(时钟/触发控制器配置为复位模式)产生复位,则TRGO上的信号相对实际的复位会有一个延迟。 001: 使能 – 计数器使能信号被用于作为触发输出(TRGO)。其用于启动多个定时器或控制在一段时间内使能从定时器。计数器使能信号是通过CEN控制位和门控模式下的触发输入信号的逻辑或产生。除非选择了主/从模式(见T21_SMCR寄存器中MSM位的描述),当计数器使能信号受控于触发输入时,TRGO上会有一个延迟。 010: 更新 – 更新事件被选为触发输出(TRGO)。 011: 保留 100: 保留 101: 保留 110: 保留 111: 保留	R/W	0
T6_CR2.3~0	-	保留,始终读为0。	R	0

19.5.3 从模式控制寄存器(T6_SMCR)

表 19-3 T6_SMCR 寄存器 (EDh)

位	符号	功能描述	类型	复位值
T6_SMCR.7	MSM	主/从模式 0: 无作用; 1: 触发输入(TRGI)上的事件被延迟了,以允许当前定时器与它的从定时器间的完美同步(通过TRGO)。	R/W	0

位	符号	功能描述	类型	复位值
T6_SMCR.6~4	TS2~0	触发选择 这3位选择用于选择同步计数器的触发输入。 000: 保留 001: 保留 010: 内部处触发ITR2连接到T5 TRGO 011: 内部处触发ITR3连接到T21 TRGO 100: 保留 101: 保留 110: 保留 111: 保留 注: 这些位只能在未用到(如SMS=000)时被改变, 以避免在改变时产生错误的边沿检测。	R/W	0
T6_SMCR.3	-	保留 , 始终读为0。	R	0
T6_SMCR.2~0	SMS	时钟/触发/从模式选择 当选择了外部信号, 触发信号(TRGI)的有效边沿与选中的外部输入极性相关(见输入控制寄存器和控制寄存器的说明) 000: 时钟/触发控制器禁止 – 如果CEN=1, 则预分频器直接由内部时钟驱动。 001: 保留 010: 保留 011: 保留 100: 触发复位模式 – 选中的触发输入(TRGI)的上升沿时重新初始化计数器, 并且产生一个更新寄存器的信号。 101: 门控模式 – 当触发输入(TRGI)为高时, 计数器的时钟开启。一旦触发输入变为低, 则计数器停止(但不复位)。计数器的启动和停止都是受控的。 110: 触发模式 – 计数器在触发输入TRGI的上升沿启动(但不复位), 只有计数器的启动是受控的。 111: 外部时钟模式1 – 选中的触发输入(TRGI)的上升沿驱动计数器。	R/W	0

19.5.4 中断使能寄存器(T6_IER)

表 19-4 T6_IER 寄存器 (EBh)

位	符号	功能描述	类型	复位值
T6_IER.7	-	保留 , 须保持清零	R	0
T6_IER.6	TIE	触发中断使能 0: 禁止触发中断 1: 使能触发中断	R/W	0

位	符号	功能描述	类型	复位值
T6_IER.5~1	-	保留, 须保持清零	R	0
T6_IER.0	UIE	更新中断使能 0: 禁止更新中断 1: 允许更新中断	R/W	0

19.5.5 状态寄存器(T6_SR)

表 19-5 T6_SR 寄存器 (ECh)

位	符号	功能描述	类型	复位值
T6_SR.7	-	保留, 须保持清零	R	0
T6_SR.6	TIF	触发器中断标记 当发生触发事件(当从模式控制器处于除门控模式外的其它模式时, 在TRGI输入端检测到有效边沿, 或门控模式下的任一边沿)时由硬件对该位置1。它由软件清0。 0: 无触发器事件产生; 1: 触发事件发生。此位当寄存器更新时由硬件置位。	R/W	0
T6_SR.5~1	-	保留, 须保持清零	R	0
T6_SR.0	UIF	更新中断标记 当产生更新事件时该位由硬件置1。它由软件清0。 0: 无更新事件产生; 1: 更新事件发生。当寄存器被更新时该位由硬件置1: - 若T6_CR1寄存器的UDIS=0, 发生在计数器溢出时; - 若T6_CR1寄存器的UDIS=0、URS=0, 当设置T6_EGR寄存器的UG位软件对计数器CNT重新初始化时。	R/W	0

19.5.6 事件产生寄存器 (T6_EGR)

表 19-6 T6_EGR 寄存器 (EEh)

位	符号	功能描述	类型	复位值
T6_EGR.7	-	保留, 须保持清零		0
T6_EGR.6	TG	产生触发事件 该位由软件置1, 用于产生一个触发事件, 由硬件自动清0。 0: 无触发生; 1: T6_SR1的TIF=1, 若开启对应的中断(TIE=1), 则产生相应的中断。	W	0
T6_EGR.5~1	-	保留, 须保持清零		0
T6_EGR.0	UG	产生更新事件	W	0

位	符号	功能描述	类型	复位值
		该位由软件置1，由硬件自动清0。 0：无动作； 1：重新初始化计数器，并产生一个更新事件。注意预分频器的计数器也被清0。		

19.5.7 计数器 (T6_CNTR)

表 19-7 T6_CNTR 寄存器 (E6h)

位	符号	功能描述	类型	复位值
T6_CNTR.7~0	CNT7~0	计数器值	R/W	8'b0

19.5.8 预分频器 (T6_PSCR)

表 19-8 T6_PSCR 寄存器 (EFh)

位	符号	功能描述	类型	复位值
T6_PSCR.7~3		保留，硬件清0	R	5'b0
T6_PSCR.2~0	PSC	预分频器的值 预分频器用于对CK_PSC进行分频。 计数器的时钟频率(f_{CK_CNT})等于 $f_{CK_PSC}/2^{PSCR[2:0]}$ 。 PSCR包含了当更新事件产生时装入当前预分频器寄存器的值(更新事件包括计数器被T6_EGR的UG位产生的更新事件)。这意味着为了使新的分频器值起作用，必须产生更新事件。	R/W	3'b0

19.5.9 自动重装载寄存器 (T6_ARR)

表 19-9 T6_ARR 寄存器 (E7h)

位	符号	功能描述	类型	复位值
T6_ARR.7~0	ARR7~0	自动重装载值	R/W	8'b1

20 看门狗定时器 WDT

芯片内部集成了看门狗定时器，它是一个 18 位的计数器。当出现软件或硬件问题导致系统跑飞时，它可以将系统复位。由于喂狗失败，导致看门狗定时器溢出时，看门狗定时器就会产生内部复位。软件可以通过访问（读或写）RSTCON.WDRF 寄存器，控制看门狗的复位或开启。

20.1 寄存器定义

20.1.1 WDT 控制寄存器–WDTCON

表 20-1 WDTCON 寄存器 (86h)

位	符号	功能描述	类型	复位值
wdtcon.7	wdten	WDT 允许位 0 – 禁止 1 – 允许 当 WDTEN_INV 为 0 时，上电后默认值为 0； 当 WDTEN_INV 为 1 时，上电后默认值为 1；	R/TW	0
wdtcon.6	-	-	R	0
wdtcon.5	wdtien	WDT 中断允许位 0 – 禁止 1 – 允许	R/W	0
wdtcon.4	wdtif	WDT 中断标志位 0 – 无WDT超时复位中断发生 1 – 有 WDT 超时复位中断发生	R/W	0
wdtcon.3	wdtps3	WDT 预分频选择位	R/TW	0
wdtcon.2	wdtps2		R/TW	0
wdtcon.1	wdtps1		R/TW	0
wdtcon.0	wdtps0		R/TW	0

表 20-2 WDT 预分频选择

WDTPS3	WDTPS2	WDTPS1	WDTPS0	Pre Time-out Cycles (wdt_int time)	Time-out Cycles (wdt_rst time)	Time-out (Typ.)
0	0	0	0	256	512	16ms
0	0	0	1	768	1024	31ms
0	0	1	0	1792	2048	63ms
0	0	1	1	3840	4096	125ms
0	1	0	0	7936	8192	250ms
0	1	0	1	16128	16384	500ms
0	1	1	0	32512	32768	1.0s
0	1	1	1	65280	65536	2.0s
1	0	0	0	130816	131072	4.0s
1	0	0	1	261888	262144	8.0s

WDTPS3	WDTPS2	WDTPS1	WDTPS0	Pre Time-out Cycles (wdt_int time)	Time-out Cycles (wdt_rst time)	Time-out (Typ.)
1	0	1	0	Reserved	Reserved	Reserved
1	0	1	1	Reserved	Reserved	Reserved
1	1	0	0	60	64	2.0ms
1	1	0	1	28	32	1.0ms
1	1	1	0	12	16	0.5ms
1	1	1	1	4	8	0.25ms

POWERLINK

21 蜂鸣器 BEEPER

21.1 概述

由 LIRC (32kHz) 可产生频率为 1kHz, 2kHz 或者是 4kHz 的蜂鸣信号。

21.2 寄存器定义

21.2.1 蜂鸣器控制寄存器—BEEPER

表 21-1 BEEPER 寄存器 (91h)

位	符号	功能描述	类型	复位值
beeper.7	BEEPEN	蜂鸣器允许 0: 禁止蜂鸣器功能 1: 使能蜂鸣器功能 此位由软件设置和清零, 使能蜂鸣器功能	R/W	0
beeper.6	BEEPSEL1	蜂鸣频率选择位 00: 输出 fLS/(8 x BEEPDIV) kHz 01: 输出 fLS/(4 x BEEPDIV) kHz 1x: 输出 fLS/(2 x BEEPDIV) kHz	R/W	0
beeper.5	BEEPSEL0		R/W	0
beeper.4	BEEPDIV4	蜂鸣器预分频选择位 00h: BEEPDIV = 2 01h: BEEPDIV = 3 ... 0Eh: BEEPDIV = 16 0Fh: BEEPDIV = 17 ... 1Eh: BEEPDIV = 32 此位由软件置位和清零。设置蜂鸣器分频因数 BEEPDIV。 注意: 此寄存器不能设置成其初始复位值(0x1F)	R/W	1
beeper.3	BEEPDIV3		R/W	1
beeper.2	BEEPDIV2		R/W	1
beeper.1	BEEPDIV1		R/W	1
beeper.0	BEEPDIV0		R/W	1
			R/W	1

22 UART0

芯片具有一个全双工的同步/异步串行通信接口，它有 4 种工作模式（1 种同步模式，3 种异步模式），可以很方便的与其他具有串行口的芯片进行通信。该串口内部接收端有 buffer，可以接收 2 个字节数据而不损坏数据。该串口和标准 8051 的 UART 完全兼容。

发送寄存器和接收 buffer 共用一个特殊功能寄存器 S0BUF 的地址，写 S0BUF 会写到发送寄存器中，读 S0BUF 会从接收 buffer 中取数据。

22.1 模式 0

在模式 0 中，串口工作在同步收发状态。TxD0 输出移位时钟，串行数据通过 RxD0 进出，数据应当在时钟的下降沿输出、在时钟的上升沿被采样。每次发送或接收都为 8 位，最低位在前（LSB）。波特率固定为主时钟频率的 1/12。设置 S0CON.REN0 开始接收数据，接收中断标志位 S0CON.RI0 需要软件清除，向 SBUF 写入数据开始发送数据。

22.2 模式 1

在模式 1 中，串口工作在异步收发状态，每次发送/接收都是 8 位数据，波特率可编程。另外，可以通过配置 T2MOD.S0BDD 寄存器使波特率加倍。

向 S0BUF 写入数据，开启发送传输，TXD0 是输出数据的引脚。每次数据为 10 位：1 个起始位（逻辑 0），8 个数据位（LSB 在前）以及 1 个停止位（逻辑 1）。

RXD0 是输入数据的引脚，当接收开始后，串口同步输入信号并检测 RXD0 的下降沿，接收完成之后，S0BUF 寄存器中的数据便是接收到的输入数据，停止位保存在 S0CON.RB80，S0BUF 和 S0CON.RB80 在接收完成之前保持不变。

22.3 模式 2

在模式 2 中，串口工作在异步收发状态，每次发送/接收都是 9 位数据；波特率根据 T2MOD.S0BDD 的设置，固定为系统时钟的 1/32 或 1/64。

向 S0BUF 写入数据，开启发送传输，TXD0 是输出数据的引脚。每次数据为 10 位：1 个起始位（逻辑 0），9 个数据位（LSB 在前）以及 1 个停止位（逻辑 1），其中第 9 位数据来自 S0CON.TB80。

RXD0 是输入数据的引脚，当接收开始，串口同步输入信号并检测 RXD0 的下降沿，接收完成之后，S0BUF 寄存器中的数据便是接收到的输入数据，第 9 位数据保存在 S0CON.RB80，S0BUF 和 S0CON.RB80 在接收完成之前保持不变。

22.4 模式 3

模式 3 与模式 2 的区别在于，模式 3 中定时器 1 可以用来指定波特率。每次发送/接收都是 9 位数据，波特率可编程。另外，可以通过配置 T2MOD.S0BDD 寄存器使波特率加倍。

向 S0BUF 写入数据开启发送传输，TXD0 是输出数据引脚。每次数据为 10 位：1 个起始

位（逻辑 0），9 个数据位（LSB 在前）以及 1 个停止位（逻辑 1），其中第 9 位数据来自 S0CON.TB80。

RXD0 是数据输入引脚，当接收开始，串口同步输入信号并检测 RXD0 的下降沿，接收完成后 S0BUF 寄存器中的数据便是输入数据，第 9 位数据保存在 S0CON.RB80，S0BUF 和 S0CON.RB80 在接收完成之前保持不变。

22.5 波特率

串口波特率在模式 1 和模式 3 中的计算公式如下所示：

当 T2MOD.S0BDS=0，此时波特率为：

$$((2^{S0BDD}) * Fclk / 32) * Timer1_OverFlow_Rate$$

当 T2MOD.S0BDS=1，此时波特率为：

$$((2^{S0BDD}) * Fclk) / (64 * ((2^{10}) - \{S0BDH, S0BDL\}))$$

22.6 串口 0 多机通讯

工作在模式 2 和模式 3 中的串行接口，都接收 9 位数据，可以用做多机通讯。

当设置 S0CON.S0M2 位之后，接收第 9 位数据 S0CON.RB80 为 1 时产生接收中断，其他情况下不产生接收中断。

为了利用这种特性进行多机通讯，从机需要把他们的 S0CON.S0M2 设置为 1。主机发送从机地址并把低 9 位置 1，引起所有从机发生接收中断。从机处理器软件把他们在网络上的地址与所接收的字节进行比较，如果地址匹配，从机清除自己的 S0CON.S0M2 并将接收到数据的第 9 位设置为 0；其他从机保持 S0CON.S0M2 为 1，从而忽略主机发送的其他信息。

22.7 寄存器定义

22.7.1 串口 0 控制寄存器—S0CON

表 22-1 S0CON 寄存器 (98h)

位	符号	功能描述	类型	复位值
s0con.7	s0m0	串口 0 模式选择位	R/W	0
s0con.6	s0m1		R/W	0
s0con.5	s0m2	串口 0 多机通讯允许位	R/W	0
s0con.4	ren0	串口 0 接收允许位 0：禁止 1：允许	R/W	0
s0con.3	tb80	串口 0 发送位 8 在模式 2 和模式 3 中用来存放发送数据的第 9 位（可以作为奇偶校验位或多机通讯）	R/W	0

位	符号	功能描述	类型	复位值
s0con.2	rb80	串口 0 接收位 8 在模式 2 和模式 3 中用来存放接收数据的第 9 位（可以作为奇偶校验位或多机通讯）。 在模式 1 中，如果多机通讯被允许(sm2 = 0)，该位用来存放停止位。 在模式 0 中，不使用该位。	R/W	0
s0con.1	ti0	串口 0 发送中断标志位 0: 没有发送中断 1: 有发送中断 在模式 0 中，第 8 位发送结束或在其他模式的停止位开始时，由硬件置 1；必须由软件清 0。	R/W	0
s0con.0	ri0	串口 0 接收中断标志位 0: 没有发生接收中断 1: 有发生接收中断 在模式 0 中，第 8 位接收结束或在其他模式的停止位中间，由硬件置 1；必须由软件清 0。	R/W	0

表 22-2 串口模式和波特率

sm0	sm1	Mode	Description	Baud Rate	
0	0	Mode 0	Shift register	Fsys/12	
0	1	Mode 1	8-bit UART	Timer 1 overflow or S0BDH/L	
1	0	Mode 2	9-bit UART	Depends on T2MOD.S0BDD	
				S0BDD	Baud Rate
				0	Fsys/64
	1			1	Fsys/32
1	1	Mode 3	9-bit UART	Timer 1 overflow or S0BDH/L	

22.7.2 串口 0 数据缓存-S0BUF

表 22-3 S0BUF 寄存器 (99h)

位	符号	功能描述	类型	复位值
s0buf.7~0	-	串口 0 发送/接收数据的 buffer	R/W	00h

22.7.3 串口 0 波特率寄存器-S0BDH/S0BDL

表 22-4 S0BDH 寄存器 (9Bh)

位	符号	功能描述	类型	复位值
s0bdh.7~0	-	串口 0 波特率寄存器高 2 位	R/W	03h

表 22-5 S0BDL 寄存器 (9Ah)

位	符号	功能描述	类型	复位值
s0bdl.7~0	-	串口 0 波特率寄存器低 8 位	R/W	D9h

22.7.4 串口 0 波特率寄存器—S0BDS

表 22-6 S0BDS 寄存器 (BBh)

位	符号	功能描述	类型	复位值
S0BDS.7	S0BDS	串口 0 波特率选择 (模式 1/3) 0: 使用 Timer1 Overflow 1: 选择寄存器 S0BDL、S0BDH	R/W	0
S0BDS.6	S0BDD	串口 0 波特率翻倍选择 (1: 波特率翻倍)	R/W	0
S0BDS.5	-	-	R	0
S0BDS.4	-	-	R	0
S0BDS.3	-	-	R	0
S0BDS.2	-	-	R	0
S0BDS.1	-	-	R	0
S0BDS.0	-	-	R	0

23 UART1

芯片具有一个全双工的同步/异步串行通信接口，它有 2 种工作模式，可以很方便的与其他具有串行口的芯片进行通信。该串口内部接收端有 buffer，可以接收 2 个字节数据而不损坏数据。

发送寄存器和接收 buffer 共用一个特殊功能寄存器 S1BUF 的地址，写 S1BUF 会写到发送寄存器中，读 S1BUF 会从接收 buffer 中取数据。

23.1 模式 1

在模式 1 中，串口工作在异步收发状态，每次发送/接收都是 8 位数据，波特率通过 S1BDH/S1BDL 可编程。

向 S0BUF 写入数据，开启发送传输，TXD0 是输出数据的引脚。每次数据为 10 位：1 个起始位（逻辑 0），8 个数据位（LSB 在前）以及 1 个停止位（逻辑 1）。

RXD0 是输入数据的引脚，当接收开始后，串口同步输入信号并检测 RXD0 的下降沿，接收完成之后，S0BUF 寄存器中的数据便是接收到的输入数据，停止位保存在 S0CON.RB80，S0BUF 和 S0CON.RB80 在接收完成之前保持不变。

23.2 模式 2

在模式 2 中，串口工作在异步收发状态，每次发送/接收都是 9 位数据，波特率通过 S1BDH/S1BDL 可编程。

向 S1BUF 写入数据，开启发送传输，TXD1 是输出数据的引脚。每次数据为 10 位：1 个起始位（逻辑 0），9 个数据位（LSB 在前）以及 1 个停止位（逻辑 1），其中第 9 位数据来自 S1CON.TB81。

RXD1 是输入数据的引脚，当接收开始，串口同步输入信号并检测 RXD1 的下降沿，接收完成之后，S1BUF 寄存器中的数据便是接收到的输入数据，第 9 位数据保存在 S1CON.RB81，S1BUF 和 S1CON.RB81 在接收完成之前保持不变。

23.3 波特率

串口 1 波特率的计算公式如下所示：

$$F_{clk} / (32 * ((2^{10}) - \{S1BDH, S1BDL\}))$$

23.4 串口 1 多机通讯

工作在模式 2 中的串行接口，接收 9 位数据，可以用做多机通讯。

当设置 S1CON.S1M2 位之后，接收第 9 位数据 S1CON.RB81 为 1 时产生接收中断，其他情况下不产生接收中断。

为了利用这种特性进行多机通讯，从机需要把他们的 S1CON.S1M2 设置为 1。主机发送从机地址并把低 9 位置 1，引起所有从机发生接收中断。从机处理器软件把他们在网络上的地址与所接收的字节进行比较，如果地址匹配，从机清除自己的 S1CON.S1M2 并将接收到数据的第 9 位设置为 0；其他从机保持 S1CON.S1M2 为 1，从而忽略主机发送的其他信息。

23.5 寄存器定义

23.5.1 串口 1 控制寄存器—S1CON

表 23-1 S1CON 寄存器 (9Fh)

位	符号	功能描述	类型	复位值
s1con.7	s1m0	串口 1 模式选择位 0: 模式 2, 9-bit UART 1: 模式 1, 8-bit UART	R/W	0
s1con.6	-	-	R/W	0
s1con.5	s1m2	串口 1 多机通讯允许位	R/W	0
s1con.4	ren1	串口 1 接收允许位 0: 禁止 1: 允许	R/W	0
s1con.3	tb81	串口 1 发送位 8 在模式 2 中用来存放发送数据的第 9 位（可以作为奇偶校验位或多机通讯）	R/W	0
s1con.2	rb81	串口 1 接收位 8 在模式 2 中用来存放接收数据的第 9 位（可以作为奇偶校验位或多机通讯） 在模式 1 中，如果多机通讯被允许(s1m2 = 0)，该位用来存放停止位	R/W	0
s1con.1	ti1	串口 1 发送中断标志位 0: 没有发送中断 1: 有发送中断 停止位开始时，由硬件置 1；必须由软件清 0	R/W	0
s1con.0	ri1	串口 1 接收中断标志位 0: 没有发生接收中断 1: 有发生接收中断 串口 1 完整接收结束后由硬件置 1；在停止位中间，由硬件置 1；必须由软件清 0	R/W	0

23.5.2 串口 1 数据缓存-S1BUF

表 23-2 S1BUF 寄存器 (9Ch)

位	符号	功能描述	类型	复位值
s1buf.7~0	-	串口 1 发送/接收数据的 buffer	R/W	00h

23.5.3 串口 1 波特率寄存器-S1BDH/S1BDL

表 23-3 S1BDH 寄存器 (9Eh)

位	符号	功能描述	类型	复位值
s1bdh.7~0	-	串口 1 波特率寄存器高 2 位	R/W	03h

表 23-4 S1BDL 寄存器 (9Dh)

位	符号	功能描述	类型	复位值
s1bdl.7~0	-	串口 1 波特率寄存器低 8 位	R/W	00h

24 SPI

芯片还提供另外一种高速串行通信接口—SPI 接口。SPI 是一种全双工、高速、同步的通信总线，有两种操作模式：主模式和从模式。

SPI 接口经常用来与外围设备通信，如射频收发器、传感器、Flash 或 EEPROM 存储器等。4 线 SPI 接口同步传输数据是一种相对简单的传输协议，与外围设备通信时可以简化编程需求。

尽管 SPI 接口定义能够控制多个从设备，但芯片仅提供一个从机选择 SCSB 引脚，如果需要使用它作为主设备来控制多个从设备，可以使用其他 I/O 引脚选择从设备。

24.1 SPI 接口

SPI 是一种全双工、同步的数据链路，它有 4 个接口引脚：MISO、MOSI、SCK 和 SCSB。其中，引脚 MISO 和 MOSI 是串行数据输入和输出，SCK 是串行时钟，SCSB 是从机选择线。SPI 接口引脚和正常的 I/O 引脚及 I2C 引脚共用。通过 SPI 连接的设备之间的通信都是由主设备发起，数据在主从设备之间传输，主设备控制 SPI 的时钟 SCK 和选择信号 SCSB，可以通过软件控制 SCSB 引脚。

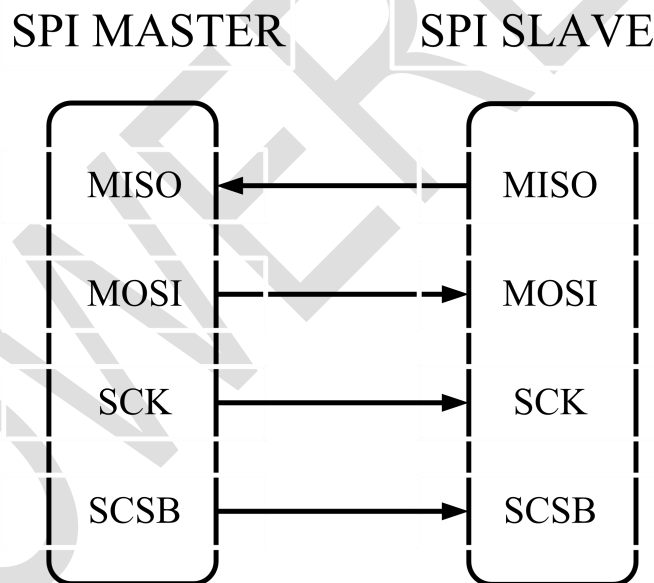


图 24-1 SPI 单主机单从机配置

24.2 SPI 传输

通过对 SPICON.SPEN 位置 1 可以对 SPI 接口使能，进入主工作模式，当数据写入 SPIDAT 寄存器时，发送/接收同时开始；当数据传输完成，串行外设数据传送标志位 SPIF 被硬件自动置 1，需要应用程序对其清 0。

在从机模式中，当从机接收到来自主机的时钟信号，从机的 SPDAT 中任何数据都被发送、通过移位送到输出引脚 MISO。主机应当在时钟有效之前，输出有效的 SCSB，以便选择从机。从机需要传输的数据，应当在相对 SCSB 信号合适的时刻准备好。

SPI 传输时序波形图如下所示：

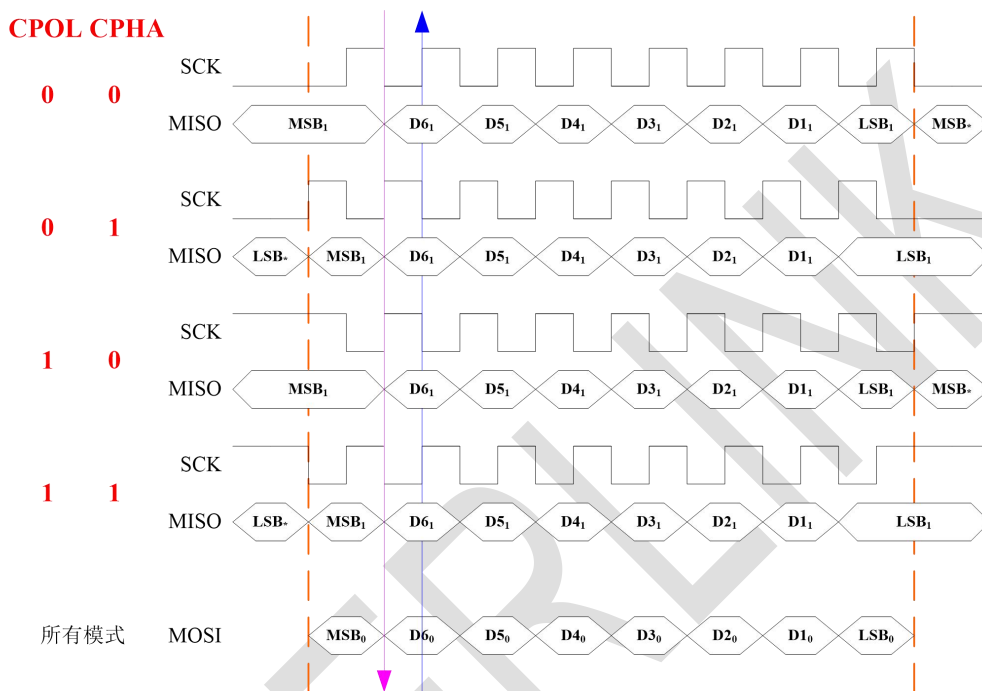


图 24-2 SPI 总线协议主机传输

当 SPI 配置为主机传输数据模式，SCSB 配置低电平，SPI 可进行连续传输。

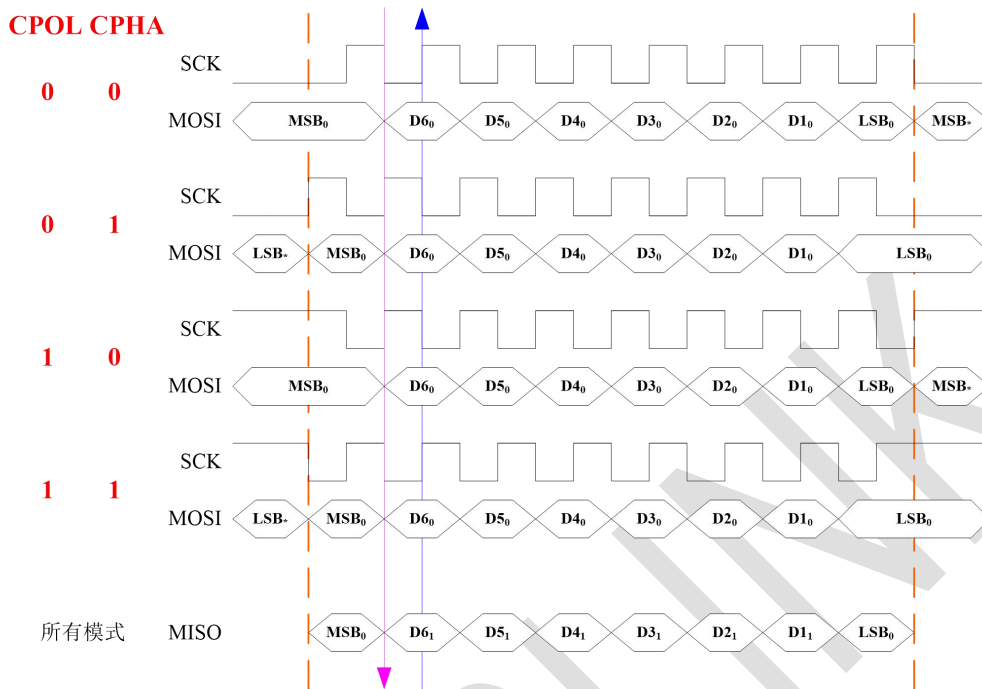


图 24-3 SPI 总线协议从机传输

24.3 寄存器定义

24.3.1 SPI 状态寄存器-SPISTA

表 24-1 SPISTA 寄存器 (B2h)

位	符号	功能描述	类型	复位值
spista.7	spif	串口外部设备数据传送标志位 0: 通过读spsta和spdat清0 1: 表明已完成数据传输, 由硬件置 1	R	0
spista.6	wcol	写冲突标志位 0: 表明已处理协议冲突, 或没有冲突 1: 由硬件置1, 表明检测到一个冲突 通过读spsta和spdat清0	R	0
spista.5	sserr	同步串行从机错误标志位 0: 未发生从错误 1: 当接收序列未结束且ssn被解除时, 由硬件置1 通过清除SPICON. Spen进行清0	R	0
spista.4	modf	模式故障标志位	R	0

位	符号	功能描述	类型	复位值
		0: 没有故障 1: 表明SCSB引脚电平与SPI模式不一致, 由硬件置1 设置合适的SCSB电平或软件读spsta都可以清0		
spista.3~0	-	-	R	4'b0

24.3.2 SPI 控制器寄存器—SPICON

表 24-2 SPICON 寄存器 (B0h)

位	符号	功能描述	类型	复位值
spicon.7	spr2	串行外设速率2 在主机模式下, 与spr1和spr0一起定义时钟速率	R/W	0
spicon.6	spen	SPI允许控制位 0: 禁止 1: 允许	R/W	0
spicon.5	ssdis	SS禁止位 在主机模式中: 该位需要被置1, SCSB被禁止, 若从机需要SCSB, 通过设置端口电平输出SCSB信号。 在从机模式中: 该位不影响从机。当ssdis=1时, 不产生'modf'中断请求。	R/W	0
spicon.4	mstr	SPI主机控制位 0: SPI作为从机 1: SPI作为主机	R/W	1
spicon.3	cpol	时钟极性控制位 0: 在空闲状态下SCK处于低电平 1: 在空闲状态下SCK处于高电平	R/W	0
spicon.2	cpha	时钟相位控制位 0: SCK周期的第一个沿采集数据 1: SCK周期的第二个沿采集数据	R/W	1
spicon.1	spr1	串行外设速率1 在主机模式下, 与spr0和spr2一起定义时钟速率	R/W	0
spicon.0	spr0	串行外设速率0 在主机模式下, 与spr1和spr2一起定义时钟速率	R/W	0

表 24-3 串行外设速率

spr2	spr1	spr0	Serial Peripheral Rate
0	0	0	Fclk/2
0	0	1	Fclk/4

spr2	spr1	spr0	Serial Peripheral Rate
0	1	0	Fclk/8
0	1	1	Fclk/16
1	0	0	Fclk/32
1	0	1	Fclk/64
1	1	0	Fclk/128
1	1	1	The master clock is not generated (when “cpol” = ‘1’ SCK is high level, otherwise is low level)

24.3.3 SPI 数据寄存器–SPIDAT

表 24-4 SPIDAT 寄存器 (B1h)

位	符号	功能描述	类型	复位值
spidat.7~0	-	SPI 数据寄存器	R/W	00h

25 I2C

I2C 总线适用于同步串行数据传输的双线式低速串行接口，可以和传感器、EEPROM 内存等外部硬件接口进行通信。I2C 接口具有两线通信、在同一总线上和多个设备进行通信的能力的优点，使之在很的一个用场合中大受欢迎。

25.1 I2C 接口

芯片内部集成 I2C 接口，该串行接口的两线分别是串行时钟 SCL 和串行数据 SDA。由于可能有多个设备在同一总线相互连接，所以这些设备的输出端口都是开漏型的。因此，应在这些设备的输出端口上加上拉电阻。应注意的时：I2C 总线上的每个设备都没有选择线，但分别有唯一的地址一一对应，用于 I2C 通信。

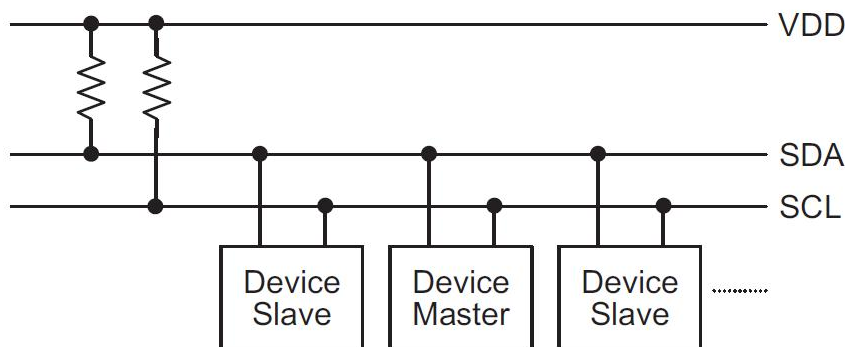


图 25-1 I2C 主从总线连接图

25.2 I2C 总线通信

如果有两个设备通过双向的 I2C 总线进行通信，那么就存在一个主机和一个从机。主机和从机都可以用于传输和接收数据，但只有主机才可以控制总线动作。那些处于从机的模式的设备，要在 I2C 总线上传输数据只有两种方式，一是从机发送模式，二是从机接收模式。即使 I2C 设备被激活，上拉电阻控制功能和 SCL/SDA 引脚功能仍然有效，其上拉电阻功能由相关上拉电阻控制寄存器控制。

I2C 总线通信需要 4 个步骤完成：一个起始信号，一个从机地址发送，一个数据传输，还有一个停止信号。当起始信号被写入 I2C 总线时，总线上的所有从机都会收到这个起始信号并且被通知总线上即将有数据到达。数据的前 7 位是从机地址，高位在前、低位在后（即 MSB 传输）

注意：起始信号只能由主机产生并连接到 I2C 总线上。当 SCL 保持在高电平期间 SDA 出现了一个从高电平到低电平的变化的时产起始信号，所有连接到 I2C 总线上的从机都能检测到起始信号。

I2C 总线通信时序波形图如下所示：

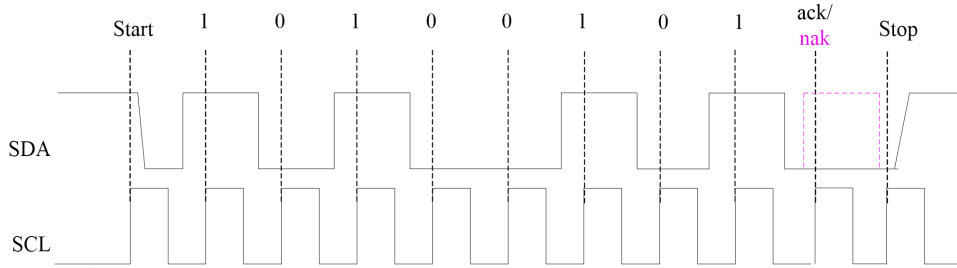
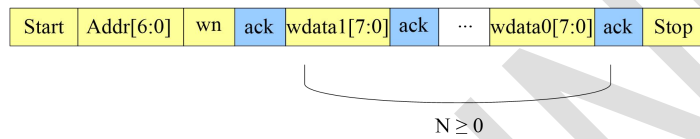


图 25-2 I2C 总线协议

write process



read process



Master send
 Slave send

图 25-3 I2C 通信时序图

25.3 寄存器定义

25.3.1 I2C 状态寄存器-I2CSTA

表 25-1 I2CSTA 寄存器 (B6h)

位	符号	功能描述	类型	复位值
i2csta.7~3	-	I2C 状态位	R	F8h
i2csta.2~0	-	-	R	

25.3.2 I2C 控制寄存器-I2CCON

表 25-2 I2CCON 寄存器 (B7h)

位	符号	功能描述	类型	复位值
i2ccon.7	cr2	时钟速率控制位2	R/W	0
i2ccon.6	ens1	I2C允许位	R/W	0

位	符号	功能描述	类型	复位值
i2ccon.5	sta	起始控制位 当sta=1时，I2C总线上的主机检查I2C总线的状态，如果总线是空闲的，可以产生一个起始位	R/W	0
i2ccon.4	sto	停止控制位 当sto=1时，由I2C总线上的主机发出停止位	R/W	0
i2ccon.3	si	串行中断控制位 在26个可能的I2C状态中，有25个是由硬件设置的。唯一不设置si状态的是F8h，这表明没有相关的状态信息可用。由硬件置1，软件清0。软件必须向si位写0才能清零，写1不会改变si的值。	R/W	0
i2ccon.2	aa	断言应答控制位 当aa=1时，在以下条件下会返回应答信号： - 收到自己的从机地址 - 接收到一般呼叫地址并且gc=1 - I2C主机接收模式下，收到一个字节数据 当aa=0时，在以下条件下返回不应答信号 - I2C主机接收模式下，收到一个字节数据 - I2C从机接收模式下，收到一个字节数据	R/W	0
i2ccon.1	cr1	时钟速率控制位1	R/W	0
i2ccon.0	cr0	时钟速率控制位0	R/W	0

当 I2C 工作在主机模式时，通过可编程时钟发生器产生 I2C 时钟信号 SCLO，并将其送达 I2C 总线上。当 I2C 工作在从机模式时，I2C 内部的时钟发生器被禁止。

时钟发生器产生时钟的功能，受控于 i2ccon 寄存器中 cr0、cr1 和 cr2。当 I2C 工作在主机模式时，它们与时钟发生器所产生时钟的关系如下表所示：

下表中“blk”是由定时器 1 的溢出输出得到的，这表明 I2C 的波特率可以通过定时器 1 控制。

表 25-3 I2CCON 时钟速率控制位

cr2	cr1	cr0	Bit Frequency				CLK Divided	
			4MHz	6MHz	8MHz	12MHz		
0	0	0	15.6	23	31	47	256	
0	0	1	17.8	26	35.8	54	224	
0	1	0	21	31	42	63	192	
0	1	1	15	37.5	50	75	160	
1	0	0	4.2	6.2	8.4	12.5	960	
1	0	1	33.3	50	66.6	100	120	
1	1	0	66.6	100	133.3	200	60	
1	1	1	"blk"(T1 overflow) input divided by 8					

25.3.3 I2C 地址寄存器-I2CADR

表 25-4 I2CADR 寄存器 (B4h)

位	符号	功能描述	类型	复位值
i2cadr.7~1	adr	7 位 I2C 从机地址位	R/W	7'b0
i2cadr.0	gc	一般呼叫地址应答位	R/W	1'b0

位	符号	功能描述	类型	复位值
		0: 忽略一般呼叫地址 1: 识别一般呼叫地址		

25.3.4 I2C 数据寄存器-I2CDAT

表 25-5 I2CDAT 寄存器 (B5h)

位	符号	功能描述	类型	复位值
i2cdat.7~0	-	I2C 数据位	R/W	00h

26 ADC&TSC

26.1 概述

芯片设内置 12 位的逐次逼近型 ADC，在优化性能的同时，增加了 ADC 的应用灵活性。

ADC 模式和温度传感器模式只能工作在 Normal 和 IDLE 模式，工作时钟是系统时钟经过预分频产生的，预分频的数值可以是 1/2/4/8/16/32/64/128。通过寄存器配置灵活的选择分频比多档位可配置分频系数。ADC 可以根据应用需求灵活地选择工作模式，ADC 的转换速率由 ADC 工作时钟频率、采样时间、ADC 的分辨率决定。

ADC 和 TSC 温度传感器的功能框图如图 26-1 所示：

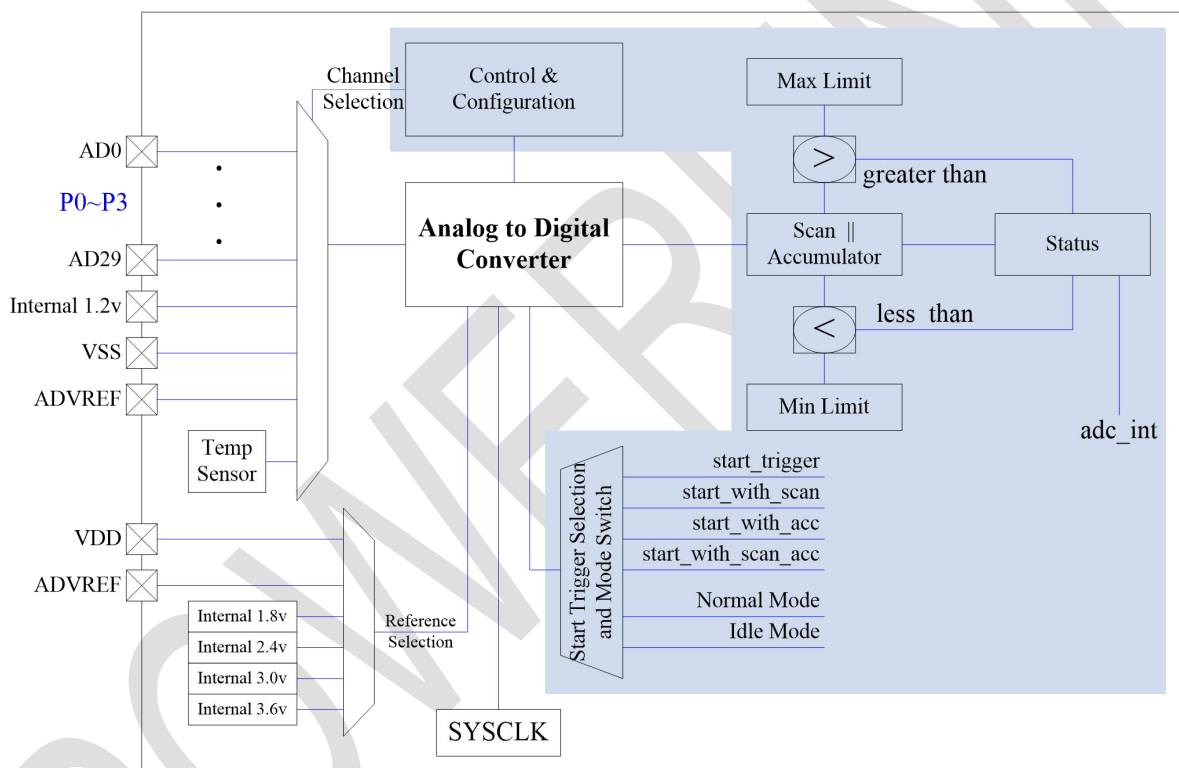


图 26-1 ADC&TSC 功能框图

26.1.1 模拟通道输入选择

本芯片支持 30 通道外部模拟信号输入，该输入直连到 GPIO 上的端口上，若 GPIO 被用来作为 ADC 模拟信号输入通道，则必须先将其模拟功能使能，将其数字功能禁止掉（包括数字施密特输入、数字输出、上下拉电阻等），以避免不必要的功耗损耗和输入信号的失真。通道的切换需要在 ADC 停止转换工作的状态下进行切换，否则 ADC 当前的转换数据很可能会被影响。

26.1.2 转换速率选择

ADC 的转换速率由 ADC 工作时钟频率、采样时间、ADC 的分辨率决定，而本 ADC 的分辨率固定为 12-bit，采样时间也是固定的 5 个 ADC 工作时钟，所以转换速率仅由工作时钟决定。

ADC 的工作时钟是由系统时钟的分频而得到的，可通过配置 ‘TKCON0[3:1]’ 灵活的选择分频比为 1、1/2、1/4、1/8、1/16、1/32、1/64、1/128 分频。

26.1.3 ADC 中断

当选择 ADC 模式或温度传感器功能时，中断可以由 ADC 数据或温度数据准备好或所有数据处理结束进行触发。

ADC 所有数据处理结束被定义为：如果启用了累加器，累加结束；或者如果启用了扫描，通道扫描结束；或者累加器和通道扫描都被启用，并且它们都结束。对于温度传感器，如果启用了累加器，则累加结束定义为传感器数据处理结束。

ADC 模块转换结束并且数据有效（EOC）：每一次 ADC 转换均会产生中断；若 ADC 工作在非累加的模式中时，则会产生 EOC 中断，通知处理器尽快处理原始 ADC 转换数据；

所有数据处理结束（EOA）：轮询完并且数据处理结束（累加或平均），产生中断；若 ADC 工作在累加（或者打开求平均操作）模式中，则会产生 EOA 中断，通知处理器查看对原始 ADC 转换数据的处理结果。

26.1.4 ADC 工作模式选择

ADC 可以根据应用需求灵活地选择工作模式，芯片支持可配置的工作模式如下表所示：

表 26-1 ADC 工作模式

模式	通道	扫描	累加	中断源	工作模式状态
Normal /IDLE	Single	X	N	数据准备好或触摸动作	TRIG_SEL: 0 – 单通道单次转换，数据转换完成后产生中断 1 – 连续工作，当单通道被判断为有跨阈值识别动作时产生中断（与单通道阈值进行比较）
Normal /IDLE	Single	X	Y	数据准备好或触摸动作	TRIG_SEL: 0 – 单通道多次转换，多次数据转换完成后，累加达到次数时产生中断 1 – 连续工作，当多次累加后单通道被判断为有跨阈值识别动作时产生中断（与单通道的累加阈值进行比较）
Normal /IDLE	Comb*	N	N	数据准备好或触摸动作	TRIG_SEL: 0 – 单通道（使用 PxTKS 选择的最低通道）单次转换，数据转换完成后产生中断 1 – 连续工作，当单通道（使用 PxTKS 选择的最低通道）被判断为有跨阈值识别动作时产生中断（与单通道阈值进行比较）
Normal /IDLE	Comb	N	Y	数据准备好或触摸动作	TRIG_SEL: 0 – 单通道（使用 PxTKS 选择的最低通道）多次转

模式	通道	扫描	累加	中断源	工作模式状态
					换, 多次数据转换完成后, 累加达到次数时产生中断 1 – 连续工作, 当多次累加后单通道 (使用 PxTKS 选择的最低通道) 被判断为有跨阈值识别动作时产生中断 (与单通道的累加阈值进行比较)
Normal /IDLE	Comb	Y	N	数据准备好或触摸动作	TRIG_SEL: 0 – 轮询被选中的通道单次转换, 每个通道数据转换完成后产生中断 1 – 连续工作, 在轮询被选中的通道过程中某个通道被判断为有跨阈值识别动作时产生中断 (与组合多通道所共用的阈值进行比较)
Normal /IDLE	Comb	Y	Y	数据准备好或触摸动作	TRIG_SEL: 0 – 轮询被选中的通道进行多次转换, 多次数据转换完成后, 累加达到次数时产生中断 1 – 连续工作, 在轮询被选中的通道进行多次转换, 多次数据转换完成后, 累加达到次数时组合多通道被判断为有跨阈值识别动作时产生中断 (与组合多通道所共用的累加阈值进行比较)

注 1: * Combination Channel 多通道依赖于所选的通道

注 2: 配置 TKCON0.0 (SCAN_MODE) 可进入扫描模式

注 3: 配置 TKCON1.6 (ACCUM_SEL) 可选择累加模式

26.2 寄存器定义

ADC、TSC、TKC 因为触摸按键检测和温度传感器模式都需要使用内部 ADC 模块进行处理。芯片只能通过 CPU 配置获得其中一种功能; 并且 ADC、TSC、TKC 有些寄存器共用特性, 在只有配置 ADC 功能的芯片, 寄存器用于 ADC 的控制运行和数据储存等。

26.2.1 ADC/触摸按键寄存器地址映射表

表 26-2 触摸按键寄存器地址映射表

寄存器名称	地址	位宽	功能描述
TKDATL	0xD6	8	ADC/触摸按键 TKC 数据低 8 位
TKDATH	0xD7	8	ADC/触摸按键 TKC 数据高 8 位
TKOUTL	0xD4	8	ADC/触摸按键 TKC 数据直接输出低 8 位
TKOUTH	0xD5	4	ADC/触摸按键 TKC 数据直接输出高 4 位
P0TKS	0x3F01	8	ADC/触摸按键 TKC 通道选择寄存器 0
P1TKS	0x3F03	8	ADC/触摸按键 TKC 通道选择寄存器 1
P2TKS	0x3F05	8	ADC/触摸按键 TKC 通道选择寄存器 2
P3TKS	0x3F07	8	ADC/触摸按键 TKC 通道选择寄存器 3
TKCON0	0xD9	8	ADC/触摸按键 TKC 控制寄存器 0
TKCON1	0xDA	8	ADC/触摸按键 TKC 控制寄存器 1

寄存器名称	地址	位宽	功能描述
TKCON2	0xDB	8	ADC/触摸按键 TKC 控制寄存器 2
TKADCF	0xDD	8	ADC/触摸按键 TKC 状态寄存器
TKCSCF	0xDE	8	ADC/触摸按键 TKC 状态控制寄存器
TKCSOF	0xDF	8	ADC/触摸按键 TKC 状态寄存器
TKGRD	0xDC	8	触摸按键 TKC 充电模式及保护环控制寄存器
TKWKL0	0x3F79	8	ADC/触摸按键 TKC 唤醒阈值 0 低 8 位
TKWKH0	0x3F78	8	ADC/触摸按键 TKC 唤醒阈值 0 高 8 位
TKWKL1	0x3F7B	8	ADC/触摸按键 TKC 唤醒阈值 1 低 8 位
TKWKH1	0x3F7A	8	ADC/触摸按键 TKC 唤醒阈值 1 高 8 位

26.2.2 ADC/触摸按键数据寄存器-TKDATL

表 26-3 TKDATL 寄存器 (D6h)

位	符号	功能描述	类型	复位值
tkdatl.7~0	-	当 TKC_EN=1 时, 存储触摸按键低 8 位数据; 当 ADC_EN=1 时, 存储 ADC 低 8 位数据; 当 TSC_EN=1 时, 存储温度传感器低 8 位数据;	R/W	00h

26.2.3 ADC/触摸按键数据寄存器-TKDATH

表 26-4 TKDATH 寄存器 (D7h)

位	符号	功能描述	类型	复位值
tkdath.7~0	-	当 TKC_EN=1 时, 存储触摸按键高 8 位数据; 当 ADC_EN=1 时, 存储 ADC 高 8 位数据; 当 TSC_EN=1 时, 存储温度传感器高 8 位数据;	R/W	00h

注: 当使用差分检测模式时, 如果选择多次累加, 则将差分自动减操作后的数据进行累加处理后存入 TKDAT。

26.2.4 ADC/触摸按键数据直接输出-TKOUTL

表 26-5 TKOUTL 寄存器 (D4h)

位	符号	功能描述	类型	复位值
tkoutl.7~0	-	当 TKC_EN=1 时, 存储触摸按键低 8 位数据; 当 ADC_EN=1 时, 存储 ADC 低 8 位数据; 当 TSC_EN=1 时, 存储温度传感器低 8 位数据;	R	00h

26.2.5 ADC/触摸按键数据直接输出-TKOUTH

表 26-6 TKOUTH 寄存器 (D5h)

位	符号	功能描述	类型	复位值
tkouth.7	TKC_EN2RUN	TKC_EN 代替 TKC_RUN 使能位 0: 禁用 1: 使能	TW	1'b0
tkouth.6	ADC_EN2RUN	ADC_EN 代替 ADC_RUN 使能位 0: 禁用 1: 使能	TW	1'b0
tkouth.5	SLOPE_CALEN	allow slope adjustment to be applied to ADC result	TW	1'b0
tkouth.4	OFFSET_SHIFT	select offset shift adjustment to be applied to ADC result 0: {3'b0, i_offset_adjust[6:0]} 1: {i_offset_adjust[6:0], 3'b0}	TW	1'b0
tkouth.3~0	-	当 TKC_EN=1 时, 存储触摸按键高 4 位数据; 当 ADC_EN=1 时, 存储 ADC 高 4 位数据; 当 TSC_EN=1 时, 存储温度传感器高 4 位数据;	R	4'b0

注: TKOUT 为 TK 检测数据直接输出; 当使用差分检测模式时, 选择 TK 数据不累加, 且设置 ASUB_EN 为 0 对 TK 数据不自动进行减操作, 此时读取 TKDAT 可得第 1 次检测的数据, 读取 TKOUT 可得第 2 次检测的数据。其余场合, TKOUT 数据为当前 TK 检测数据直接输出, 没有特别意义。

26.2.6 ADC/触摸按键选择寄存器-P0TKS

表 26-7 P0TKS 寄存器 (0x3F01h)

位	符号	功能描述	类型	复位值
p0tks.7~6	-	-	R	2'b0
p0tks.5~0	-	触摸按键 29~24 通道选择位和 ADC29~24 通道选择位	R/W	6'b0

26.2.7 ADC/触摸按键选择寄存器-P1TKS

表 26-8 P1TKS 寄存器 (0x3F03h)

位	符号	功能描述	类型	复位值
p1tks.7~0	-	触摸按键 7~0 通道选择位和 ADC7~0 通道选择位	R/W	00h

26.2.8 ADC/触摸按键选择寄存器-P2TKS

表 26-9 P2TKS 寄存器 (0x3F05h)

位	符号	功能描述	类型	复位值

位	符号	功能描述	类型	复位值
p2tks.7~0	-	触摸按键 15~8 通道选择位和 ADC15~8 通道选择位	R/W	00h

26.2.9 ADC/触摸按键选择寄存器–P3TKS

表 26-10 P3TKS 寄存器 (0x3F07h)

位	符号	功能描述	类型	复位值
p3tks.7~0	-	触摸按键 23~16 通道选择位和 ADC23~16 通道选择位	R/W	00h

26.2.10 ADC/触摸按键控制寄存器–TKCON0

表 26-11 TKCON0 寄存器 (D9h)

位	符号	功能描述	类型	复位值
tkcon0.7	TKC_EN	触摸按键模式允许位 0: 触摸按键模式被禁止 1: 触摸按键模式被允许	R/W	1'b0
tkcon0.6	ADC_EN	ADC 模式允许位 0: ADC 模式被禁止 1: ADC 模式被允许 当 TKC_EN=0 时, ADC 模式才能通过设置 ADC_EN=1 被允许	R/W	1'b0
tkcon0.5	TSC_EN	温度传感器模式允许位 0: 温度传感器模式被禁止 1: 温度传感器模式被允许 当 TKC_EN=0 & ADC_EN=0 时, 温度传感器模式才能通过设置 TSC_EN=1 被允许	R/W	1'b0
tkcon0.4	WAIT_TKRD_EN	等待软件读数据的使能位 0: 不等待软件读信号, 直接继续处理触摸按键 TKC/ADC 转换操作 1: 等待软件读出当前转换的数据后, 再继续开始处理下面的触摸按键 TKC/ADC 转换操作	R/W	1'b0
tkcon0.3	FREQ_SEL2	ADC 模拟时钟预分频选择位 3'b000: 不分频 3'b001: 2 分频 3'b010: 4 分频 3'b011: 8 分频 3'b100: 16 分频 3'b101: 32 分频 3'b110: 64 不分频 3'b111: 128 不分频	R/W	3'b0
tkcon0.2	FREQ_SEL1			
tkcon0.1	FREQ_SEL0			

位	符号	功能描述	类型	复位值
tkcon0.0	SCAN_MODE	工作模式控制位 在 ADC 模式 (ADC_EN=1) 中： 0: 关闭扫描模式 1: 打开扫描模式	R/W	1'b0
	POLL_MODE	在触摸按键模式 (TKC_EN=1) 中： 0: 关闭轮询模式 1: 打开轮询模式		

26.2.11 ADC/触摸按键控制寄存器-TKCON1

表 26-12 TKCON1 寄存器 (DAh)

位	符号	功能描述	类型	复位值
tkcon1.7	START	ADC 开始工作触发位 如果该位被置 1, 触发 ADC 的模拟功能开始工作, 操作结束时自动清除该位, 然后等待下一次触发。	R/W	1'b0
tkcon1.6	ACCUM_SEL2	累加操作次数设置 3'h0: 单次转换数据 3'h1: 累计 2 次转换数据 3'h2: 累计 4 次转换数据 3'h3: 累计 8 次转换数据 ... 3'h7: 累计 128 次转换数据 注: 请小心配置累计次数、避免溢出, 如果发生溢出将会设置 ACCUM_OVF 标志位, 指示累计溢出。	R/W	3'b0
tkcon1.5	ACCUM_SEL1			
tkcon1.4	ACCUM_SEL0			
tkcon1.3	AVG_DIS			
tkcon1.2	TRIG_SEL	中断触发方式选择位 在 Normal/IDLE 模式中, 当配置触摸按键功能 (TKC_EN=1 即只有配置 TKC 功能特性) 时, 有两种方式可以触发中断: 1'b0: ADC 数据转换完成后触发中断 1'b1: 按键触摸动作识别后触发中断	R/W	1'b0
tkcon1.1	FUNC_FLAG	功能模式指示位 0: 工作在触摸按键功能模式 1: 工作在 ADC 转换功能模式	R/W	1'b0
tkcon1.0	ACCUM_OVF	累加操作溢出指示位 0: 未溢出 1: 已溢出	R/W	1'b0

26.2.12 ADC/触摸按键控制寄存器-TKCON2

表 26-13 TKCON2 寄存器 (DBh)

位	符号	功能描述	类型	复位值
tkcon2.7	LSLP_MODE	低速模式低功耗允许位 0: 默认模式 1: 用于低速触摸按键/ADC 转换模式时减少功耗	R/W	1'b0
tkcon2.6	SES_GAP2	两次累加触发 TKC 操作之间的时间间隙配置位(此位在配置 TKC_EN=1 时,即配置 TKC 运行时存在实际应用特性) 3'h0: 0 个'clk_32k'时钟周期 3'h1: 8 个'clk_32k'时钟周期 (0.25ms) 3'h2: 32 个'clk_32k'时钟周期 (1ms) 3'h3: 128 个'clk_32k'时钟周期 (4ms) 3'h4: 256 个'clk_32k'时钟周期 (8ms) 3'h5: 512 个'clk_32k'时钟周期 (16ms) 3'h6: 1024 个'clk_32k'时钟周期 (31ms) 3'h7: 2048 个'clk_32k'时钟周期 (62ms) 注: 用户 Normal 工作模式下, SCKCON[6]为 1 时,可配置 SCKCON[5]为 1 加快 TKC 检测速度,此时使用 clk_per 替换 TKC 模块 SES_GAP 的 clk_lirc(32k);此 TKC 加速模式下不建议启用 SES_GAP(3'b0)与 STA_GAP(2'b0)	R/W	3'b0
tkcon2.5	SES_GAP1			
tkcon2.4	SES_GAP0			
tkcon2.3	IDLE_RUN_FLAG			
tkcon2.2	WAIT_TKRD_FLAG	转换完成等待软件读取的标志位 “1” 用来指示转换完成等待软件读取数据,读出数据后需要软件清除该标志位	R/W	1'b0
tkcon2.1	STA_GAP1	两次开始触发 TKC 之间的时间间隙配置位 (在配置 TKC) EN=1 时即配置 TKC 运行时存在实际应用特性)	R/W	2'b0
tkcon2.0	STA_GAP0			

26.2.13 ADC/触摸按键状态寄存器-TKADCF

表 26-14 TKADCF 寄存器 (DDh)

位	符号	功能描述	类型	复位值
tkadcf.7	INJECT	注入操作允许位 0: 注入操作被禁止	R/TW	1'b0

位	符号	功能描述	类型	复位值
		1: 注入操作被允许 如果该位置 1, 注入操作被允许, 等待当前正在被转换的通道转换结束, 通道 15 被注入 ADC 的输入端开始转换, 直到该位被清 0 之后, 又重新返回被中断的通道。 注: 该位只能由软件置 1、清 0。		
tkadcf.6	ADC_PUMP	ADC 电源工作范围切换位 0: 支持 VDD50 高于 2.7V 1: 支持 VDD50 高于 1.8V, 低于 2.7V	R/W	1'b0
tkadcf.5	IREF_ADJ1	参考电流校准选择位 2'b00: 1uA 2'b01: 2uA	R/W	2'b0
tkadcf.4	IREF_ADJ0	2'b10: 4uA 2'b11: 6uA		
tkadcf.3	ADC_CCM	ADC 连续转换模式(Continuous Conversion Mode)位 0: 连续转换模式被禁止 1: 连续转换模式被使能	R/W	1'b0
tkadcf.2	ADC_VREF2	ADC 参考电压选择位 3'b00x: VDD 引脚 3'b01x: ADVREF 引脚	R/W	3'b0
tkadcf.1	ADC_VREF1	3'b100: 内部 1.8V 3'b101: 内部 2.4V		
tkadcf.0	ADC_VREF0	3'b110: 内部 3.0V 3'b111: 内部 3.6V		

注: TKADCF.3(ADC_CCM)仅用于 ADC 连续转换模式, 其他应用中该位要禁止。将 TKADCF.3(ADC_CCM)置 1, 再将 TKCON1.7(START)置 1, 即可配置 ADC 为连续转换模式, 步骤如下:

- Step1: ORL TKADCF, #008H // 使能 ADC 连续转换模式
- Step2: ORL TKCON0, #040H // 使能 ADC 模式
- Step3: ORL TKCON1, #080H // 触发 ADC 启动
- Step4: // 等待 ADC 中断到来, 从寄存器 TKDAT 中读取 ADC 数据
- Step5: // 如果 ADC 转换的数据足够多, 清除 ADC_CCM 及 ADC_EN

26.2.14 触摸按键状态寄存器-TKCSOF

表 26-15 TKCSOF 寄存器 (DFh)

位	符号	功能描述	类型	复位值
tkcsf.7	ASUB_EN	差分模式时自动减操作使能位 1: 使能差分自动减操作 0: 禁用差分自动减操作	R/W	1'b0
tkcsf.6	CPOL	转换数据和唤醒阈值比较的极性选择位 1'b0: 当数据大于阈值 TKWK1 或小于阈值 TKWK0 时引起中断 ($X \geq TKWK1$ 或 $X \leq TKWK0$)	R/W	1'b0

位	符号	功能描述	类型	复位值
		1'b1: 当数据小于阈值 TKWK 1 且大于阈值 TKWK 0 时引起中断 (TKWK 0 ≤ X ≤ TKWK 1)		
tkcs0f.5	CH_SW1	ADC 通道源切换位 2'b00: 切换到 Px 端口, 配置 PxTKS 选择 Px 中的一个作为转换通道 2'b01: 切换到内部 1.2V	R/W	2'b0
tkcs0f.4	CH_SW0	2'b10: 切换到地 (0V) 2'b11: 切换到参考源		
tkcs0f.3~0	ESCAP_OFST3~0	ADC 额外采样电容选择位 0000 = 禁止额外采样电容 0001 = 额外采样电容为 2 pF 0010 = 额外采样电容为 4 pF 0011 = 额外采样电容为 6 pF 0100 = 额外采样电容为 8 pF 0101 = 额外采样电容为 10 pF 0110 = 额外采样电容为 12 pF 0111 = 额外采样电容为 14 pF 1000 = 额外采样电容为 16 pF 1001 = 额外采样电容为 18 pF 1010 = 额外采样电容为 20 pF 1011 = 额外采样电容为 22 pF 1100 = 额外采样电容为 24 pF 1101 = 额外采样电容为 26 pF 1110 = 额外采样电容为 28 pF 1111 = 额外采样电容为 30 pF	R/W	4'hF

注: TKCSOF[3:0]选择 ADC 额外采样电容, 能够应用于仅使能 ADC 功能特性和 TKC 运行时使用 ADC 功能特性的情况。

27 TKC

27.1 概述

芯片除了支持 ADC 模式温度传感器模式 TSC，还支持触摸按键检测 TKC；但是只能通过 CPU 配置获得其中一种功能，这是因为触摸按键检测和温度传感器模式都需要使用内部 ADC 模块进行处理。

芯片包含 30 个触摸按键输入，这些输入与逻辑 I/O 引脚复用，可以通过寄存器进行选择。触摸按键模块拥有自己的中断向量和中断标志位。触摸按键检测能工作在 Normal 模式和低功耗模式（IDLE/STOP/SLEEP）。

当手指触摸或接近触摸按键时，触摸按键的电容将增加。通过电容的轻微变化改变内部感应比较器的充电时间与电压，可以通过测量这些充电时间与电压来感应触摸动作。

在 Normal 和 IDLE 模式中，系统时钟和内部 32KHz 时钟一直工作。在 STOP 和 SLEEP 模式中，只有内部 32KHz 时钟一直工作，为了降低功耗，在需要使用系统时钟时系统时钟才工作。在触摸按键检测功能有效中，发生触摸动作时可以把系统从低功耗模式（IDLE/STOP/SLEEP）中唤醒，系统会进入 Normal 模式。

TKC 触摸按键检测功能模块框图如图 27-1 所示：

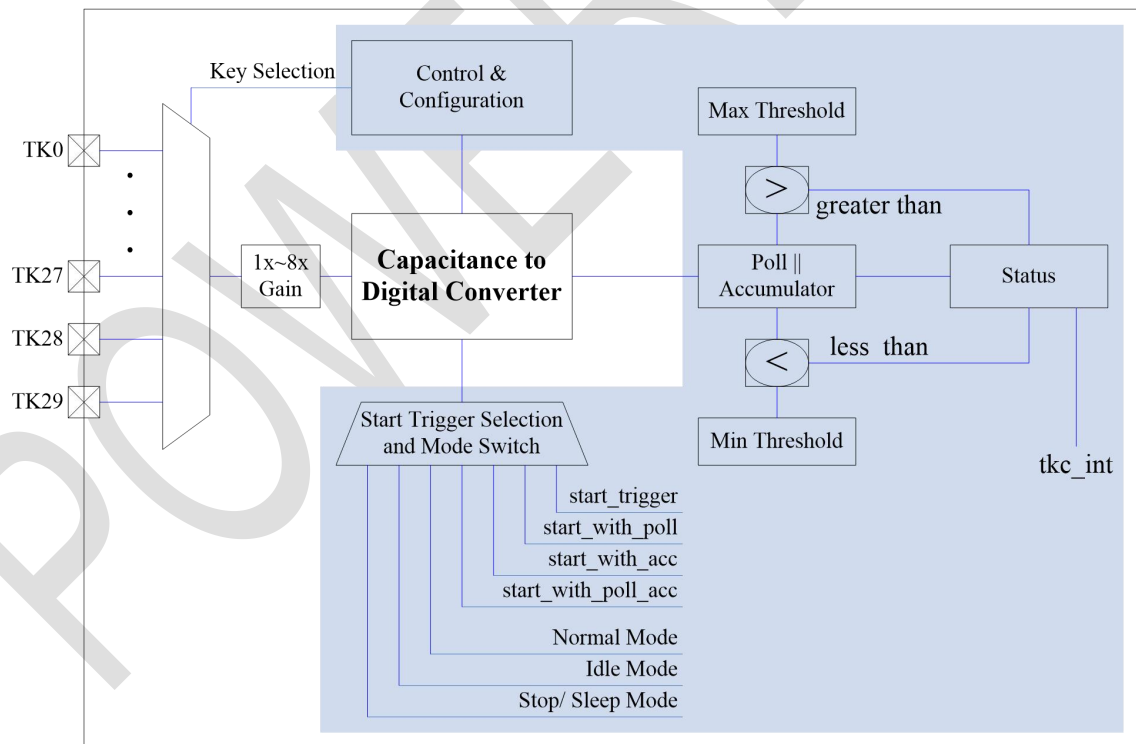


图 27-1 TKC 功能框图

27.1.1 触摸按键操作

当手指触摸或接近触摸板时，触摸板的电容将增加。通过电容的轻微变化改变内部感应比较器的充电时间，可以通过测量这些充电时间来感应触摸动作。下文主要叙述触摸按键操作相关内容。

芯片包含最多 30 个触摸按键输入，这些输入与逻辑 I/O 引脚复用，可以通过寄存器进行选择。触摸按键模块拥有自己的中断向量和中断标志位。

27.1.2 触摸按键中断

中断涉及到触摸按键、ADC 转换、温度传感器，这取决于特殊功能寄存器 TKCON0 的配置。

当选择触摸按键模式，在 Normal/IDLE 模式下有两种方式可以触发中断，ADC 数据转换完成后触发中断或按键触摸动作识别后触发中断；在 STOP/SLEEP 模式下按键触摸动作识别后触发中断。

ADC 模块转换结束并且数据有效（EOC）：每一次电容转换均会产生中断；若 TouchKey 工作在非累加的模式中时，则会产生 EOC 中断，通知处理器尽快处理原始电容转换数据；

所有数据处理结束（EOA）：轮询完按键且数据处理结束（累加或平均）时，产生中断；若 TouchKey 工作在累加（或者打开求平均操作）模式中，则会产生 EOA 中断，通知处理器查看对原始电容转换数据的处理结果；

触摸识别中断（Touch）：电容转换数值触及或越过高阈值或低阈值时，产生中断；若 TouchKey 设置了触摸自动识别功能，则会产生 Touch 触摸识别中断，唤醒并通知处理器进行进一步处理。

27.1.3 触摸按键工作模式

TouchKey 可以根据应用需求灵活的选择工作模式，芯片支持可配置的工作模式如下表所示：

表 27-1 触摸按键工作模式

模式	按键	轮询	累加	中断源	工作模式状态
Normal /IDLE	Single	X	N	数据准备好或触摸动作	TRIG_SEL: 0 – 单键单次充电，数据转换完成后产生中断 1 – 连续工作，当单键被判断为有触摸动作时产生中断（与单键阈值进行比较）
Normal /IDLE	Single	X	Y	数据准备好或触摸动作	TRIG_SEL: 0 – 单键多次充电，多次数据转换完成后，累加达到次数时产生中断 1 – 连续工作，当多次累加后单键被判断为有触摸动作时产生中断（与单键的累加阈值进行比较）
Normal /IDLE	Comb*	N	N	数据准备好或触摸动作	TRIG_SEL: 0 – 单键（使用 PxTKS 选择的最低键）单次充电，数据转换完成后产生中断

模式	按键	轮询	累加	中断源	工作模式状态
					1 – 连续工作，当单键（使用 PxTKS 选择的最低键）被判断为有触摸动作时产生中断（与组合键阈值进行比较）
Normal /IDLE	Comb	N	Y	数据准备好或触摸动作	TRIG_SEL: 0 – 单键（使用 PxTKS 选择的最低键）多次充电，多次数据转换完成后，累加达到次数时产生中断 1 – 连续工作，当多次累加后单键（使用 PxTKS 选择的最低键）被判断为有触摸动作时产生中断（与组合键的累加阈值进行比较）
Normal /IDLE	Comb	Y	N	数据准备好或触摸动作	TRIG_SEL: 0 – 轮询被选中的每个单键单次充电，每次数据转换完成后产生中断 1 – 连续工作，在轮询到被选中的某个单键被判断为有触摸动作时产生中断（与组合多键所共用的阈值进行比较）
Normal /IDLE	Comb	Y	Y	数据准备好或触摸动作	TRIG_SEL: 0 – 轮询被选中的每个单键多次充电，多次数据转换完成后，累加达到次数时产生中断 1 – 连续工作，在轮询被选中的每个单键多次充电，多次数据转换完成后，累加达到次数时组合键被判断为有触摸动作时产生中断（与组合多键所共用的累加阈值进行比较）
STOP /SLEEP	Single	X	N	触摸动作	连续工作，当单键被判断为有触摸动作时产生中断（与单键阈值进行比较）
STOP /SLEEP	Single	X	Y	触摸动作	连续工作，当多次累加后单键被判断为有触摸动作时产生中断（与单键的累加阈值进行比较）
STOP /SLEEP	Comb	N	N	触摸动作	连续工作，当单键（使用 PxTKS 选择的最低键）被判断为有触摸动作时产生中断（与组合键阈值进行比较）
STOP /SLEEP	Comb	N	Y	触摸动作	连续工作，当多次累加后单键（使用 PxTKS 选择的最低键）被判断为有触摸动作时产生中断（与组合键的累加阈值进行比较）
STOP /SLEEP	Comb	Y	N	触摸动作	连续工作，在轮询到被选中的某个单键被判断为有触摸动作时产生中断（与组合多键所共用的阈值进行比较）
STOP /SLEEP	Comb	Y	Y	触摸动作	连续工作，在轮询到多次累加后被选中的组合键被判断为有触摸动作时产生中断（与组合多键所共用的累加阈值进行比较）

注 1: * Combination Key 组合键依赖于所选的通道

注 2: 配置 TKCON0.0 (POLL_MODE) 可进入轮询模式

注 3: 配置 TKCON1.6 (ACCUM_SEL) 可选择累加模式

27.2 寄存器定义

27.2.1 触摸按键状态寄存器–TKCSCF

表 27-2 TKCSCF 寄存器 (DEh)

位	符号	功能描述	类型	复位值
tkcscf.7	PTAD_CHSEL_EN	PTAD 模式下 ADC 通道可同时使能控制位 1: 使能, 可以多个通道同时打开, 直接由 PxTKS 控制 0: 禁用 注: 当其使能时, ADC 的通道选择直接由 PxTKS 控制, 而不是通常意义的 PxTKS 中配置多个时, 仅最低的通道有效。	R/W	1'b0
tkcscf.6	C2V_PREC_SEL2	C2V 预充放电时间选择 3'b000: 模拟预充放电时间持续 1 'tk_clk' 时钟周期 -----当串联电阻使能时, 持续 1 'tk_clk' 时钟周期 3'b001: 模拟预充放电时间持续 4 'tk_clk' 时钟周期 -----当串联电阻使能时, 持续 1 'tk_clk' 时钟周期 3'b010: 模拟预充放电时间持续 8 'tk_clk' 时钟周期 -----当串联电阻使能时, 持续 4 'tk_clk' 时钟周期	R/W	3'b0
tkcscf.5	C2V_PREC_SEL1	3'b011: 模拟预充放电时间持续 16 'tk_clk' 时钟周期 -----当串联电阻使能时, 持续 4 'tk_clk' 时钟周期 3'b100: 模拟预充放电时间持续 32 'tk_clk' 时钟周期 -----当串联电阻使能时, 持续 8 'tk_clk' 时钟周期 3'b101: 模拟预充放电时间持续 48 'tk_clk' 时钟周期 -----当串联电阻使能时, 持续 8 'tk_clk' 时钟周期		
tkcscf.4	C2V_PREC_SEL0	3'b110: 模拟预充放电时间持续 64 'tk_clk' 时钟周期 -----当串联电阻使能时, 持续 16 'tk_clk' 时钟周期 3'b111: 模拟预充放电时间持续 80 'tk_clk' 时钟周期 -----当串联电阻使能时, 持续 16 'tk_clk' 时钟周期		
tkcscf.3	C2V_RES_EN	C2V 预充放电及采样期间串联电阻使能位 1: 使能 0: 禁用	R/W	1'b0
tkcscf.2	C2V_SAMP_SEL2	C2V 采样转移时间选择 3'b000: 模拟采样转移时间持续 1 'tk_clk' 时钟周期 -----当串联电阻使能时, 持续 1 'tk_clk' 时钟周期 3'b001: 模拟采样转移时间持续 4 'tk_clk' 时钟周期 -----当串联电阻使能时, 持续 1 'tk_clk' 时钟周期 3'b010: 模拟采样转移时间持续 8 'tk_clk' 时钟周期 -----当串联电阻使能时, 持续 4 'tk_clk' 时钟周期	R/W	3'b0
tkcscf.1	C2V_SAMP_SEL1	3'b011: 模拟采样转移时间持续 16 'tk_clk' 时钟周期 -----当串联电阻使能时, 持续 4 'tk_clk' 时钟周期 3'b100: 模拟采样转移时间持续 32 'tk_clk' 时钟周期 -----当串联电阻使能时, 持续 8 'tk_clk' 时钟周期 3'b101: 模拟采样转移时间持续 48 'tk_clk' 时钟周期		

位	符号	功能描述	类型	复位值
tkcscf.0	C2V_SAMP_SEL0	-----当串联电阻使能时，持续 8 ‘tk_clk’时钟周期 3'b110: 模拟采样转移时间持续 64 ‘tk_clk’时钟周期 -----当串联电阻使能时，持续 16 ‘tk_clk’时钟周期 3'b111: 模拟采样转移时间持续 80 ‘tk_clk’时钟周期 -----当串联电阻使能时，持续 16 ‘tk_clk’时钟周期		

27.2.2 触摸按键充电模式及保护环控制寄存器-TKGRD

表 27-3 TKGRD 寄存器 (DCh)

位	符号	功能描述	类型	复位值
tkgrd.7	AGRD_OEN	A 保护环输出使能 1 = 使能 0 = 禁用	R/W	1'b0
tkgrd.6	BGRD_OEN	B 保护环输出使能 1 = 使能 0 = 禁用	R/W	1'b0
tkgrd.5	GRDPOL	保护环输出极性选择 1 = 预充电时，TKC 保护环输出由高电平开始 0 = 预充电时，TKC 保护环输出由低电平开始	R/W	1'b0
tkgrd.4	-	保留位	R/W	1'b0
tkgrd.3~2	C2V_MOD	C2V 充电模式选择	R/W	2'b0
tkgrd.1~0	C2V_TIM	C2V 充电次数选择	R/W	2'b0

27.2.3 触摸按键唤醒阈值寄存器-TKWKL0

表 27-4 TKWKL0 寄存器 (3F79h)

位	符号	功能描述	类型	复位值
tkwkl0.7~0	-	当 TKC_EN=1 时，存储触摸按键唤醒阈值 0 的低 8 位； 当 ADC_EN=1 时，存储 ADC 阈值 0 的低 8 位； 当 TSC_EN=1 时，存储温度传感器阈值 0 的低 8 位；	R/W	00h

27.2.4 触摸按键唤醒阈值寄存器-TKWKH0

表 27-5 TKWKH0 寄存器 (3F78h)

位	符号	功能描述	类型	复位值
tkwkh0.7~0	-	当 TKC_EN=1 时，存储触摸按键唤醒阈值 0 的高 8 位； 当 ADC_EN=1 时，存储 ADC 阈值 0 的高 8 位；	R/W	00h

位	符号	功能描述	类型	复位值
		当 TSC_EN=1 时, 存储温度传感器阈值 0 的高 8 位;		

27.2.5 触摸按键唤醒阈值寄存器—TKWKL1

表 27-6 TKWKL1 寄存器 (3F7Bh)

位	符号	功能描述	类型	复位值
tkwkl1.7~0	-	当 TKC_EN=1 时, 存储触摸按键唤醒阈值 1 的低 8 位; 当 ADC_EN=1 时, 存储 ADC 阈值 1 的低 8 位; 当 TSC_EN=1 时, 存储温度传感器阈值 1 的低 8 位;	R/W	00h

27.2.6 触摸按键唤醒阈值寄存器—TKWKH1

表 27-7 TKWKH1 寄存器 (3F7Ah)

位	符号	功能描述	类型	复位值
tkwkh1.7~0	-	当 TKC_EN=1 时, 存储触摸按键唤醒阈值 1 的高 8 位; 当 ADC_EN=1 时, 存储 ADC 阈值 1 的高 8 位; 当 TSC_EN=1 时, 存储温度传感器阈值 1 的高 8 位;	R/W	00h

28 AUX 控制寄存器

28.1 概述

AUXCON 控制寄存器，保留位必须保持为 0。

28.2 寄存器定义

28.2.1 AUX 控制寄存器—AUXCON

表 28-1 AUXCON 寄存器 (BCh)

位	符号	功能描述	类型	复位值
auxcon.7	-	保留位，必须保持为0	R/TW	0
auxcon.6	-	保留位，必须保持为0	R/TW	0
auxcon.5	-	保留位，必须保持为0	R/W	0
auxcon.4	-	保留位，必须保持为0	R/W	0
auxcon.3	-	保留位，必须保持为0	R/TW	0
auxcon.2	SPI_ORG	SPI版本选择位 0: 优化连续读的SPI 1: 原始的SPI	R/TW	0
auxcon.1	ADC_ORG	ADC通路选择位 0: 经过校准的ADC 1: 原始的ADC	R/TW	0
auxcon.0	-	保留位，必须保持为0	R/W	0

29 模拟比较器

29.1 概述

芯片内部提供一个模拟比较器，可以根据不同的配置选择输入、输出。当比较器正输入端高于负输入端时，比较器输出逻辑 1；否则，输出逻辑 0。比较器可以配置为：在输出数据变化时产生中断。比较器的功能框图如下图所示：

比较器有两个控制寄存器 CMPCON0 和 CMPCON1，正输入端有 CMP1、CMP2 两可选的信号，负输入端有 CMPVREF、内部参考电压 INTVREF 两个可选的信号，输出端是 CMPOUT。比较器使能之后需要等待一个稳定的时间，才能保证比较器输出正确的数值。

内部参考电压的数值(V_{ref}) 是 1.2V (+/-2%, @25°C)。

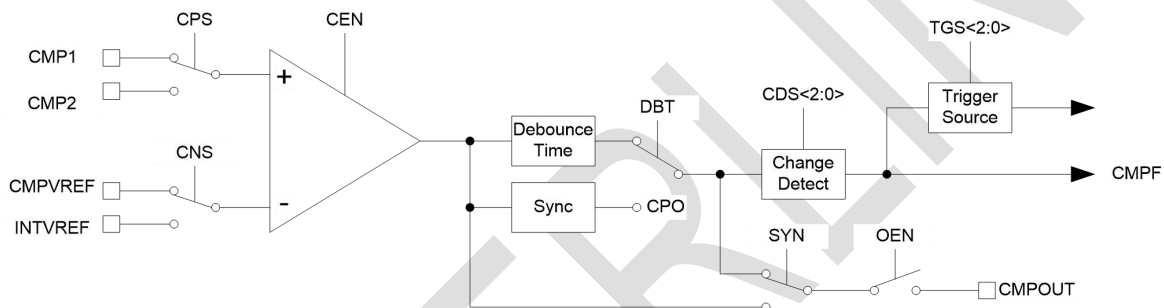


图 29-1 模拟比较器

29.2 寄存器定义

29.2.1 比较器控制寄存器 0—CMPCON0

表 29-1 CMPCON0 寄存器 (BFh)

位	符号	功能描述	类型	复位值
cmpcon0.7	cen	比较器允许位 0: 比较器被禁止 1: 比较器被允许	R/W	0
cmpcon0.6	cps	比较器正端输入选择位 0: 选择CMP1 1: 选择CMP2	R/W	0
cmpcon0.5	cns	比较器负端输入选择位 0: 选择CMPVREF 1: 选择INTVREF	R/W	0
cmpcon0.4	oen	比较器输出允许位 0: 比较器输出CMPOUT被禁止 1: 当CEN = 1时，比较器输出CMPOUT 被允许	R/W	0

位	符号	功能描述	类型	复位值
cmpcon0.3	cpo	比较器输出 同步到CPU时钟域，允许软件读取。当比较器被禁止（CEN = 0）时被清0。	R/W	0
cmpcon0.2	dbt	比较器输出反弹时间允许位 0: 禁止反弹，仅使用同步 1: 允许8个系统时钟周期的反弹时间	R/W	0
cmpcon0.1	syn	比较器同步/异步选择位 0: 异步输出 1: 同步输出	R/W	0
cmpcon0.0	hsy	比较器电压迟滞功能使能位 0: 禁用 1: 使能	R/W	0

29.2.2 比较器控制寄存器 1-CMPCON1

表 29-2 CMPCON1 寄存器 (BEh)

位	符号	功能描述	类型	复位值
cmpcon1.7	tgs3	比较器触发源选择位	R/W	0
cmpcon1.6	tgs2		R/W	0
cmpcon1.5	tgs1		R/W	0
cmpcon1.4	tgs0		R/W	0
cmpcon1.3	vref_en	内部vref12允许位 0: 内部vref12被禁止 1: 内部vref12被允许，选择vref12作为比较器的输一个参考电压，由于内部vref12差不多需要60us的时间才能稳定，所有该位必须在cen=1之前设置。	R/W	0
cmpcon1.2	cds2	比较器中断变化检测选择位	R/W	0
cmpcon1.1	cds1		R/W	0
cmpcon1.0	cds0		R/W	0

表 29-3 比较器中断变化检测选择

CDS2	CDS1	CDS0	比较器中断变化检测选择位
0	0	0	低电平
0	0	1	高电平
0	1	0	下降沿
0	1	1	上升沿
1	0	0	双沿
1	0	1	-
1	1	0	-
1	1	1	-

表 29-4 比较器触发源选择

TGS3	TGS2	TGS1	TGS0	比较器触发源选择位
0	0	0	0	正常模式

TGS3	TGS2	TGS1	TGS0	比较器触发源选择位
0	0	0	1	关闭所有 TIM 输出
0	0	1	0	关闭 T21-CH1 输出
0	0	1	1	关闭 T21-CH2 输出
0	1	0	0	关闭 T21-CH3 输出
0	1	0	1	关闭 T21-CH4 输出
0	1	1	0	打开 T21-CH1 输出
0	1	1	1	打开 T21-CH2 输出
1	0	0	0	打开 T21-CH3 输出
1	0	0	1	打开 T21-CH4 输出
1	0	1	0	关闭 T5-CH1 输出
1	0	1	1	关闭 T5-CH2 输出
1	1	0	0	关闭 T5-CH3 输出
1	1	0	1	打开 T5-CH1 输出
1	1	1	0	打开 T5-CH2 输出
1	1	1	1	打开 T5-CH3 输出

30 软件 LCD

芯片内置软件 LCD，支持 1/2Bias 的 LCD 点阵，LCD 的控制信号 COM 和 SEG 由软件程序实现。COM 口可以输出 VDD、1/2VDD、GND，COM 口与 SEG 口的电压差为 VDD 时 LCD 点亮。P3 口可以配置为 COM 口。

1/2Bias, 1/4Duty

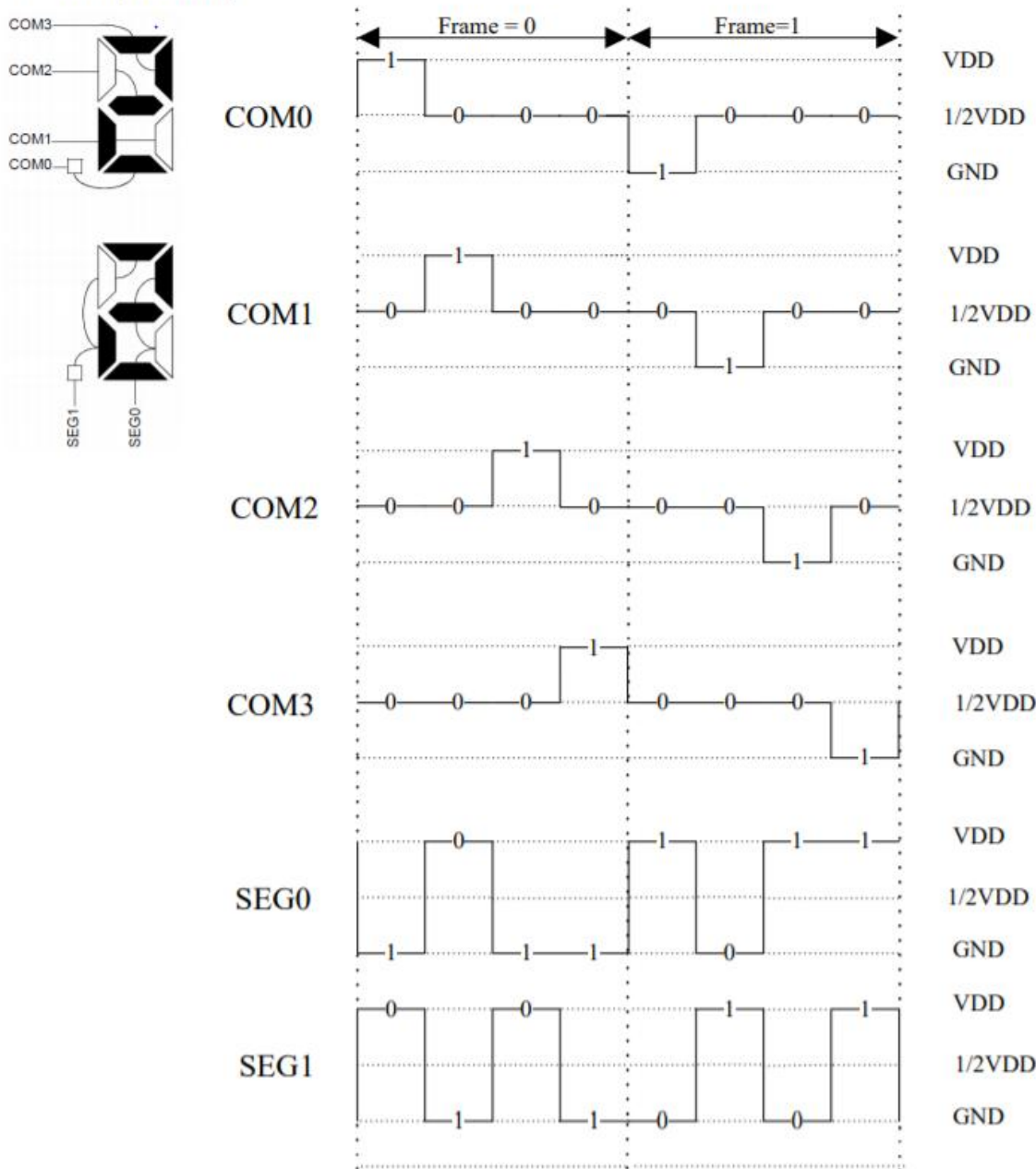


图 30-1 1/2Bias LCD 波形图

30.1.1 LCD 控制寄存器 0—LCDCON

表 30-1 LCDCON 寄存器 (BDh)

位	符号	功能描述	类型	复位值
lcdcon0.7~0	COMxE N	LCD COM端使能位 0: GPIO 1: 1/2Bias (上下拉10K)	R/W	0

注：COM 口的 1/2VDD 是通过 LCD 模块的 IO 端口分压（上下拉 10K）输出，此时需设置 GPIO 为输入模式，并使能相应的 COMxEN。

注：在 PORT 电路中，当 COMxEN=1 时，对应端口的数字输入通路被屏蔽（减少漏电流）；当对应端口的输出使能 OEN=1 时，对应的 COM 口 1/2VDD 被禁用（关闭直流通路）。

31 软件 RTC

芯片内置软件 RTC，选择外部 32.768KHz 晶振，实现精准定时。RTC 定时器在每个 RTC 工作时钟的上升沿加 1，可产生溢出中断。

31.1.1 RTC 控制寄存器 0—RTCCON

表 31-1 RTCCON 寄存器 (D1h)

位	符号	功能描述	类型	复位值
rtcccon.7	XT32K_EN	软件RTC32.768KHz晶振使能位 0 – 关闭 1 – 使能 注：当XT32K_SEL=0时，XT32K_EN无法置1；当XT32K_SEL=1且FOSC<5:4>为'1x'时，作为主时钟不受此位控制；其它时候可通过XT32K_EN开关此软件RTC32.768K晶振，此时应用中需注意晶振稳定时间。	R/W	0
rtcccon.6	SRTC	RTC定时器启动控制位 0：停止定时器 1：启动定时器	R	0
rtcccon.5	ERTC	RTC定时器中断允许位 0：中断被禁止 1：当EA=1时，中断被允许	R/W	0
rtcccon.4	RTCF	RTC定时器溢出标志位 0：定时器无溢出，可由软件清 0 1：定时器溢出，由硬件置 1，当中断被响应时由硬件自动清除；如软件将其置 1，将会引起定时器中断	R/W	0
rtcccon.3~0	RTCPS	RTC定时器预分频选择位 0000 – 32.768K 0001 – 2分频 0010 – 4分频 1111 – 2 ¹⁵ 分频（1秒）	R/W	0000

31.1.2 RTC 定时器数据寄存器—RTCH/RTCL

表 31-2 RTCH 寄存器 (D3h)

位	符号	功能描述	类型	复位值
rtch.7~0	-	RTC 定时器高字节 注：写入此寄存器的值为 RTC 定时器计数起始值，计数初始值在启动定时器和溢出产生时更新；读出数据为定时器的计数初始值。	R/W	00h

表 31-3 RTCL 寄存器 (D2h)

位	符号	功能描述	类型	复位值
rtcl.7~0	-	RTC 定时器低字节 注：写入此寄存器的值为 RTC 定时器计数起始值，计数初始值在启动定时器和溢出产生时更新；读出数据为定时器的计数初始值。	R/W	00h

32 Flash & EEPROM

芯片内置 16K 字节 Flash 程序代码区、256 字节 EEPROM 数据代码区。

- 16K 字节程序 Flash
- 256 字节数据 EEPROM (页/字节操作)

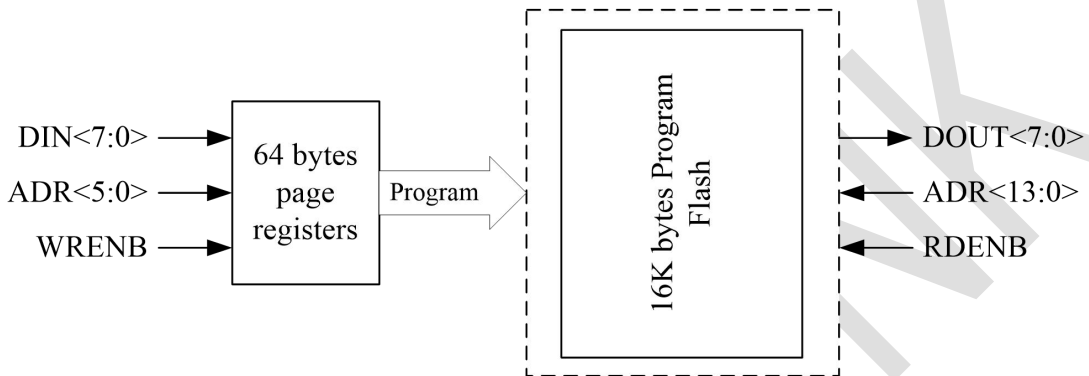


图 32-1 Flash 程序区

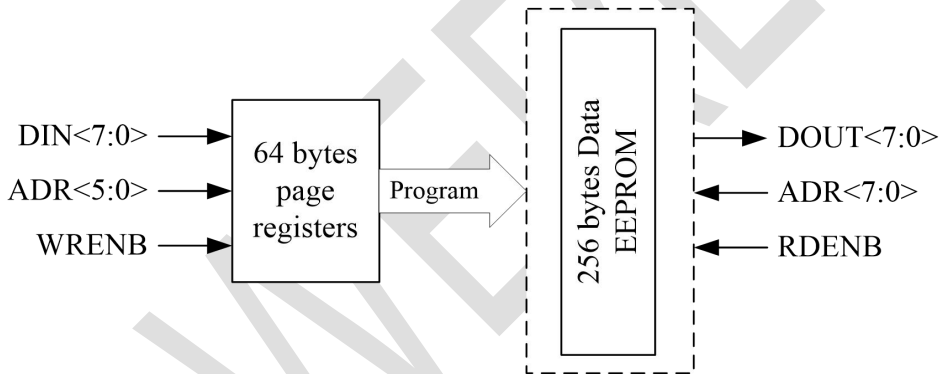


图 32-2 EEPROM 数据区

32.1 存储器加密

芯片内部对程序代码区进行了专有的高安全等级加密处理。

32.2 寄存器定义

32.2.1 EEPROM 控制寄存器—EECON

表 32-1 EECON 寄存器 (97h)

位	符号	功能描述	类型	复位值
eecon.7	LOCK	EEPROM编程禁止位	R/W	0

位	符号	功能描述	类型	复位值
		0 – EEPROM 编程被允许 1 – EEPROM 编程被禁止		
eecon.6	-	-	R	0
eecon.5	-	-	R	0
eecon.4	-	-	R	0
eecon.3	EPGM	EEPROM编程中断允许位 0: 中断被禁止 1: 当ea=1时, 中断被允许	R/W	0
eecon.2	PGMF	EEPROM编程中断标志位 1 – EEPROM编程结束, 发生中断信号 它只能由硬件置1, 可以被软件或中断清0, 当PGM =1 时会自动清除。	R/W	0
eecon.1	CPF	EEPROM编程跨页标志位 1 – EEPROM编程页地址发生更改 (跨页) 如果CPF=1, PGM不能被设置为1, 直到软件清除CPF。 CPF只能通过硬件置1。 如果发生跨页错误, 为避免对EEPROM的复位操作, 在 CPF清除指令之后, 必须紧跟3个NOP指令。	R/W	0
eecon.0	PGM	EEPROM编程允许位 1 – EEPROM 开始编程 写数据到EEPROM缓存之后, 设置PGM, 开始对EEPROM 进行编程。如果没有写EEPROM缓存, 软件不能设置该位。 当编程结束时, 它被硬件自动清除, 但是不能被软件清 除。	R/TW	0

33 在线烧录 ICP

33.1 概述

芯片内部 Flash 的内容默认是空的，用户必须通过外部烧录器或在线烧录 ICP (In-Circuit Programming)工具对其编程。

在 ICP 工具中，用户一定要注意 ICP 编程引脚在系统板中的使用方法。在一些应用电路中，强烈建议用户：在 ICP 系统板上编程完成后，先断电、然后再上电。

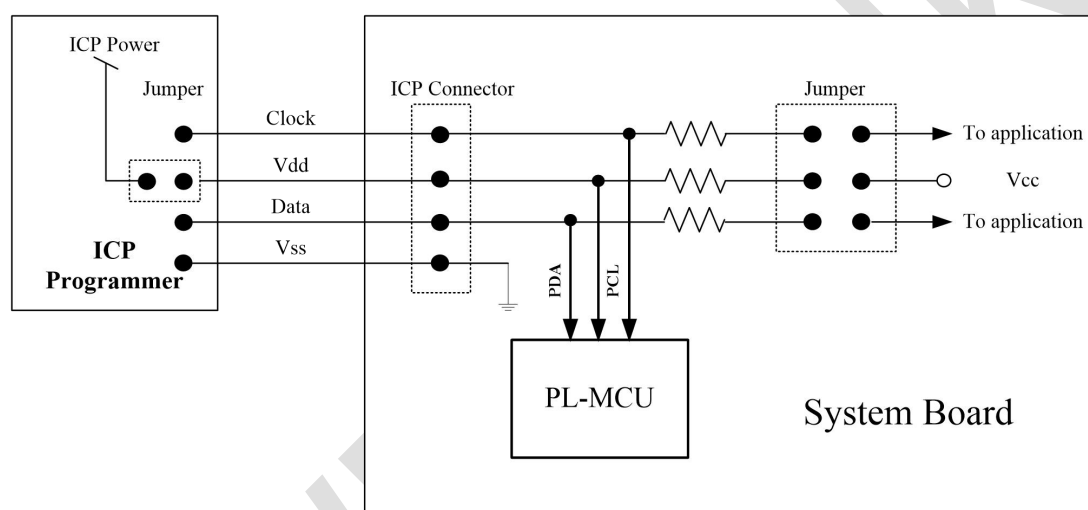


图 33-1 ICP 应用电路

注：

1. ICP 操作期间，ICP 和应用电路之间分开是可选的。
2. 电阻是可选的。
3. 当使用 ICP 升级代码时，时钟 PCL 和数据 PDA 必须连接到系统板内。
4. 在 ICP 编程结束之后，建议：系统先断电，然后移除 ICP，接着在上电。

芯片支持编程：应用程序 Flash (16K 字节)、数据 EEPROM (256 字节)。用户可以选择对程序 Flash、数据 EEPROM 其中之一编程，或对二者都编程。

34 在线调试 ICD

34.1 概述

芯片内部集成了 ICD(In-Circuit Debugging)调试功能,允许控制 CPU 执行 STOP 停止/RUN 运行/STEP 步进等:

- 提供 2 线接口
- 可以有效地利用 2 线接口,同时进行测试和调试工作

ICD 调试引脚 PCL、PDA 可通过使能配置位 CODE1.7 (ICDPEN);当 CODE1.7 为 0 时,禁用 ICD 调试引脚;当 CODE1.7 为 1 时,使能 ICD 调试引脚,此时 PCL、PDA 专用于 ICD 调试功能。

35 配置选项

以下配置选项用户可以在编程烧录软件界面进行配置：

配置选项	配置选项
程序区Flash锁定位 0 – 锁定 1 – 解锁	数据区EEPROM锁定位 0 – 锁定 1 – 解锁
Flash的ROM区使能位 0 – 不固化成ROM 1 – 被固化成ROM	Flash的ROM区大小选择位 0 – 高4K为ROM区 1 – 高8K位ROM区
RSTB复位管脚使能位 0 – 禁止 1 – 使能	ICD调试引脚使能位 0 – 禁止 1 – 使能
振荡器类型选择位 00 – 内部高频RC振荡HIRC (4~12MHz) 01 – 内部低频RC振荡LIRC (32KHz) 10 – 晶振和陶瓷振荡器XTAL 11 – 外部时钟输入ECLK	内部高频RC振荡频率选择位 00 – 内部RC 4MHz 01 – 内部RC 6MHz 10 – 内部RC 8MHz 11 – 内部RC 12MHz
XTAL晶振内部阻容配置位 0 – 不用15pf内部电容和内部反馈电阻 1 – 使用15pf内部电容和内部反馈电阻	XTAL晶振驱动档位适配位 000 – 200KHz 001 – 400KHz 010 – 2MHz 011 – 4MHz 100 – 8MHz 101 – 12MHz 110 – RSV 111 – RSV
外部时钟ECLK配置字 00 – LECK低功耗模式 (0MHz至0.5MHz) 01 – MECK中等功耗模式 (0.5MHz至4MHz) 10 – HECK高功耗模式 (4MHz至12MHz) 11 – HECK高功耗模式 (4MHz至12MHz)	超时Timeout配置位 00 – 64ms 01 – 16ms+ 10 – 8ms+ 11 – 4ms+
热启动时间配置位 00 – 最长 11 – 最短 <i>注：不同振荡源Warmup档位不同</i>	WDT使能位上电默认状态配置位 0 – 默认未开启WDT 1 – 默认开启WDT (看门狗WDT配置为使能时)
看门狗WDT使能位 0x – 禁止 10 – 允许, 由WDTEN控制 11 – 允许, 由WDTEN控制, 停止模式中被禁止	低电压检测LPD使能位 0 – 禁止 1 – 允许
低电压复位LVR使能位 00 – 禁止 01 – RSV 10 – 允许 (使用SLEEP模式时需开启) 11 – RSV	低电压检测LPD阈值电压选择位 000 – 1.2v 001 – 1.5v 010 – 1.8v 011 – 2.1v 100 – 2.4v 101 – 2.7v
低电压复位LVR阈值电压选择位 000 – 1.2v 001 – 1.5v 010 – 1.8v 011 – 2.1v 100 – 2.4v 101 – 2.7v	低电压检测LPD阈值电压选择位 000 – 1.2v 001 – 1.5v 010 – 1.8v 011 – 2.1v 100 – 2.4v 101 – 2.7v

配置选项	配置选项
110 – 3.7v 111 – 4.3v	110 – 3.7v 111 – 4.3v
32.768KHz晶振选择位（软件RTC） 0 – 禁止 1 – 使能	数据区EEPROM最高Page页编程功能禁止位 0 – 允许 1 – 禁止

POWERLINK

36 电气特性

36.1 极限参数

如果芯片的工作条件超过所述“极限条件”的范围，将造成芯片永久性破坏。只有当芯片工作在说明书所规定的范围内时功能才能得到保障。芯片工作在极限参数列举的条件下，将会影响到芯片工作的可靠性。

参数	符号	最小值	最大值	单位
电源供应电压	VDD-VSS	-0.3	+6.0	V
端口输入电压	V _{IN}	VSS-0.3	VDD+0.3	V
工作温度	T _A	-40	+125	°C
存储温度	T _{ST}	-55	+150	°C
VDD 最大电流			120	mA
VSS 最大电流			120	mA
每个 I/O 口的灌电流			25	mA
每个 I/O 口的输出电流			25	mA
所有 I/O 口的灌电流			75	mA
所有 I/O 口的输出电流			75	mA

36.2 直流电气特性

(VDD = 2.4V~5.5V, T_A = 25°C, 除非另有说明)

参数	符号	说明				测试条件
		最小值	典型值	最大值	单位	
工作电压	VDD	2.4		5.5	V	
工作电流	I _{OP}		5		mA	No load, VDD=5V@12MHz
电源电流, 空闲模式	I _{IDLE}		2.5		mA	No load, VDD=5V@12MHz, IDLE
电源电流, 停止模式	I _{STOP}		50		uA	No load, VDD=5V@12MHz, STOP
电源电流, 睡眠模式	I _{SLEEP}		5		uA	No load, VDD=5V@12MHz, SLEEP
输入高电压	V _{IH}	0.7*VDD		VDD+0.2	V	
输入低电压	V _{IL}	-0.5		0.3*VDD	V	
输出高电压	V _{OH}	2.5	3.5		V	VDD=4.5V, I _{OH} =-20mA
输出低电压	V _{OL}		0.5	0.7	V	VDD=4.5V, I _{OL} =+20mA
端口上拉/下拉电阻	R _{PU}		100		KΩ	
POR 斜率	S _{POR}	0.025		4.5	V/ms	
POR 上升阈值电压	V _{PORH}		1.6		V	
POR 下降阈值电压	V _{PORL}		1.2		V	
比较器参考电压	V _{ref}	1.176	1.20	1.224	V	T _A = 25°C

36.3 交流电气特性

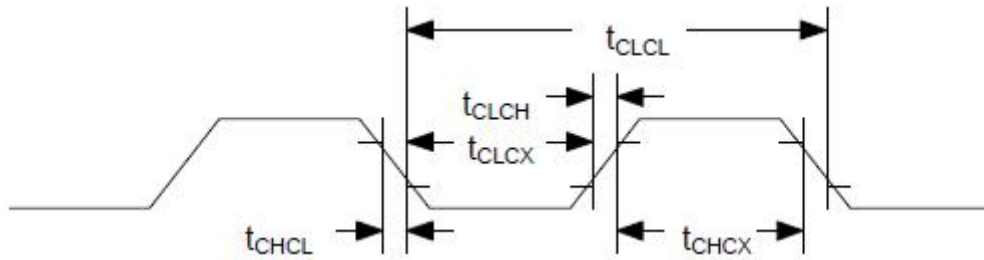


图 22-1 时钟时序

注：占空比为 50%。

36.3.1 外部时钟特性

(VDD = 2.4V~5.5V, T_A = 25°C, 除非另有说明)

参数	符号	说明				测试条件
		最小值	典型值	最大值	单位	
时钟频率			12		MHz	
时钟高电平时间	t _{CHCX}	30			ns	
时钟低电平时间	t _{CLCX}	30			ns	
时钟上升时间	t _{CLCH}			10	ns	
时钟下降时间	t _{CHCL}			10	ns	

36.3.2 内部 RC 振荡特性

(VDD = 2.4V~5.5V, T_A = 25°C, 除非另有说明)

参数	符号	说明				测试条件
		最小值	典型值	最大值	单位	
时钟频率			12		MHz	
时钟频率			±1		%	T _A = 25°C@12MHz

36.3.3 晶体振荡器/陶瓷振荡器特性

(VDD = 2.4V~5.5V, T_A = 25°C, 除非另有说明)

参数	符号	说明				测试条件
		最小值	典型值	最大值	单位	
时钟频率		400K		12M	Hz	

36.4 比较器电气特性

T_A = 25°C, VCC = 2.4V to 5.5V (除非另有说明)

参数	符号	说明				测试条件
		最小值	典型值	最大值	单位	
比较器共模输入范围	V _{CR}	0		VDD	V	
比较器响应时间	T _{RS}		30		ns	
比较器使能到输出有效的时间	T _{EN}		50		us	

37 典型应用

37.1 智能照明应用

N/A

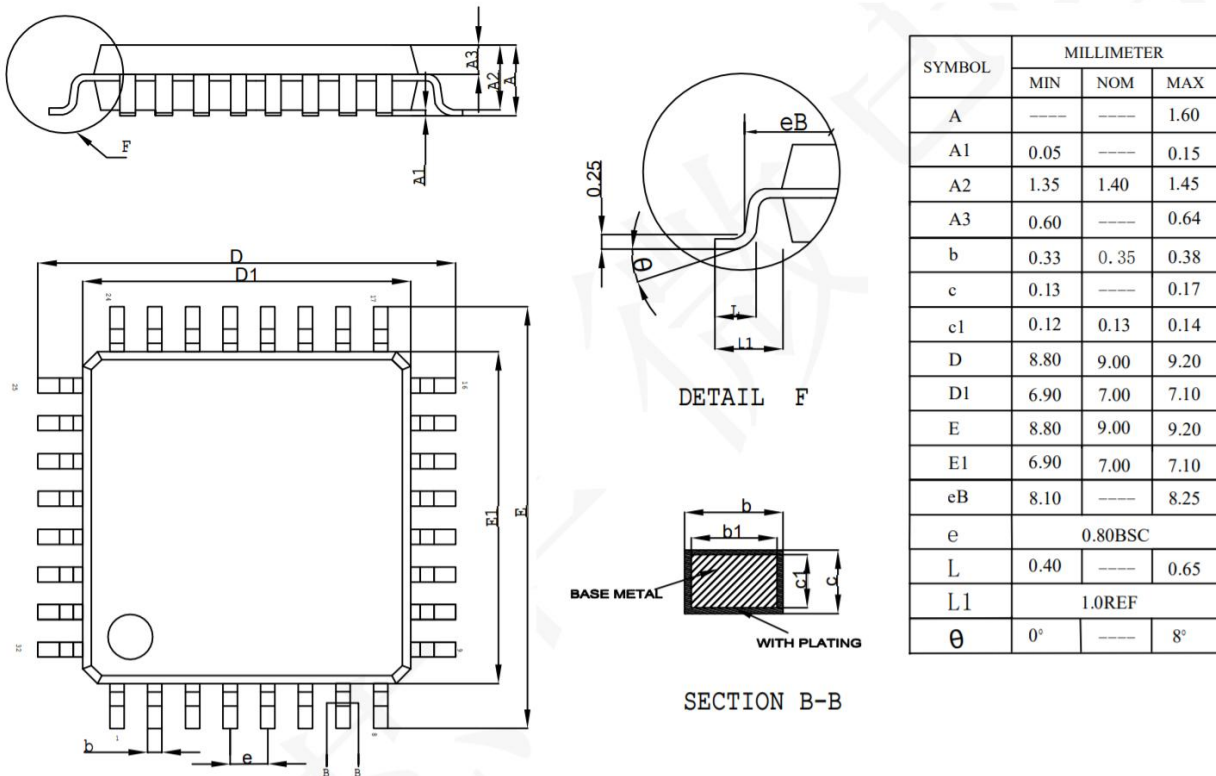
37.2 智能家电应用

N/A

38 封装尺寸

38.1 LQFP32 封装

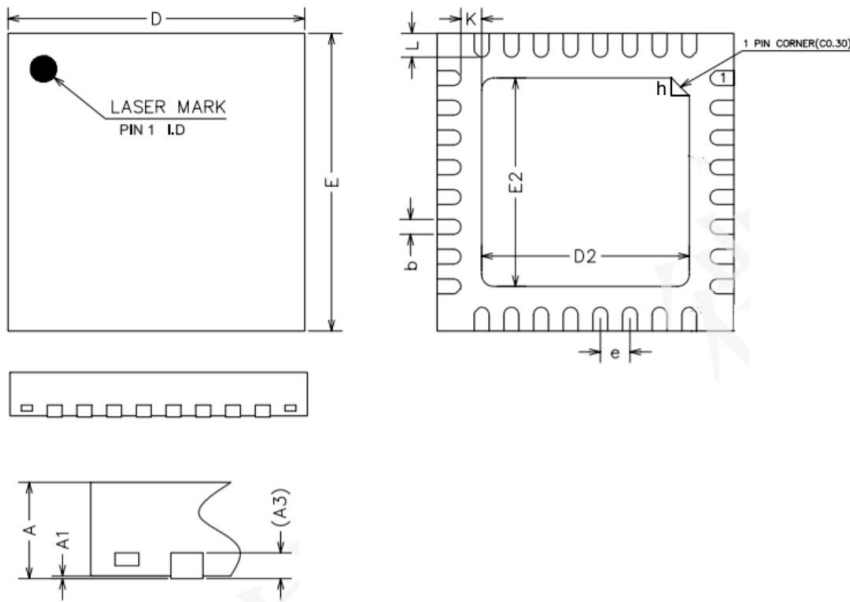
LQFP32(7*7*1.4 e=0.8)封装尺寸



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	----	----	1.60
A1	0.05	----	0.15
A2	1.35	1.40	1.45
A3	0.60	----	0.64
b	0.33	0.35	0.38
c	0.13	----	0.17
c1	0.12	0.13	0.14
D	8.80	9.00	9.20
D1	6.90	7.00	7.10
E	8.80	9.00	9.20
E1	6.90	7.00	7.10
eB	8.10	----	8.25
e	0.80BSC		
L	0.40	----	0.65
L1	1.0REF		
θ	0°	----	8°

38.2 QFN32 封装

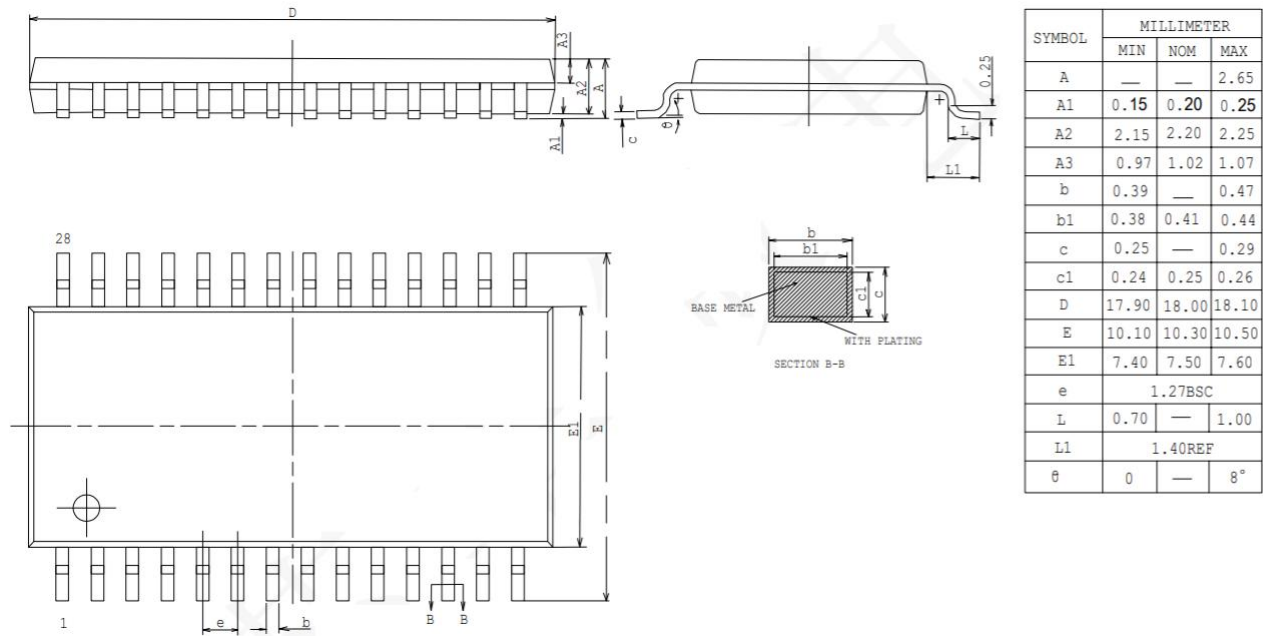
QFN32(5*5*0.75 e=0.5)封装尺寸



SYMBOL	MIN	NOM	MAX
A	0.7	0.75	0.8
A1	0	0.02	0.05
A3	0.20REF		
b	0.18	0.25	0.3
D	4.90	5.00	5.10
E	4.90	5.00	5.10
D2	3.40	3.50	3.60
E2	3.40	3.50	3.60
e	0.50		
K	0.20	-	-
L	0.35	0.40	0.45
h	0.35RHF		

38.3 SOP28 封装

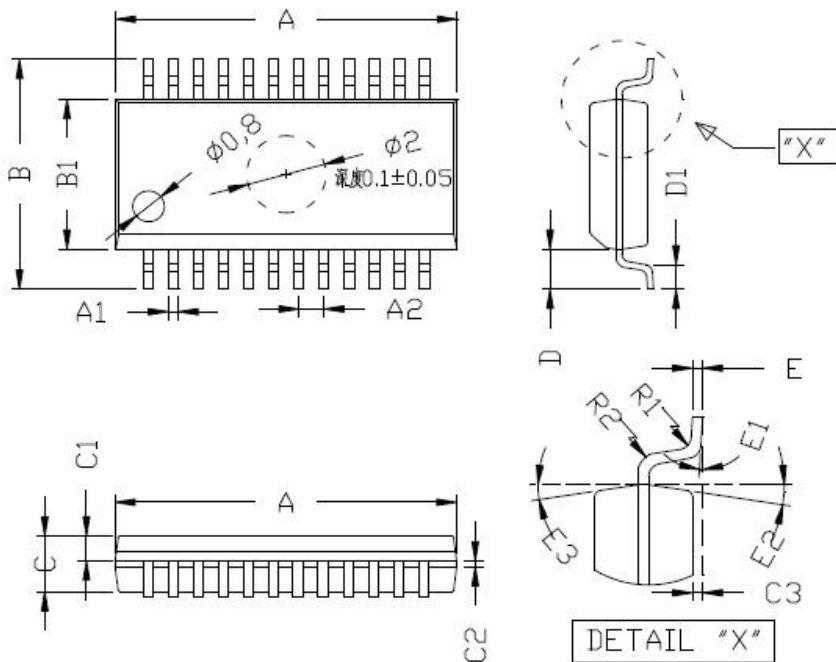
SOP28 封装尺寸



POWER

38.4 SSOP24 封装

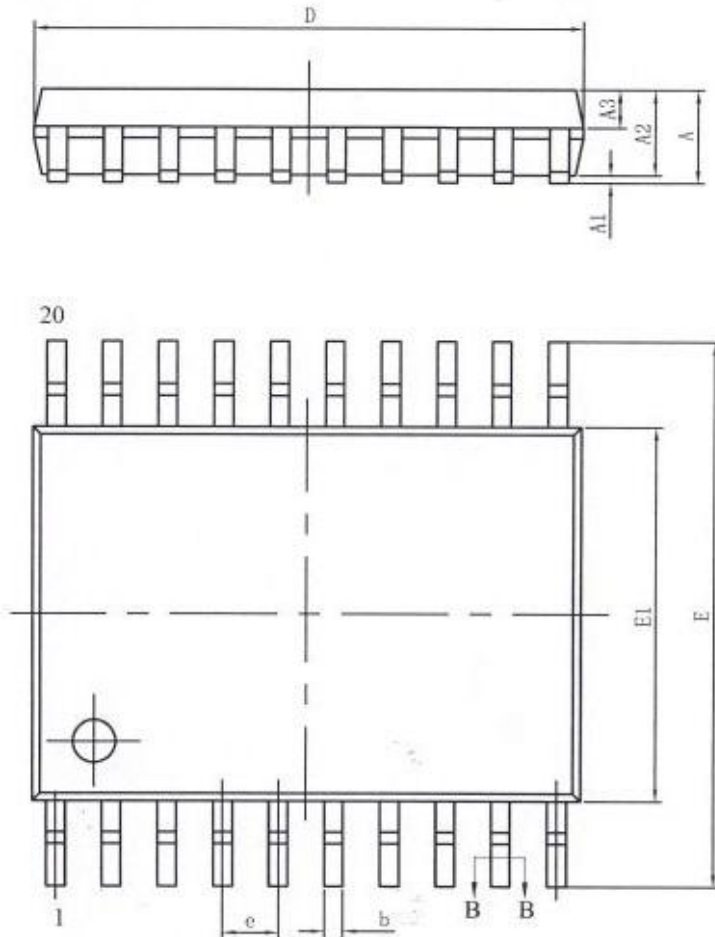
SSOP24 封装尺寸



标注	表示	MIN	NOM	MAX
A	总长	8.53	8.63	8.73
A1	脚宽	0.21	0.25	0.30
A2	脚间距	0.635 BSC		
B	跨度	5.80	6.00	6.20
B1	胶体宽度	3.80	3.90	4.00
C	胶体厚度	1.25	1.45	1.55
C1	上胶体厚	0.55	0.65	0.75
C2		0.19	0.20	0.21
C3	站高	0.10	0.15	0.20
D	单边长	1.04 REF		
D1	脚长	0.45	0.60	0.80
E	脚厚	0.25 BSC		
E1	脚角度	0°	4°	8°
E2		6°	8°	10°
E3		6°	8°	10°
R1		0.07 TYP		
R2		0.07 TYP		
h		0.30	0.40	0.50

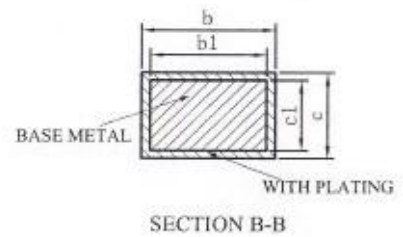
38.5 TSSOP20 封装

TSSOP20 封装尺寸



TSSOP20L

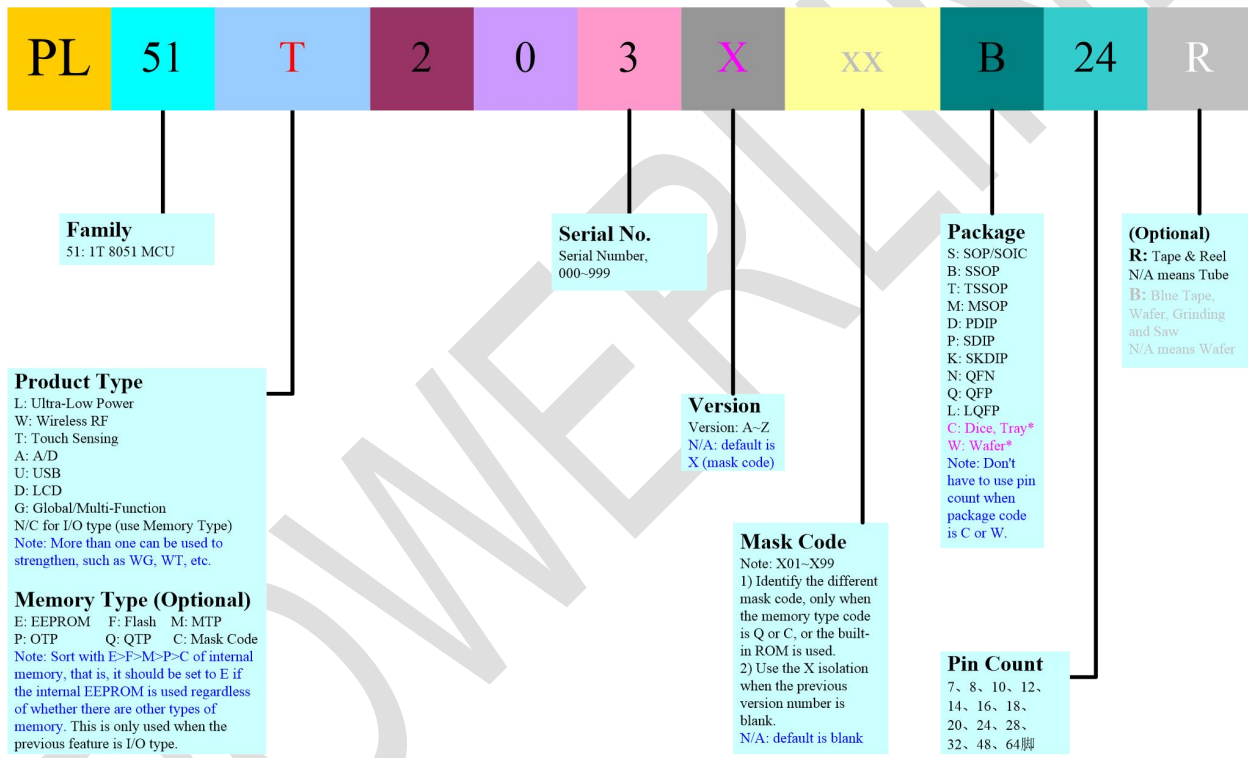
SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	—	—	1.20
A1	0.05	—	0.15
A2	0.80	1.00	1.05
A3	0.39	0.44	0.49
b	0.20	—	0.29
b1	0.19	0.22	0.25
c	0.13	—	0.18
c1	0.12	0.13	0.14
D	6.40	6.50	6.60
E1	4.30	4.40	4.50
E	6.20	6.40	6.60
e	0.65BSC		
L	0.45	0.60	0.75
L1	1.00BSC		
θ	0	—	8°



39 订购信息

产品型号代码	封装形式
PL51T203L32	LQFP32, Tape & Reel
PL51T203N32	QFN32, Tape & Reel
PL51T203S28	SOP28, Tape & Reel
PL51T203B24	SSOP24, Tape & Reel
PL51T203T20	TSOP20, Tape & Reel

注：以上订购信息中产品型号代码未详尽，仅是举例说明。产品表面丝印仅标注主要信息，根据封装形式不同与产品型号代码会有差异，具体请联系聚元微。



40 文档修改记录

Rev.	Date	Comments
0.1	2023/11/29	初始版本
0.2	2024/03/13	更新管脚 SHIFT 描, 增加 SOP28 封装

41 注意事项

为了持续改进产品的可靠性、功能或设计，聚元微保留随时更新修改的权利，并不另行通知客户。客户在下单前请确认所使用的是最新的完整版说明书。